

Programowanie systemów mikroprocesorowych

Zakres wiedzy / umiejętności	Powiązania z EKK
Podstawy języka C, w tym formatowanie kodu. Dobór typów zmiennych. Złożone typy zmiennych. Tworzenie modułów Implementacja automatów Wykorzystanie podstawowych zasobów mikrokontrolerów na przykładzie mikrokontrolera ARM LPC2132, tj.: - GPIO, - Timerów, - Przerwań.	ME1A_W07, ME1A_U22, ME1A_K04
Podstawy programowania niskopoziomowego na przykładzie Assemblera mikrokontrolerów AVR, w tym: - prosta arytmetyka, - pętle, - podprogramy i stos, - przerwania, - wykorzystanie rejestrów, w szczególności GPIO	ME1A_W08, ME1A_W07, ME1A_U22
Podstawy programowania obiektowego na przykładzie języka C++, w tym: - enkapsulacja - wykorzystanie polimorfizmu (metody wirtualne) oraz tworzenie kodu na podstawie opisu i/lub diagramów UML	ME1A_W08, ME1A_W07, ME1A_U22

Metrologia i elektroniczne systemy pomiarowe

Zakres wiedzy / umiejętności	Powiązania z EKK
Układy pomiarowe do pomiarów pośrednich i bezpośrednich parametrów takich jak: prądu, napięcia (stałe i zmienne), rezystancji, częstotliwości, przesunięcia fazowego, impedancji, szumów, czasu, współczynnika zniekształceń nieliniowych.	ME1A_U11, ME1A_U13, ME1A_U25, ME1A_U02, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U03, ME1A_U08, ME1A_U12
Schematy blokowe podstawowych przyrządów pomiarowych, schematy blokowe powszechnie stosowanych przetworników A/C i C/A wraz z ich podstawowymi parametrami, budowa i zasada działania zaawansowanych mierników wielkości elektrycznych.	ME1A_W15
Szacowanie niezbędnych do pomiarów sygnałów stałych i zmiennych, częstotliwości próbkowania, zakresu pomiarowego i rozdzielczości wielofunkcyjnej karty pomiarowej. Szacowanie błędów wykorzystywanej metody pomiarowej, parametru Signal to Noise Ratio dla podanego przebiegu, prądu i napięcia w obwodzie złożonym z nieidealnego źródła napięciowego bądź prądowego oraz elementów rezystancyjnych, pojemnościowych i indukcyjnych, impedancję zastępczą złożonego obwodu elektrycznego.	ME1A_U11, ME1A_U13, ME1A_U25, ME1A_U02, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U03, ME1A_U08, ME1A_U12

Układy elektroniki analogowej i analogowe układy VLSI

Zakres wiedzy / umiejętności	Powiązania z EKK
<i>Diody i ich zastosowania</i>	ME1A_U07, ME1A_U07, ME1A_U17, ME1A_W02, ME1A_W05, ME1A_W13, ME1A_W20, ME1A_W17, ME1A_W21, ME1A_W16
<i>Tranzystor bipolarny i MOS – budowa, zasada działania modele</i>	ME1A_U07, ME1A_U17, ME1A_W02, ME1A_W05, ME1A_W13, ME1A_W20, ME1A_W17, ME1A_W21, ME1A_W16
<i>Układy wspólnego źródła, wspólnej bramki, wtórnik źródłowy</i>	ME1A_U10, ME1A_U13, ME1A_U06, ME1A_U16, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U07 ME1A_W17, ME1A_W25, ME1A_W13
<i>Układy wspólnego emitera, bazy, wtórnik emiterowy</i>	ME1A_U10, ME1A_U13, ME1A_U06, ME1A_U16, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U07 ME1A_W17, ME1A_W25, ME1A_W13
<i>Źródła prądowe, źródła referencyjne</i>	ME1A_U10, ME1A_U13, ME1A_U06, ME1A_U16, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U07
<i>Wzmacniacz różnicowy, układ kaskody</i>	ME1A_U10, ME1A_U13, ME1A_U06, ME1A_U16, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U07
<i>Odpowiedź częstotliwościowa układów elektronicznych</i>	ME1A_U10, ME1A_U13, ME1A_U06, ME1A_U16, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U07
<i>Stabilność układów elektronicznych</i>	ME1A_U10, ME1A_U13, ME1A_U06, ME1A_U16, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U07
<i>Szumy w układach elektronicznych</i>	ME1A_U10, ME1A_U13, ME1A_U06, ME1A_U16, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U07

<i>Konfiguracje wzmacniaczy, common mode feedback, gain boosting</i>	ME1A_U10, ME1A_U13, ME1A_U06, ME1A_U16, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U07
<i>Końcówki mocy</i>	ME1A_U07, ME1A_W13
<i>Oscylatory – typy architektura. Układy PLL – typy, architektura, modelowanie, niedoskonałości. Synteza częstotliwości. Układy DLL</i>	ME1A_U10, ME1A_U13, ME1A_U06, ME1A_U16, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U07, ME1A_W01, ME1A_W13
<i>Parametry i architektury przetworników C/A i A/C</i>	ME1A_U10, ME1A_U13, ME1A_U06, ME1A_U16, ME1A_U24, ME1A_U01, ME1A_U17, ME1A_U07
<i>Znajomość procesów wytwarzania elektronicznych układów scalonych wraz z rozpoznaniem ich wad/zalet.</i>	ME1A_W17, ME1A_W16, ME1A_W13, ME1A_W19, ME1A_W05
<i>Sposoby konstruowania scalonych podzespołów elektronicznych tj. tranzystorów, rezystorów, kondensatorów, cewek. Umiejętność wyszczególnienia warstw technologicznych wchodzących w skład wspomnianych podzespołów.</i>	ME1A_W17, ME1A_W16, ME1A_W13, ME1A_W19, ME1A_W05
<i>Podstawowe parametry elementów biernych wykonanych różnymi technikami projektowymi (kondensatory, rezystory, tranzystory bipolarne).</i>	ME1A_U10, ME1A_U02, ME1A_U05, ME1A_U15
<i>Umiejętność rozróżnienia technologii produkcji scalonych układów elektronicznych.</i>	ME1A_W17, ME1A_W16, ME1A_W13, ME1A_W19, ME1A_W05
<i>Efekty skalowania technologii produkcji elektronicznych układów zintegrowanych.</i>	ME1A_W17, ME1A_W16, ME1A_W13, ME1A_W19, ME1A_W05
<i>Znajomość kroków technologicznych podejmowanych na drodze od fabrykacji układu scalonego po jego montaż w układzie testowym.</i>	ME1A_U02, ME1A_U01
<i>Efekty niedopasowania w technologiach produkcji układów elektronicznych: przyczyny ich powstawania, oddziaływanie na parametry końcowe układu elektronicznego i metody ich minimalizacji. Zdolność szacowania rozrzutów parametrów podstawowych obwodów elektronicznych.</i>	ME1A_U10, ME1A_U02, ME1A_U05, ME1A_U15
<i>Rozrzuty technologiczne w kontekście skalowania technologii, zjawiska towarzyszące skalowaniu.</i>	ME1A_U13
<i>Szacowanie zależności termicznych scalonych układów elektronicznych.</i>	ME1A_U13
<i>Zjawisko elektromigracji, zatrząskiwania, anteny, ESD i metody minimalizacji prawdopodobieństwa ich występowania.</i>	ME1A_U02, ME1A_U01
<i>Analizy Monte Carlo, brzegowe i post-ekstrakcyjne.</i>	ME1A_U10, ME1A_U02, ME1A_U01

Literatura:

1. Behzad Razavi, "Design of Analog CMOS", , ed. 2nd, McGraw Hill, 2015

2. Willy M.C. Sansen "Analog Design Essentials", Springer, 2006
3. Paul R. Gray, Paul J. Hurst, Stephen H. Lewis, Robert G. Meyer "Analysis and Design of Analog Integrated Circuits", , John Wiley and Sons, ed. 5th
4. Behzad Razavi, "Design of CMOS PLL", Cambridge, 2019
5. Marcel Pelgrom, "Analog to Digital Conversion", Springer, 2012

Układy elektroniki cyfrowej i cyfrowe układy VLSI

Zakres wiedzy / umiejętności	Powiązania z EKK
Podstawowe własności algebry Boole'a. Kanoniczna i standardowa postać wyrażeń logicznych. Funkcjonalność bramek logicznych i podstawowych cyfrowych bloków funkcjonalnych. Rodzaje i zasady działania zatrząsków i przerzutników.	ME1A_W17, ME1A_W08, ME1A_W18, ME1A_W13, ME1A_W01, ME1A_W06
Podstawowe własności linii długiej i podstawowe metody dopasowania	ME1A_W13, ME1A_W04, ME1A_W14
Operacje liczbowe w systemie binarnym, heksadecymalnym i ósemkowym. Kodowanie liczb ze znakiem i liczb zmiennoprzecinkowych. Kod Gray'a, BCD, ASCII. Parzystość, CRC. Konwersja pomiędzy kodami.	ME1A_U25, ME1A_U07
Minimalizacja funkcji logicznych. Twierdzenia De-Morgana.	ME1A_U25, ME1A_U07
Synteza prostej funkcji logicznej do zestawu bramek metodą tablic Karnaugh i Queen-McCluskeya.	
Budowa i właściwości podstawowych cyfrowych bloków funkcjonalnych i dyskretnych elementów cyfrowych. Czytanie specyfikacji. Parametry czasowe układów cyfrowych. Warunki poprawności działania układów synchronicznych. Metastabilność.	ME1A_W08, ME1A_W06, ME1A_W13
Rodzaje układów programowalnych. Maszyny stanów (Moore, Melay, modified Moore). Rozdzielanie ścieżki danych i kontrolnej w maszynach stanów. Faktoryzacja maszyn stanów. Mikrokod. Budowa (mikroarchitektura) i zasada działania mikroprocesora jedno-cyklowego. Przetwarzanie potokowe i równoległe. Zwiększanie przepustowości układów przetwarzających dane. Interfejs PS2 i UART.	ME1A_W08, ME1A_W06, ME1A_W13, ME1A_W07
Model prostego układu cyfrowego w języku Verilog. Modelowanie maszyn stanów w języku Verilog.	ME1A_U14, WE1A_W18
Układy asynchroniczne. Synteza prostych automatów asynchronicznych.	ME1A_W18
Układy w logice przełączanej. Budowa cyfrowych bramek logicznych CMOS. Dobór rozmiarów tranzystorów w złożonych bramkach CMOS. Bramki typu NMOS, „pseudo-nMOS”, CVSL, dynamiczne, „pass transistor logic”, Domino.	ME1A_W18
Zależności pomiędzy poborem mocy, szybkością działania oraz zajmowaną powierzchnią układu scalonego.	ME1A_W18
Projektowanie schematu i topografii bramek logicznych CMOS. Diagramy pałeczkowe (ang. stick diagrams).	ME1A_W18
Budowa sumatorów (RCA, CPA, Tree-adders).	ME1A_W18, ME1A_W06

<i>Działanie inwertera CMOS. Charakterystyka DC. Odpowiedź czasowa na impuls jednostkowy. Zakresy pracy tranzystorów. Bramki zrównoważone i „skrzywione” (ang. skewed). Marginesy szumowe.</i>	<i>ME1A_W18</i>
<i>Model opóźnienia RC. Model Elmore’a. Obliczanie opóźnienia bramek CMOS z wykorzystaniem modelu Elmore’a. Znormalizowane opóźnienie bramki logicznej. Parasitic delay, effort delay. Logical effort. Logical effort dla ścieżek logicznych. Branching effort. Optymalizacja rozmiarów bramek pod kątem szybkości z wykorzystaniem logical effort. Dobór optymalnej liczby buforów pod kątem minimalizacji opóźnienia.</i>	<i>ME1A_W18, ME1A_U07</i>
<i>Moc w układach CMOS. Moc statyczna i dynamiczna. Prądy upływu, prąd zwarciovowy. Szacowanie mocy dynamicznej układu z użyciem współczynników aktywności.</i>	<i>ME1A_W18, ME1A_U07</i>
<i>Statyczna analiza czasowa układów synchronicznych z przerzutnikami i zatrząskami. Pożyczanie czasu. Drżenie sygnału zegara (ang. clock jitter) oraz rozrzut opóźnień sygnału zegara (ang. clock skew) w statycznej analizie czasowej.</i>	<i>ME1A_W18, ME1A_U07</i>

Literatura:

- 1. Thomas L. Floyd, Digital Fundamentals, 11th edition, Pearson, 2015*
- 2. N. H. E. Weste, D. M. Harris, “Integrated Circuit Design”, Fourth Edition, PEARSON 2011*
- 3. David Money Harris, Sarah L. Harris, Digital Design and Computer Architecture, Morgan Kaufmann, 2012.*