

dr hab. inż. Dariusz Makowski, profesor uczelni
Katedra Mikroelektroniki i Technik Informatycznych
Wydziału Elektrotechniki, Elektroniki, Informatyki i Automatyki
Politechnika Łódzka
ul. Wólczańska 221, 93-005 Łódź

Łódź, dn. 23.02.2024 r.

SEKRETARIAT
Rady Dyscypliny AEEITK

Wpłynęło dnia 29. 02. 2024

Zarejestrowano pod nr

Podpis

RECENZJA ROZPRAWY DOKTORSKIEJ

Dla Rady Dyscypliny

Automatyka, Elektronika, Elektrotechnika i Technologie Kosmiczne Akademii Górniczo-Hutniczej im. Stanisława Staszica w Krakowie

Tytuł rozprawy: „Rozwój scalonych systemów mikroprocesorowych dla hybrydowych detektorów promieniowania jonizującego”.

Autor rozprawy: mgr inż. Paweł Skrzypiec

Podstawa prawna, przedmiot i zakres recenzji

Niniejsza recenzja rozprawy doktorskiej została przygotowana na podstawie uchwały Rady Naukowej Dyscypliny Automatyka, Elektronika, Elektrotechnika i Technologie Kosmiczne Akademii Górniczo-Hutniczej z dnia 14 grudnia 2023 roku.

Przedmiotem recenzji jest rozprawa doktorska mgr inż. Pawła Skrzypca pt. „Rozwój scalonych systemów mikroprocesorowych dla hybrydowych detektorów promieniowania jonizującego”. Promotorem rozprawy jest dr hab. inż. Robert Szczygieł, prof. AGH. Przewód doktorski prowadzony jest w dyscyplinie automatyka, elektronika, elektrotechnika i technologie kosmiczne.

Recenzja została sporządzona w oparciu o Ustawę z dnia 20 lipca 2018 r. Prawo o szkolnictwie wyższym i nauce (Dz. U. z 2023 r., poz. 742 z późniejszymi zmianami).

- 1. Jakie zagadnienie naukowe jest rozpatrzone w pracy /teza rozprawy/ i czy zostało ono dostatecznie jasno sformułowane przez autora? Jaki charakter ma rozprawa (teoretyczny, doświadczalny, inny)?**

Rozprawa doktorska dotyczy ważnej i aktualnej tematyki projektowania układów akwizycji i przetwarzania danych dla hybrydowych detektorów promieniowania jonizującego wykorzystywanych w eksperymentach fizycznych, medycynie oraz przemyśle. Od hybrydowych detektorów pikselowych o dużej rozdzielczości wymaga się rejestracji milionów zdarzeń na sekundę oraz transmisji gigabajtów danych, co wymusza użycia specjalizowanej metodyki projektowania analogowo-cyfrowych układów odczytowych oraz

złożonych układów akwizycji i przetwarzania danych, które realizowane są w postaci układów scalonych ASIC (Application Specific Integrated Circuits). Tematyka badań naukowych, którą podjął Doktorant, jest niezwykle aktualna i w wielu zagranicznych laboratoriach badawczych takich jak: CERN, FAIR, PSI, DESY, SOLEIL, APS, jak również polskich, np. Solaris, TUL czy AGH prowadzone są intensywne prace w tym zakresie.

W pracy doktorant nie sformułował klasycznych tez, chociaż w rozdziale 1.2 opisującym strukturę pracy wspomina, że tezy zamieszczone są w rozdziale 1. Natomiast w rozdziale 1 na stronie 4 Autor określił wyłącznie cel pracy oraz 3 zadania pozwalające na jego realizację:

1. Opracowanie scalonego układu odczytowego do hybrydowego pikselowego detektora promieniowania jonizującego, z wbudowanym mikroprocesorem, który rozszerzy możliwości istniejących rozwiązań,
2. Opracowanie oprogramowania wymaganego do poprawnego działania skonstruowanego systemu,
3. Opracowanie systemu (sprzętu i oprogramowania) do testowania, który:
 - umożliwi sprawne przetestowanie skonstruowanego układu po jego wyprodukowaniu,
 - pozwoli na weryfikację części cyfrowej projektowanego układu już na wstępnym etapie prac projektowych.

Rozprawa ma charakter praktyczno-doświadczalny. Autor zaprojektował, dokonał symulacji układów cyfrowych, wyprodukował oraz pomierzył wydajność układu ASIC implementującego system mikroprocesorowy wyposażony w rdzeń procesora RISC-V oraz układ odczytowy dla hybrydowego detektora pikselowego. Rozprawa napisana jest w języku polskim.

Badania naukowe zrealizowane przez doktoranta obejmowały zbadanie przydatności użycia systemów mikroprocesorowych wyposażonych w specjalizowane urządzenia peryferyjne (układy automatycznej konfiguracji, koprocesor oraz akceleratory przyspieszające przetwarzanie danych) do projektowania układów odczytowych detektorów pikselowych.

Rozprawa doktorska składa się z 5 rozdziałów poprzedzonych wykazem skrótów, krótkim streszczeniem, załącznikiem zawierającym rysunki jak również zdjęcie układu scalonego, spis rysunków, tablic, listingów oraz wykaz literatury. Układ merytoryczny pracy obejmuje część teoretyczną oraz właściwą część badawczą. Doktorant dostarczył również jednostronicowe streszczenie rozprawy doktorskiej w języku polskim i angielskim.

Zakres pracy obejmuje zarówno część teoretyczną, projektową jak również część eksperymentalną. W pracy przedstawiono rezultaty badań specjalizowanego układu ASIC (technologia CMOS 40 nm), w którym zaimplementowano mikroprocesor RISC-V oraz układ odczytowy dla hybrydowego pikselowego detektora promieniowania jonizującego.

W pierwszej części rozdziału 1 Autor zamieścił wprowadzenie do pracy uzasadniające podjęcia tematu badawczego, określił cel pracy oraz sformułował 3 zadania badawcze. W drugiej części znajduje się opis struktury pracy i poszczególnych rozdziałów.

W rozdziale 2, stanowiącym część teoretyczną pracy, zawarto przegląd literaturowy układów akwizycji i przetwarzania danych oraz opis hybrydowych detektorów promieniowania jonizującego. W pierwszej części Autor opisał budowę oraz 4 różne architektury systemów mikroprocesorowych obejmujące mikrokontrolery, układy SoC, systemy lokalne i sieciowe

jak również współpracę i połączenie głównych elementów składowych takich systemów (CPU, pamięci, urządzenia peryferyjne). Przegląd literaturowy zakończony jest szczegółową analizą oraz wnioskami pozwalającymi Autorowi na uzasadnienie końcowej architektury systemu odczytowego dla pikselowych detektorów hybrydowych. W rozdziale 2.1.1 Autor koncentruje się na mikroprocesorze RISC-V, który ostatecznie został wykorzystany w dalszych badaniach. Opisana jest tu również architektura, zalety mikrokontrolera RISC-V oraz uzasadnienie jego wyboru. W drugiej części Autor opisał budowę hybrydowych detektorów promieniowania jonizującego oraz budowę 5 wybranych układów odczytowych dedykowanych do takich detektorów (UFXC32k, PIX45XF, Timepix3, EIGER oraz IBEX). Na podstawie analizy układów odczytowych Autor określił dalsze cele badań oraz wymaganą funkcjonalność scalonego układu odczytowego. Rozdział zakończony jest wnioskami oraz decyzjami pozwalającymi na ukierunkowanie dalszych prac.

W rozdziale 3 opisano architekturę scalonego układu odczytowego zbudowanego z wykorzystaniem procesora RISC-V oraz główne elementy składowe systemu: wykorzystany rdzeń mikroprocesora, pamięci danych i instrukcji oraz wymagane urządzenia peryferyjne w tym dedykowane sterowniki układów odczytowych detektorów pikselowych oraz układy sprzętowego wspomaganie odczytów (koprocessor) oraz przetwarzania danych (akceleratory interfejsów danych). W rozdziale zamieszczono informacje o topografii zaprojektowanego układu scalonego. W dalszej części rozdziału Autor opisuje architekturę oprogramowania mikrokontrolera obejmującą wykorzystane biblioteki, kod startowy procesora, aplikację sterującą układem odczytowym oraz algorytmy wykorzystywane do odczytu, zapisu i kalibracji detektora PIX45FX. W rozdziale zawarto również wyniki symulacji układu przeprowadzone z użyciem symulatora Cadence Xcelium oraz prototypu bazującego na układzie FPGA oraz rdzeniu procesora Ibex. Przedstawione wyniki badań obejmowały pomiary czasu potrzebnego na wykonanie operacji odczytu, zapisu oraz kalibracji detektora jak również transferów podobszaru detektora (ROI) oraz transferów warunkowych spełniających zadane kryteria. Pomiary wykonane zostały dla 3 trybów pracy układu sterującego PMC: bez wspomaganie sprzętowego, z użyciem koprocessora oraz koprocessora i akceleratora. W rozdziale zawarte są porównania czasu wykonania poszczególnych funkcji pomierzone w cyklach zegarowych (50 MHz), mikrosekundach, różnice dla poszczególnych wariantów oraz dyskusja wyników. W dalszej części Autor opisuje zaprojektowany rdzeń procesora RISC-V wspierający instrukcje RV32I, architekturę sprzętową oraz podobne wyniki badań wydajności jak przeprowadzono dla procesora bazującego na rdzeniu Ibex oraz zmodyfikowanej architekturze podłączenia procesora Ibex+ pozwalającej na znaczne zredukowanie czasu wykonywanych operacji.

W rozdziale 4 Autor opisał środowisko wykorzystane do uruchamiania jak również testowania zaprojektowanego układu scalonego oraz poszczególnych urządzeń peryferyjnych. Środowisko zostało zbudowane z wykorzystaniem układu FPGA Intel z rodziny A10 GX dołączonego do komputera PC z użyciem interfejsu PCI Express. W rozdziale opisano architekturę sprzętową, wykorzystany interfejs PCIe, interfejsy pomiędzy układem scalonym, a układem FPGA, jak również buforowanie danych. W dalszej części opisano architekturę programową obejmującą ścieżkę przepływu danych, sterownik dla systemu operacyjnego Linux, oprogramowanie do akwizycji i wizualizacji danych. W rozdziale 4.3 Autor opisał wyniki testów układu ASIC, testy mikrokontrolera oraz poszczególnych urządzeń peryferyjnych. W ostatniej części zamieszczono wyniki badań sterownika matrycy pikseli, koprocessora, akceleratorów danych, jak również testy przetworników DAC korygujących napięcia niezrównoważenia dyskryminatorów oraz kalibracji kanałów odczytowych. Autor pomierzył szumy układu przed i po wykonaniu

właściwej kalibracji układu odczytowego, wykazując poprawność jego działania. Wyniki testów dowodzą, poprawnego działania wyprodukowanego układu ASIC.

W rozdziale 5 Autor zamieścił podsumowanie przeprowadzanych badań oraz dyskusję wyników i osiągnięć uzyskanych podczas prac nad doktoratem.

W załączniku A zamieszczono plan masek, fotografię zaprojektowanego układu oraz schemat połączeń struktury krzemowej układu z obudową JLCC44.

Rozprawa liczy 83 strony, w tym 15 stron stanowi załącznik A, spisy rysunków, tablic, listingów i wykaz literatury.

2. Czy w rozprawie przeprowadzono w sposób właściwy analizę źródeł /w tym literatury światowej, stanu wiedzy i zastosowań w przemyśle/ świadczący o dostatecznej wiedzy autora? Czy wnioski z przeglądu źródeł sformułowano w sposób jasny i przekonujący?

Autor odwołuje się w pracy do 65 pozycji literaturowych. Przy czym dwie pozycje bibliografii ([30] i [62]) odnoszą się do tej samej publikacji. Bibliografia obejmuje prace od roku 1990, przy czym ponad 90% stanowią prace opublikowane po roku 2020, co świadczy o aktualności zagadnień podjętych w rozprawie oraz dobrej znajomości aktualnej literatury. W bibliografii znajduje się ponad 20% publikacji pochodzących z czasopism z listy filadelfijskiej, 4 pozycje książkowe, ponad 30% stanowią artykuły post-konferencyjne oraz około 35% źródła elektroniczne (artykuły popularno-naukowe, strony internetowe projektów, strony producentów, instrukcje do narzędzi oraz repozytoria).

Wśród cytowanych prac znajdują się 4 pozycje autorstwa lub współautorstwa doktoranta. Tylko jedna publikacja pochodzi z listy JCR (doktorant występuje na pierwszym miejscu): Journal of Instrumentation (IF=1,3). Doktorant zaprezentował wyniki badań naukowych na 3 konferencjach: International Symposium on Design and Diagnostics of Electronic Circuits & Systems (2021) oraz dwa razy na International Workshop on Radiation Imaging Detectors (2022, 2023). Wyniki prac zostały opublikowane w materiałach konferencyjnych.

W podsumowaniu należy stwierdzić, że analiza źródeł została przeprowadzona poprawnie. Przedstawione źródła literaturowe są aktualne, a doktorant wykazał się dobrą znajomością literatury. Wnioski wynikające z przeglądu źródeł literaturowych sformułowano właściwie. Pewnym mankamentem jest natomiast skromna liczba pozycji literaturowych jak na potrzeby pracy doktorskiej.

3. Czy autor rozwiązał przedstawione zagadnienia, czy użył właściwej do tego metody i czy przyjęte założenia są uzasadnione?

Autor podjął się badań dotyczących opracowania oraz zweryfikowania nowej architektury systemu odczytowego dla hybrydowych detektorów pikselowych zbudowanych z wykorzystaniem mikrokontrolera i dedykowanych urządzeń peryferyjnych. Rezultatem badań było opracowanie metodyki projektowania kompaktowych detektorów (układów ASIC) oraz uproszczenia złożonych systemów akwizycji i przetwarzania danych wykorzystywanych w takich detektorach.

Doktorant przeprowadził przegląd literatury poszukując właściwej architektury sprzętowej systemu odczytowego oraz optymalnego rdzenia mikroprocesora pozwalającego na zaprojektowanie układu scalonego. Architektura układu wykorzystuje mikrokontroler o niewielkiej mocy obliczeniowej oraz dedykowane urządzenia peryferyjne pozwalające na konfigurację detektora oraz transmisję danych.

W dalszej kolejności przeprowadził symulacje układu mikroprocesorowego z użyciem symulatora Cadence Xcelium oraz prototypu zaimplementowanego w układzie programowalnym FPGA. Przeprowadzone symulacje pozwoliły na zweryfikowanie architektury sprzętowej, sprawdzenie dedykowanych urządzeń peryferyjnych, algorytmów oraz ich wydajności przez rozpoczęciem produkcji kosztownego układu ASIC.

Ważnym osiągnięciem Autora jest zbudowanie dedykowanego stanowiska do uruchamiania wyprodukowanego układu ASIC, zaprogramowania pamięci mikrokontrolera oraz realizacji testów urządzeń peryferyjnych oraz całego układu odczytowego i detektora pikselowego.

Autor opracował dedykowane urządzenia peryferyjne (koprocesor, akceleratory) oraz algorytmy pozwalające na znaczne zwiększenie szybkości pracy układu.

Autor zaprojektował oraz opracował pliki produkcyjne układu scalonego (maski). Wyprodukowany układ z sukcesem przeszedł badania oraz testy.

W podsumowaniu należy stwierdzić, że metoda badań przyjęta przez Doktoranta jest prawidłowa i świadczy o jego dojrzałości naukowej.

Należy podkreślić, że wyniki badań zostały zaprezentowane na 3 konferencjach oraz opublikowane w 4 czasopismach, w tym w jednym z tzw. listy filadelfijskiej (Journal of Instrumentation). We wszystkich pracach doktorant występuje jako pierwszy autor.

4. Na czym polega oryginalność rozprawy, co stanowi samodzielny i oryginalny dorobek autora, jaka jest pozycja rozprawy w stosunku do stanu wiedzy czy poziomu techniki reprezentowanych przez literaturę światową?

Za oryginalne osiągnięcie Autora w odniesieniu do obecnego stanu wiedzy należy zaliczyć przede wszystkim opracowanie metodyki projektowania układów odczytowych hybrydowych detektorów pikselowych z wykorzystaniem systemu mikroprocesorowego. Według najlepszej wiedzy Autora zaprojektowany układ jest pierwszym na świecie układem integrującym we wspólnym podłożu krzemowym mikroprocesor RISC-V wraz z układem odczytowym dla hybrydowego detektora pikselowego.

Autor samodzielnie zaprojektował oraz dokonał symulacji układu odczytowego. Przeprowadzone symulacje oraz analizy układów odczytowych detektorów pikselowych pozwoliły na dalszą optymalizację paramentów układu. Efektem przeprowadzonych badań było zaprojektowanie plików do produkcji układu scalonego.

Do samodzielnego i oryginalnego dorobku Autora należy ponadto zaliczyć:

- Opracowanie architektury sprzętowej układu scalonego wyposażonego w rdzeń procesora RISC-V wraz z urządzeniami peryferyjnymi dedykowanymi do sterowania detektorem promieniowania jonizującego,
- Implementację mikrokontrolera w języku System Verilog oraz układu odczytowego,

- Opracowanie oprogramowania dla zaprojektowanego mikrokontrolera oraz układu detektora,
- Opracowanie narzędzi i plików konfiguracyjnych niezbędnych do syntezy, implementacji topografii i symulacji układu scalonego,
- Opracowanie narzędzi oraz skryptów niezbędnych do zaprojektowania układu scalonego,
- Opracowanie i przeprowadzanie testów prototypu systemu z użyciem układu programowalnego FPGA,
- Zaprojektowanie mikroprocesora RISC-V w oparciu o architekturę wspierającą instrukcje RV32I,
- Opracowania środowiska testowego do uruchomienia i zbadania wyprodukowanego układu scalonego obejmującego oprogramowanie układu FPGA oraz programy dla systemu operacyjnego Linux (sterownik urządzenia, biblioteki, aplikacja Qt/C++, aplikacja testowa z użyciem środowiska GoogleTest).

Oceniając rozprawę doktoranta w stosunku do stanu wiedzy zawartej w literaturze stwierdzam, że stanowi ona cenny wkład w badania dotyczące projektowania odczytowych układów scalonych dedykowanych dla hybrydowych detektorów pikselowych.

Wart podkreślenia jest fakt, że doktorant samodzielnie zaprojektował złożony układ scalony, obwody drukowane, zbudował urządzenia elektroniczne niezbędne do przeprowadzenia testów, analiz oraz badań eksperymentalnych. Doktorant opracował również oprogramowanie dla mikrokontrolera oraz dla systemu operacyjnego Linux obejmujące sterownik urządzenia, biblioteki oraz aplikację graficzną wykorzystywaną do zarządzania detektorem i wizualizacji wyników.

5. Czy autor wykazał umiejętność poprawnego i przekonującego przedstawienia uzyskanych przez siebie wyników /zwięzłość, jasność, poprawność redakcyjna rozprawy/?

Struktura rozprawy doktorskiej jest poprawna i przejrzysta, a sama praca bardzo profesjonalnie sformatowana. Praca napisana jest w poprawnym języku, sporadycznie zdarzają się błędy językowe oraz niefortunne sformułowania, np. str. 10 „oraz sposób **dostępowania** do pamięci”, zamiast „dostępu”, str. 16 „Hybrydowe detektory promieniowania jonizującego są układami elektronicznymi wykorzystywanymi do detekcji i pomiarów parametrów promieniowania, **przez które przechodzi**” – tu trudno stwierdzić, co Autor miał na myśli, str. 25 „Peryferium” – tu zapewne Autor miał na myśli urządzenie peryferyjne procesora, str. 34 „Restrykcja” – chyba Autor miał na myśli ograniczenie.

Na str. 81 występuje zduplikowana referencja [30] do artykułu, która pokrywa się z odwołaniem nr [62], natomiast w referencji [58] brakuje informacji dotyczących publikacji dr inż. Zubrzyckiej i nie mam możliwości jej odnalezienia.

Pomimo drobnych błędów praca została napisana w przemyślany sposób, a podział rozdziałów jest logiczny i konsekwentny. Rezultaty badań, wyniki praktycznych eksperymentów zostały przeprowadzone głównie w laboratorium mikroelektroniki AGH. Rezultaty badań oraz wnioski zostały przedstawione w sposób przejrzysty i przekonujący.

6. Jakie są słabe strony rozprawy i jej główne wady?

W pracy dostrzeżono pewną liczbę błędów, głównie edytorskich, które nie mają znaczącego wpływu na wartość merytoryczną pracy doktorskiej.

Często na rysunkach Autor posługuje się magistralami, natomiast nie ma tam informacji dotyczącej szerokości tych magistral, co znacznie utrudnia, a niekiedy uniemożliwia analizę schematów blokowych układów, np. rys. 2.9 na str. 18, rys. 2.11 na str. 20, rys. 3.1 na str. 24.

Na str. 4 Autor posługuje się określeniem „Metodologia”, natomiast metodologia to nauka o metodach badań naukowych, ich skuteczności i wartości poznawczej – Autor miał tu na myśli zapewne metodykę projektowania układów.

Na str. 33 Autor dokonał nieprawidłowego zaokrąglenia wartości 96.8% (96%).

Na str. 58 na rys. 4.10 Autor pokazuje przebiegi czasowe prezentujące odczyty z PM. Oba przebiegi czasowe wyglądają dokładnie tak samo i nie widać na pierwszy rzut oka problemu. Warto zaznaczyć na takich rysunkach zbocza zegara, na których następuje zatrzaśnięcie danych.

W ramach dyskusji poproszę Doktoranta o wyjaśnienie ww. problemów:

- Na str. 28 Autor wspomina o precyzji sterowania układami odczytowymi w czasie – natomiast nie definiuje nawet ogólnych ram czasowych. Nie wiadomo zatem a jakiej dokładności mówimy, rzędu ns, ms, czy też godzin. Prosiłbym Autora o doprecyzowanie norm czasowych dot. sterowania wymaganych dla detektorów promieniowania jonizującego.
- Na str. 29 Autor wspomina o problemach związanych z czasem rejestracji promieniowania. Zwykle w takich systemach wykorzystuje się dedykowane sygnały wyzwalania pozwalające na precyzyjną synchronizację detektora z innymi systemami maszyny. Prosiłbym Autora o komentarz, dlaczego w przypadku tego detektora nie wykorzystano sprzętowego sygnału triggera?
- Na str. 44 Autor opisuje komunikację z wykorzystaniem interfejsu PCI Express. W celu uzyskania wydajnej transmisji danych niezbędne jest użycie transferów DMA (Direct Memory Access). Tylko w ten sposób można uzyskać zadowalające przepustowości danych (protokół PCIe wykorzystuje transfery z potwierdzeniem, ang. non-posted transactions). Prosiłbym o komentarz, czy w pracy Autor stosował bezpośredni zapis do pamięci oraz ewentualne uzasadnienie? W pracy brakuje również informacji dotyczącej szybkości, czy też wymaganej przepustowości podczas zapisu i odczytu danych z detektora. Prosiłbym o komentarz.
- Zastosowanie układu programowalnego (mikrokontrolera) wyposażonego w dedykowane urządzenia peryferyjne (akceleratory) pozwala na zbudowanie elastycznego, konfigurowalnego oraz kompaktowego detektora promieniowania. Podczas rozważań dotyczących architektury detektora i zintegrowanego układu odczytowego Autor całkowicie pominął negatywny wpływ promieniowania jonizującego oraz neutronów na pracę układu odczytowego. Hybrydowej detektory pikselowe z definicji narażone są na wpływ ww. promieniowania, co może doprowadzić do nieprawidłowej i niestabilnej pracy całego detektora lub jego uszkodzenia w wyniku występowania błędów miękkich (SEE, SEFI) w układach cyfrowych, błędów niszczących np. SEL, czy też problemów dawki całkowitej TID.

Zwykle projektując układy odczytowe dla takich detektorów dąży się do uproszczenia konstrukcji cyfrowych układów odczytowych oraz wykorzystuje się sprzętowe metody chroniące układy przed występowaniem błędów miękkich oraz efektów niszczących. Zastosowanie układu programowalnego w postaci mikrokontrolera (CPU, pamięci, urządzenia peryferyjne) zdecydowanie komplikuje złożoność układu oraz zwiększa jego wrażliwość na wpływ promieniowania. Prosiłbym Autora o oszacowanie warunków radiacyjnych w jakich zaprojektowany układ mógłby poprawnie pracować, tj. dawek promieniowania jonizującego oraz fluencji neutronów oraz o wskazanie metod, które pozwoliłyby na zwiększenie odporności programowalnego układu odczytowego na wpływ promieniowania.

- Od detektorów promieniowania niekiedy wymaga się pracy w czasie rzeczywistym oraz niewielkich opóźnień w akwizycji, przetwarzaniu i transmisji danych, np. w systemach sterowania lub zabezpieczania urządzeń fizyki wielkiej skali (akceleratory, tokamaki, stellaratory) przed uszkodzeniem. Prosiłbym doktoranta o oszacowanie opóźnień czasowych podczas odczytu całej struktury zaprojektowanego detektora (2x 16 rzędów x 8 kolumn) oraz przewidywalności opóźnień od momentu detekcji cząstki do momenty przesłania pakietu danych obejmujących pomiary zliczeń dla całej matrycy.

Pewien niedosyt spowodowany jest faktem, że Autor nie przeprowadził pełnych testów detektora z użyciem źródeł promieniowania jonizującego dowodzących poprawnej pracy zaprojektowanego układu odczytowego i detektora. Jednak ogrom pracy jaki Autor włożył w projekt, produkcję oraz zbadanie układu scalonego w pełni uzasadnia brak testów radiacyjnych.

7. Jaka jest przydatność rozprawy dla nauk technicznych?

W ramach przeprowadzonych prac Autor podjął się zaprojektowania, optymalizacji oraz zbadania parametrów układów odczytowych detektorów pikselowych zbudowanych z wykorzystaniem procesora oraz dedykowanych układów peryferyjnych.

Należy podkreślić praktyczne znaczenie pracy oraz znaczącą przydatność wyników badań dla nauk technicznych. Systemy detekcji promieniowania jonizującego są bardzo często wykorzystywane m.in.: w przemyśle, medycynie, energetyce jądrowej, czy też eksperymentach naukowych. Takie systemy, w szczególności systemy obrazowe, wymagają użycia złożonego scalonego z detektorem układu akwizycji i przetwarzania danych, co negatywnie wpływa na ich cenę. Z tego powodu poszukiwane są rozwiązania pozwalające na uproszczenie lub ujednoczenie układu odczytowego. Prowadzone przez Autora badania doskonale wpisują się w trendy w tej dziedzinie.

Interesujące jest również połączenie procesora z dedykowanymi układami peryferyjnymi pomocnymi podczas konfiguracji, czy też kalibracji detektora oraz transmisji danych. W tym celu Autor wykorzystał obiecujący rdzeń procesora RISC-V, który pozwala na zaprojektowanie układu ASIC bez potrzeby ponoszenia dużych kosztów licencji.

Na uwagę zasługuje również opracowana przez Autora metodyka projektowania oraz testowania układów odczytowych hybrydowych detektorów.

Uważam, że dalsze prace badawcze w tej dziedzinie powinny być kontynuowane. Rezultaty badań doktoranta mogą być również interesujące dla innych badaczy zajmujących się tego typu systemami. Praca doktorska może być również przydatna podczas projektowania innych układów scalonych dedykowanych do zastosowań w fizyce wielkiej skali.

Doktorant jest współautorem oraz głównym autorem 4 prac, w tym jednej publikacji z listy JCR oraz 3 pracach opublikowanych w materiałach konferencyjnych.

8. Ocena końcowa

Uważam, że przedstawiona do recenzji praca zawiera wartościowy i oryginalny dorobek naukowy. Wysoko oceniam poziom merytoryczny pracy.

Rozprawa mgr inż. Pawła Skrzypca ma charakter praktyczno-doświadczalny. Doktorant wykazał się bardzo dobrą znajomością budowy układów cyfrowych, układów scalonych, systemów mikroprocesorowych oraz układów odczytowych dedykowanych dla hybrydowych detektorów promieniowania jonizującego. Opracował oraz zbadał oryginalny układ scalony wielkiej skali integracji implementujący system mikroprocesorowy wyposażony w specjalizowane urządzenia peryferyjne dedykowane do konfiguracji oraz akwizycji danych z hybrydowych detektorów promieniowania.

W podsumowaniu stwierdzam, że rozprawa doktorska mgr inż. Pawła Skrzypca pt. „Rozwój scalonych systemów mikroprocesorowych dla hybrydowych detektorów promieniowania jonizującego”, napisana w dyscyplinie automatyka, elektronika, elektrotechnika i technologie kosmiczne, spełnia wymagania określone w Ustawie z dnia 20 lipca 2018 r. Prawo o szkolnictwie wyższym i nauce (Dz. U. z 2023 r., poz. 742 z późniejszymi zmianami). Wnioskuje, zatem o dopuszczenie rozprawy do publicznej obrony.

Podpis



