

dr hab. inż. Tomasz Kulej, prof. PCz
Wydział Elektryczny
Politechnika Częstochowska
42-201 Częstochowa

Częstochowa, dn. 21.07.2023

S E K R E T A R I A T
Rady Dyscypliny AEEITK

Wpłynęło dnia **25. 07. 2023**

Zarejestrowano pod nr

Podpis 

RECENZJA

osiągnięcia naukowego – monotematycznego cyklu publikacji - oraz aktywności naukowej, dorobku dydaktycznego i popularyzatorskiego
Dr. inż. Dariusza Kościelnika,
kandydata do stopnia naukowego doktora habilitowanego

1. Podstawa wykonania recenzji

Recenzja została przygotowana na zlecenie Przewodniczącego Rady Dyscypliny Naukowej Automatyka, Elektronika, Elektrotechnika i Technologie Kosmiczne, Akademii Górniczo-Hutniczej w Krakowie, Pana dr. hab. inż. Ryszarda Sroki, profesora uczelni, w związku z powierzeniem mi przez Radę funkcji recenzenta w postępowaniu habilitacyjnym dr. inż. Dariusza Kościelnika (Uchwała nr 28/2023). Wraz z pismem Pana Przewodniczącego otrzymałem stosowną dokumentację Habilitanta obejmującą:

- wniosek z dnia 15.02.2023 o przeprowadzenie postępowania habilitacyjnego
- potwierdzoną kopię nadania stopnia doktora nauk technicznych
- autoreferat
- wykaz osiągnięć naukowych
- oświadczenia współautorów publikacji
- kopie publikacji tworzących osiągnięcie naukowe Habilitanta
- kopie publikacji uzupełniających i patentów przywoływanych w autoreferacie
- raport oceny bibliometrycznej przygotowany przez Bibliotekę Główną AGH

W recenzji zostanie dokonana ocena osiągnięcia naukowego Pana dr. inż. Dariusza Kościelnika, a także ocena jego aktywności naukowej, w oparciu o przepisy zawarte w ustawie z dnia 20 lipca 2018 roku – *Prawo o szkolnictwie wyższym i nauce* (Dz. U. z 2022r. poz.574 z późn. zm.).

2. Informacje ogólne o Habilitancie

Pan dr inż. Dariusz Kościelnik jest absolwentem Akademii Górniczo-Hutniczej w Krakowie, gdzie w 1990 r. uzyskał tytuł zawodowy magistra inżyniera elektroniki, a w 1994 r. magistra inżyniera telekomunikacji. W 1992 roku Habilitant został zatrudniony w Katedrze Elektroniki AGH na stanowisku asystenta. Stopień doktora nauk technicznych, z wyróżnieniem, uzyskał na Wydziale Elektrotechniki, Automatyki i Elektroniki AGH w roku 2000, na podstawie pracy pt. *Wybrane problemy architektur międzyukładowych w sieciach ISDN*. W tym samym roku został zatrudniony na stanowisku adiunkta w Katedrze Elektroniki AGH, na którym pracuje do dnia dzisiejszego (obecnie, po zmianach organizacyjnych, jest to

Instytut Elektroniki). Recenzentowi nie jest wiadome, aby Habilitant wcześniej ubiegał się o uzyskanie stopnia doktora habilitowanego.

3. Ocena osiągnięcia naukowego – monotematycznego cyklu publikacji

3.1 ogólna charakterystyka, aktualność i spójność cyklu

Jako osiągnięcie naukowe, będące podstawą do ubiegania się o stopień doktora habilitowanego, Pan dr inż. Dariusz Kościelnik przedstawił monotematyczny cykl publikacji, któremu nadał wspólny tytuł: „Asynchroniczne przetwarzanie analogowo-cyfrowe z wykorzystaniem kodowania sygnału w dziedzinie czasu”. Oceniany cykl tworzy siedem artykułów w renomowanych czasopismach naukowych, w szczególności: IEEE Transactions on Signal Processing, IEEE Transactions on Circuits and Systems II, IEEE Access, Measurement, Sensors oraz Analog Integrated Circuits and Signal Processing. Cykl ten jest uzupełniony przez dwa rozdziały w monografiach o zasięgu międzynarodowym (wydawnictwa Springer oraz CRC Press) oraz przez dwa wdrożone patenty, w tym jeden przyznany przez Urząd Patentowy Stanów Zjednoczonych. Wszystkie publikacje cyklu mieszczą się w zakresie dyscypliny Automatyka, Elektronika, Elektrotechnika i Technologie Kosmiczne. Sumaryczny współczynnik wpływu tych publikacji wynosi 18.804. Liczba cytowań w bazie Web of Science jest równa 60, a z wyłączeniem autocytowań 53.

Zgodnie z tytułem tematyka cyklu dotyczy projektowania asynchronicznych przetworników analogowo-cyfrowych z wykorzystaniem kodowania sygnału w dziedzinie czasu. Zainteresowanie tą tematyką wynika z trendów technologicznych i aplikacyjnych we współczesnej elektronice. Z jednej strony mamy bowiem do czynienia z rozwojem urządzeń przenośnych i implantowalnych, gdzie szczególnie ważne staje się zagadnienie minimalizacji mocy rozpraszanej, z drugiej zaś strony ciągły postęp technologii mikroelektronicznych wymusza zmniejszanie stosowanych napięć zasilających, co często prowadzi do pogorszenia działania tradycyjnych realizacji bloków analogowych, lub wręcz je dezaktualizuje. Wynika stąd konieczność poszukiwania nowych rozwiązań układowych, które charakteryzowałyby się mniejszymi wartościami mocy rozpraszanych i napięć zasilania w porównaniu do rozwiązań istniejących, zapewniając przy tym uzyskanie odpowiednich wartości innych parametrów.

Jednym z najistotniejszych bloków we współczesnych torach przetwarzania sygnałów jest przetwornik analogowo-cyfrowy (ADC). Układ ten dokonuje konwersji sygnału z postaci analogowej na cyfrową, umożliwiając w ten sposób jego dalsze przetwarzanie przez dominujące dziś bloki cyfrowe. Istnieje wiele rozwiązań tego typu układów, najczęściej są to jednak układy synchroniczne o ograniczonych od dołu wartościach napięć zasilających. W ostatnich latach obserwuje się jednak wzrastające zainteresowanie asynchronicznymi przetwornikami ADC, które ze względu na potencjalnie mniejszą liczbę przełączeń elementów aktywnych w cyklu konwersji, mogłyby zapewnić lepszą efektywność energetyczną niż ich synchroniczne odpowiedniki. W związku ze zmniejszeniem wartości stosowanych napięć zasilających, postuluje się również możliwość wstępnej konwersji przetwarzanego sygnału, na dwuwartościowy sygnał pośredni, w postaci ciągu impulsów. Konwersja taka jest dokonywana przez specjalne układy kodujące – TEM. Zaletą takiej operacji jest możliwa poprawa uzyskiwanej rozdzielczości przetwornika, zwłaszcza w przypadku bardzo małych napięć zasilania i współczesnych technologii nanometrowych.

Sygnały reprezentowane przez ciąg impulsów prostokątnych muszą zostać przetworzone na postać cyfrową, co jest dokonywane przez przetworniki czas/cyfra (TDC), które również

mogą być realizowane jako układy synchroniczne lub asynchroniczne. Połączenie układów TEM i TDC tworzy kompletny przetwornik Analogowo-Cyfrowy.

Oceniany cykl publikacji jest w całości poświęcony metodom asynchronicznego przetwarzania analogowo-cyfrowego z wykorzystaniem kodowania w dziedzinie czasu, w tym prezentacji autorskich wersji asynchronicznych układów TEM i TDC. Z całkowitą pewnością można stwierdzić, że cykl ten jest spójny tematycznie, a podjęte zagadnienia są ważne i aktualne, zarówno ze względów poznawczych jak i aplikacyjnych.

3.2 charakterystyka i ocena poszczególnych publikacji cyklu

Wszystkie publikacje Habilitanta to prace wieloautorskie, posiadające od dwóch do czterech autorów. Habilitant jest pierwszym autorem w trzech z siedmiu publikacji. Dołączone oświadczenia współautorów dość szczegółowo przedstawiają wkład każdego z nich, jednak bez próby oszacowania procentowego udziału, co nieco utrudnia ocenę wkładu Habilitanta w niektórych przypadkach.

W pracy [CP1] Habilitant przedstawia strukturę hybrydowego przetwornika analogowo-cyfrowego, gdzie funkcję układu TEM spełnia asynchroniczny modulator sigma-delta (ADSM), natomiast przetwornik TDC jest układem synchronicznym – licznikowym. Ogólna koncepcja asynchronicznego modulatora sigma-delta jest znana od dość dawna, jednak konkretne realizacje tych układów, opisywane w literaturze, są raczej nieliczne, przynajmniej w porównaniu do liczby realizacji synchronicznych modulatorów sigma-delta. Wynika to, jak się wydaje, z ograniczonego zakresu uzyskiwanych w praktyce wartości parametrów SNR i SNDR, co rzutuje na osiąganą rozdzielczość całego przetwornika analogowo-cyfrowego. W ostatnim czasie obserwowany jest jednak wzrost zainteresowania układami ADSM, ze względu na wspomniany już trend zmniejszania napięć zasilających i kompatybilność tej techniki z najnowszymi procesami technologicznymi.

W pracy przedstawiono autorską koncepcję układu ADSM. Nowością podkreślaną przez Habilitanta jest tutaj realizacja integratora oparta o układ przełączanych źródeł prądowych i liniowego transkonduktora (przetwornika napięcie/prąd), za pomocą którego dokonywana jest modulacja parametrów generowanego przebiegu czasowego. Przedstawiono dwie wersje takiego układu. Habilitant prezentuje jednocześnie układ elektroniczny, stanowiący realizację tej ogólnej koncepcji w klasycznej technice bipolarnej. Jak podkreślono w pracy, należy ten układ rozumieć jako model układu ADSM, służący jedynie weryfikacji ogólnej koncepcji modulatora z proponowaną realizacją integratora, nie zaś jako rozwiązanie dedykowane i zoptymalizowane dla konkretnego zastosowania. Stąd też zakres przeprowadzonych badań symulacyjnych jest ograniczony i trudno na podstawie ich wyników wnioskować o możliwym do uzyskania zakresie stosowalności przedstawionej idei i uzyskiwanych parametrach układowych. Będą one zależeć od konkretnej implementacji układu - zapewne w technologii CMOS - i konkretnego zastosowania.

W drugiej części pracy Habilitant proponuje licznikowy przetwornik TDC, tworzący wraz z omówionym wyżej układem ADSM pełną strukturę przetwornika analogowo-cyfrowego. Zaletą układu TDC opracowanego przez Habilitanta jest automatyczne usuwanie z generowanych słów cyfrowych niepożądanego offsetu, będącego efektem ograniczonej od dołu długości impulsów sygnału wyjściowego modulatora ADSM. Opracowany przetwornik posiada łącznie szeregową transmisję asynchroniczną w dwóch wersjach: dwuwyjściowej, gdzie każdy port wyjściowy podaje długość impulsów o innej polaryzacji, oraz jednowyjściowej, gdzie port wyjściowy podaje naprzemiennie tę informację. W pracy

przeprowadzono również analizę projektową całego przetwornika, w zastosowaniu do przetwarzania sygnałów fonicznych, oraz zbadano charakter błędu kwantyzacji.

Zgodnie z oświadczeniami współautorów, Habilitantowi należy przypisać opracowanie struktury modulatora ADSM w dwóch wariantach, przeprowadzenie symulacji, opracowanie pełnej struktury przetwornika ADC z licznikowym konwerterem TDC oraz opracowanie dwóch wersji modułu transmisji asynchronicznej. Habilitant wniósł zatem wiodący wkład w powstanie tej pracy.

W pracy [CP2] Habilitant przedstawia autorską koncepcję układu TEM, którą można rozważać jako zmodyfikowaną wersję modulatora ADSM. Modyfikacja polega na wprowadzeniu dodatkowego układu próbkująco-pamiętającego. Układ ten pobiera i zapamiętuje próbki sygnału wejściowego w chwilach czasu określonych przez zmiany stanu wyjścia układu ADSM. Próbkę tę są następnie podawane na wejście układu ADSM i przetwarzane w sposób właściwy dla tych układów. W efekcie, zaproponowany przez Habilitanta układ TEM koduje w dziedzinie czasu nie uśrednione za okres, a chwilowe wartości sygnału wejściowego, co poprawia jego zakres dynamiczny w zakresie wyższych częstotliwości. Istotnym wkładem jest nowy model układu ADSM, rozkładający ten sposób kodowania czasowego na operacje liniowej filtracji, próbkowania i transformacji nieliniowej. Przeprowadzony eksperyment numeryczny wykazał poprawę stosunku sygnał/szum proponowanej wersji układu ADSM o 3 dB, w stosunku do rozwiązania klasycznego.

Wkład Habilitanta w pracy [CP2] polegał przede wszystkim na autorstwie koncepcji układu ADSM z dodatkowym układem próbkująco-pamiętającym i opracowaniu symulacyjnych modeli behawioralnych obu wersji układu - klasycznej (ADSM) i proponowanej (SH-ADSM). Autor przeprowadził także analizy teoretyczne, wyjaśniające zjawisko ograniczania zakresu dynamicznego szerokości impulsów dla klasycznego układu ADSM. Wkład Habilitanta w powstanie tej pracy również należy uznać za wiodący.

Prace [CP3] i [CP4] to prace teoretyczne, poświęcone zagadnieniom rekonstrukcji sygnałów na podstawie ciągu próbek uzyskanych metodą próbkowania progowego (LCS), z wykorzystaniem informacji niejawnej. Przedmiotem badań była wieloprogowa, pozbawiona histerezy wersja techniki LCS, wykorzystująca kwantyzację liniową. W pracy [CP3] jako potencjalną metodę rekonstrukcji sygnału spróbkowanego poniżej częstotliwości Nyquista wybrano metodę projekcji na zbiory wypukłe (POCS). Nowatorstwo zaproponowanego podejścia polega na powiązaniu tej metody z informacją domyślną. Przedstawiono dwa warianty algorytmu rekonstrukcji: metodę iteracyjnego rekonstruowania sygnału na podstawie informacji domyślnej (IPOCS) i metodę rekonstrukcji natychmiastowej, nieiteracyjnej (OPOCS). Przedstawiono wyniki badań symulacyjnych obu technik, otrzymanych przy użyciu modeli behawioralnych i numerycznych opracowanych przez Habilitanta. Skuteczność poszczególnych rozwiązań porównano, zestawiając błędy średniokwadratowe rekonstrukcji, wyznaczone dla losowo wygenerowanego sygnału, przy różnej liczbie progów kodera LCS i odległości pomiędzy nimi.

Porównania dokładności rekonstrukcji i zbieżności algorytmu IPOCS i innej uznanej metody - MMSE - dokonano w innej pracy Habilitanta, niewchodzącej formalnie w skład ocenianego osiągnięcia. Porównanie wykazało poprawę obu wskaźników dla algorytmu IPOCS.

Zgodnie z oświadczeniami współautorów, Habilitant jest współautorem algorytmu IPOCS, opracował również behawioralne modele symulacyjne dla algorytmu IPOCS (w

pełni) oraz OPOCS (częściowo). Ponadto Habilitant przeprowadził badania symulacyjne obu metod. Z obowiązku recenzenckiego zauważam, że określenie "współautor algorytmu" mogłoby być tutaj doprecyzowane, np. przez podanie procentowego udziału Habilitanta.

Warto zauważyć, że Habilitant zaproponował również sprzętową metodę rekonstrukcji sygnału przy użyciu techniki IPOCS, umożliwiającą rekonstrukcję sygnału w czasie rzeczywistym. Rozwiązanie to jest jednak przedmiotem patentów, niewchodzących w skład ocenianego osiągnięcia naukowego.

Praca [CP4] jest poświęcona zagadnieniom szacowania lokalnej szerokości pasma sygnału na podstawie intensywności próbek generowanych techniką LCS. Wykazano, że średnia liczba przekroczeń progów systemu LCS jest funkcją widmowej gęstości mocy i zależy wprost od pasma kodowanego sygnału. Autorzy proponują trzy algorytmy szacowania lokalnej szerokości pasma stochastycznego sygnału ciągłego w czasie: algorytm bazujący na metodzie najmniejszych kwadratów, algorytm bazujący na całkowitej długości ścieżki oraz algorytm estymowania lokalnego pasma na podstawie stosunku liczb przekroczeń sąsiednich progów kodera LCS. Opracowane algorytmy poddano badaniom symulacyjnym dla losowych sygnałów o różnych kształtach charakterystyk widmowych. Porównano dokładność szacowania parametrów zakodowanego sygnału przez każdy z proponowanych algorytmów. Habilitant jest współautorem każdego z wymienionych wyżej algorytmów, samodzielnie opracował dla nich behawioralne modele symulacyjne i przeprowadził badania z ich użyciem.

Podobna tematyka jest także podejmowana w uzupełniającej pracy [RM1], gdzie do odtworzenia sygnału spróbkowanego nierównomiernie wykorzystano teorię ramek, wzbogaconą o technikę zakrzywienia osi czasu. Przedstawiono algorytm rekonstrukcji przybliżonej, oparty o minimalizację błędu średniokwadratowego. Zaprezentowano również wyniki eksperymentu numerycznego, w którym dokonano rekonstrukcji przykładowego przebiegu losowego o zmieniającej się lokalnie szerokości pasma, poddanego kodowaniu w 7-progowym systemie LCS o kwantyzacji liniowej. Wyniki symulacji potwierdziły, że proponowane podejście zapewnia wymaganą dokładność rekonstrukcji sygnału. Habilitant jest współautorem algorytmu szacowania lokalnej szerokości pasma, opracował model symulacyjny kodera LCS, jest współautorem modelu symulacyjnego algorytmu rekonstrukcji przybliżonej oraz przeprowadził badania symulacyjne tego algorytmu.

Prace [CP5-CP7] dotyczą zagadnień realizacji przetworników TDC. W pracy [CP5] Habilitant proponuje oryginalne rozwiązanie asynchronicznego przetwornika tego typu, którego zasada działania wykorzystuje algorytm sukcesywnej aproksymacji. Przetwarzanie TDC składa się z dwóch faz: konwersji czasowo-ładunkowej i konwersji ładunkowo-cyfrowej. Układ może również przebywać dowolnie długo w statycznym, energooszczędnym trybie relaksacji. Asynchroniczny tryb pracy, jak i wybrana metoda przetwarzania, pozwalają na minimalizację liczby przełączeń elementów aktywnych w jednostce czasu, co potencjalnie zwiększa efektywność energetyczną tego rozwiązania. Praca prezentuje strukturę przetwornika oraz opis jego działania, wraz z analizą wpływu efektów pasożytniczych, takich jak czasy opóźnień i napięcia niezrównoważenia komparatorów, upływności kondensatorów czy rezystancje pasożytnicze kluczy. Przedstawioną ideę uważam za interesującą, choć rozważania są prowadzone na dość teoretycznym i ogólnym poziomie. Badania symulacyjne bardziej skonkretyzowanej wersji, na poziomie tranzystora, pozwoliłyby lepiej ocenić wpływ efektów pasożytniczych, a co za tym idzie zakres możliwych częstotliwości pracy, napięć zasilania czy uzyskiwanych rozdzielczości, dla założonej technologii wykonania.

Na podstawie załączonych oświadczeń współautorów można stwierdzić, że Habilitant pełnił wiodącą rolę w powstaniu tej publikacji. Przede wszystkim jest on autorem idei przetwornika i algorytmu sterującego jego pracą oraz behawioralnych modeli symulacyjnych. Ponadto Habilitant przeprowadził symulację działania przetwornika oraz określił wpływ wybranych nieidealności na możliwą do uzyskania dokładność konwersji.

W uzupełniającej pracy [RM2] Habilitant przedstawia również dwie modyfikacje podstawowej wersji przetwornika - ASCR i DSCR - gdzie udało się zmniejszyć czas redystrybucji ładunku o odpowiednio 33 i 66 %, przy jednocześnie mniejszej powierzchni obu układów w porównaniu do rozwiązania podstawowego. Przedstawiono również rozwiązania samotaktujących przetworników napięcie/cyfra z pośrednią konwersją na ładunek, opartych o strukturę proponowanego przetwornika i porównano ich działanie do znanego układu McCreary'ego i Graya. Wykazano, że opracowana przez Habilitanta metoda jest, w zależności od wersji algorytmu, od 25 do 67.5% mniej energochłonna od rozwiązania McCreary'ego i Graya, jednak kosztem szybkości pracy i osiąganego w związku z tym maksymalnej szybkości próbkowania. Habilitant jest autorem omawianych rozwiązań układowych, jego rola w powstaniu tej publikacji była zatem wiodąca.

W pracy [CP6] przeprowadzono analizę znanych wersji metody sukcesywnej aproksymacji pod kątem możliwości ich wykorzystania w asynchronicznych przetwornikach TDC. Dokonano usystematyzowania istniejących wersji metody, przedstawiono opis ich działania i wprowadzono jednolity system nazewnictwa. Przeprowadzono także analizę porównawczą wyróżnionych wariantów metody pod względem możliwości bezpośredniego przetwarzania niedekrementowalnych wielkości fizycznych, takich jak czas, ich złożoności układowej oraz efektywności energetycznej. Habilitant wniósł istotny wkład w powstanie tej pracy. Polegał on na wyróżnieniu poszczególnych wersji metody, ich systematyzacji, a także ocenie ich przydatności w przetwornikach niedekrementowalnych wielkości fizycznych, wraz z analizą ich efektywności energetycznej.

W pracy [CP7] przedstawiono rozwiązanie przetwornika TDC z linią opóźniającą. W odróżnieniu od wcześniej znanych rozwiązań, przedstawiony układ wykorzystuje tylko jedną linię, co oznacza uproszczenie struktury przetwornika. Zaproponowano dwie wersje układu: z dodatkowymi multiplekserami i z dodatkowym układem kombinacyjnym. Warto zauważyć, że dodatkowy układ kombinacyjny nie jest włączony w tor sygnałowy, nie ma zatem wpływu na precyzję przetwarzania. Aby poprawić rozdzielczość przetwornika, wykorzystano linię opóźniającą z inwerterów niesymetrycznych. Opracowano także multiplekser o całkowicie symetrycznej strukturze. Wszystkie te zabiegi pozwoliły na uzyskanie kroku kwantyzacji o wartości 25 ps, dla przetwornika TDC o rozdzielczości 8 bitów, zaimplementowanego w technologii 180 nm UMC. Proponowany układ przetwornika z jedną linią opóźniającą i układem kombinacyjnym, został porównany pod względem złożoności (liczby tranzystorów) z tradycyjnym przetwornikiem z dwiema liniami opóźniającymi. Przeprowadzone porównanie wykazało znaczącą redukcję liczby tranzystorów proponowanego układu, w porównaniu do rozwiązania klasycznego, sięgającą nawet 50 % dla wersji 12-bitowej przetwornika. Prawidłowe działanie proponowanego układu zostało potwierdzone symulacyjnie, z uwzględnieniem zarówno wariacji procesu technologicznego, jak i niedopasowań tranzystorów. Przeanalizowano również wpływ temperatury, napięcia zasilania oraz szumy własne związane ze zjawiskiem drżenia fazy.

Habilitant wniósł istotny wkład w powstanie tej pracy będąc autorem idei przetwornika z jedną linią opóźniającą w dwóch wariantach, opracowując układy kombinacyjne współpracujące z linią, a także optymalizując strukturę samej linii.

Omawiany cykl publikacji uzupełniają dwa patenty, w których Habilitant przedstawia oryginalne rozwiązanie interfejsu, umożliwiającego połączenie dowolnego asynchronicznego przetwornika ADC z magistralą I²C. Rozwiązanie to zostało wdrożone przez komercyjną firmę, co jest potwierdzone przez Centrum Transferu Technologii AGH.

3.3 ocena końcowa osiągnięcia habilitacyjnego

Podsumowując cały cykl przedstawionych publikacji, za istotny wkład Habilitanta do nauki uznaję:

- opracowanie koncepcji lokalnie asynchronicznego przetwornika ADC z modulatorem ADSM i licznikowym przetwornikiem TDC.
- opracowanie koncepcji modulatora SH-ADSM, wyjaśnienie zjawiska ograniczania zakresu dynamicznego szerokości impulsów klasycznego modulatora ADSM oraz opracowanie modelu behawioralnego modulatora.
- współdział w pracach nad rekonstrukcją sygnałów na podstawie ciągu próbek uzyskanych metodą próbkowania progowego, w szczególności współautorstwo algorytmu IPOCS – projekcji na zbiory wypukłe z wykorzystaniem informacji niejawnej, oraz współautorstwo trzech algorytmów szacowania lokalnej szerokości pasma stochastycznego sygnału ciągłego.
- opracowanie koncepcji asynchronicznego przetwornika czas/cyfra z wykorzystaniem algorytmu kompensacji wagowej oraz jego modyfikacji.
- opracowanie koncepcji przetwornika czas/cyfra z pojedynczą linią opóźniającą oraz optymalizacja jego struktury.

Wysoki poziom prowadzonych prac naukowych potwierdzają publikacje w renomowanych czasopismach z listy JCR, przede wszystkim jednak ocena zawartych tam wyników badań. Wyniki te, w przekonaniu recenzenta, są nie tylko istotne naukowo, ale mają również walor aktualności i praktycznej użyteczności.

Podsumowując tę część recenzji stwierdzam, że w moim przekonaniu przedstawione do oceny osiągnięcie naukowe spełnia wymagania stawiane kandydatom do stopnia doktora habilitowanego.

4. Ocena aktywności naukowej Habilitanta

Całkowity dorobek publikacyjny Habilitanta obejmuje autorstwo lub współautorstwo 7 artykułów w czasopismach z listy JCR (wszystkie po doktoracie), 32 artykułów w innych czasopismach, w większości z ministerialnej listy B (11 po doktoracie), oraz 56 referatów w materiałach konferencji krajowych i międzynarodowych (37 po doktoracie). Dorobek ten jest uzupełniony przez 48 przyznanych patentów (wszystkie po doktoracie), z czego 20 to patenty międzynarodowe, przyznane przez Urząd Patentowy Stanów Zjednoczonych (13) i Europejski Urząd Patentowy (7).

Sumaryczny współczynnik wpływu publikacji Habilitanta wynosi 18.804. Indeks Hirscha, według bazy Web of Science, jest równy 6. Całkowita liczba cytowań prac

Habilitanta według tej samej bazy wynosi 130 (62 bez autocytowań). Wskaźniki te uznaję za wystarczające. Stosunkowo nieduża liczba artykułów JCR jest kompensowana przez aktywność Habilitanta w innych obszarach. Szczególnie należy tutaj podkreślić dużą aktywność Habilitanta w zakresie patentowania swoich rozwiązań. Liczba uzyskanych patentów zdecydowanie przekracza średnią dla pracowników polskich uczelni i zasługuje na wyróżnienie. Warto zaznaczyć, że dwa spośród tych patentów, ściśle związane z przedstawionym osiągnięciem naukowym, zostały już wdrożone przez komercyjną firmę, co można potraktować jako zrealizowane oryginalne osiągnięcie projektowo-konstrukcyjne. Należy również dodać, że Habilitant jest autorem 3 monografii (jednej po doktoracie). Jedna z tych monografii doczekała się aż czterech wydań w wydawnictwie WKiŁ. Duża aktywność Habilitanta w zakresie działalności konferencyjnej obejmuje nie tylko wygłoszenie referatów, ale również udział w komitetach organizacyjnych i przewodniczenie sesjom naukowym. Habilitant był członkiem komitetów organizacyjnych czterech międzynarodowych konferencji oraz przewodniczącym sesji na 6 konferencjach międzynarodowych, w tym jednej sesji specjalnej. Dorobek publikacyjny Habilitanta jest uzupełniony przez 19 rozdziałów w 16 monografiach, w tym dwóch o zasięgu międzynarodowym.

Habilitant wykazał również dużą aktywność w zakresie uczestnictwa w pracach zespołów badawczych, realizujących projekty finansowane w drodze konkursów. Ogółem Habilitant uczestniczył w 19-stu projektach (MNiSW, NCBiR, POIG, KBN, Socrates-Lingua D, Szósty program ramowy), w tym dwóch międzynarodowych, a w pięciu z nich pełnił funkcje kierownika. Zdecydowana większość tych projektów (18) dotyczy okresu po doktoracie. Aktywność Habilitanta w tym zakresie zasługuje na wyróżnienie. Warto dodać, że aktywność ta jest uzupełniona przez udział Habilitanta w zespołach badawczych innych niż powołane do realizacji grantów. Habilitant wymienia 5 takich zespołów, z czego 3 to zespoły międzynarodowe w okresie po doktoracie.

Habilitant odbył 7 staży na zagranicznych uczelniach, w tym 3 w ramach programu Tempus i 2 w ramach programu Socrates Lingua-D. Pozostałe 2 staże zostały odbyte w Ecole de Supérieur des Telecommunication w Paryżu (4 tygodnie) i w Institut Nationale des Telecommunication w Evry (8 tygodni). Wszystkie staże zostały odbyte w okresie przed doktoratem. Ponadto Habilitant brał udział w 3 programach europejskich, z których 2 miały charakter badawczo-rozwojowy.

Habilitant był recenzentem 5 manuskryptów dla czasopism naukowych i 19 referatów konferencyjnych. Aktywność Habilitanta w zakresie recenzowania artykułów dla czasopism oceniam umiarkowanie pozytywnie.

Habilitant aktywnie współpracuje również z otoczeniem społeczno-gospodarczym. Ogółem współpracował z ośmioma podmiotami gospodarczymi, na zamówienie których zrealizował łącznie 20 opracowań (10 przed i 10 po doktoracie). Ponadto Habilitant był autorem 4 ekspertyz wykonanych na zlecenie instytucji publicznych lub przedsiębiorców, brał również udział w jednym zespole eksperckim (Krakowski Park Technologiczny) i jednym konkursowym (Małopolscy Liderzy Innowacyjności). Wszystkie te fakty świadczą o tym, że w otoczeniu społeczno-gospodarczym Habilitant ma opinię cenionego eksperta.

Za swą działalność naukowo-badawczą i wynalazczą Habilitant był wielokrotnie nagradzany. Wymieniając tylko najważniejsze wyróżnienia należy wspomnieć o odznaczeniu

Prezesa Rady Ministrów, przyznany na wniosek Prezesa Urzędu Patentowego RP, za zasługi dla wynalazczości (2021), złotym medalu z wyróżnieniem jury na Światowej Wystawie Wynalazków, Badań Naukowych i Innowacji w Brukseli (2008), Nagrodę Ministra Nauki i Szkolnictwa Wyższego za międzynarodowe osiągnięcia wynalazcze (2009), zajęcie pierwszego miejsca w konkursie Krajowi Liderzy Innowacji w kategorii innowacyjny projekt (2008), Europejski Znak Jakości za opracowanie multimedialnego, interaktywnego systemu sieciowego ModimNet (2002) oraz 14 nagród Rektora AGH za osiągnięcia naukowe, z czego 12 po uzyskaniu przez Habilitanta stopnia doktora.

Biorąc pod uwagę całość dorobku naukowego Habilitanta, obejmującego dokonania publikacyjne, patenty, realizację projektów naukowo-badawczych i współpracę z otoczeniem społeczno-gospodarczym, oceniam jego aktywność naukową jako istotną i spełniającą wymagania stawiane kandydatom do stopnia doktora habilitowanego.

5. Ocena dorobku dydaktycznego i popularyzatorskiego

Działalność dydaktyczna Habilitanta jest związana przede wszystkim z Akademią Górniczo-Hutniczą w Krakowie. Jako pracownik naukowo-dydaktyczny AGH, Habilitant prowadził zajęcia laboratoryjne, tablicowe i projektowe z ponad dwudziestu różnych przedmiotów. Obecnie prowadzi wykłady z 10-ciu przedmiotów, pełniąc jednocześnie funkcję ich koordynatora. Przez rok wykładał w Państwowej Wyższej Szkole Zawodowej w Tarnowie. Habilitant prowadził także wykłady na studiach podyplomowych z zakresu telekomunikacji.

W trakcie swej kariery zawodowej Habilitant był promotorem ponad 50-ciu prac inżynierskich i magisterskich. Za promotorstwo prac dyplomowych Habilitant był nagradzany w konkursach na najlepszą pracę dyplomową na Wydziale Elektrotechniki, Automatyki, Informatyki i Elektroniki AGH (2010), oraz w Konkursie Prac Dyplomowych SEP (2010). Ponadto Habilitant pełnił funkcję promotora pomocniczego w 3 przewodach doktorskich, z których 2 zostały już pomyślnie zakończone.

Przez sześć lat Habilitant współpracował z Ośrodkiem Szkolenia Instytutu Łączności w Warszawie, dla którego opracowywał programy i prowadził specjalistyczne szkolenia dla kadry inżynierskiej z branży telekomunikacyjnej. Łącznie Habilitant przeprowadził ponad 30 szkoleń tego typu.

Habilitant jest autorem wspomnianych już wyżej trzech monografii o tematyce telekomunikacyjnej i elektronicznej, w tym dwóch wydanych przez wydawnictwo WKiŁ. Jest także współautorem podręcznika akademickiego (Wydawnictwa AGH, 1995) i poradnika dla inżynierów elektryków (WNT, 2009). Działalność publikacyjną w obszarze dydaktyki uzupełniają 27 artykułów w czasopiśmie branżowym.

W ramach działalności dydaktycznej Pan dr inż. Dariusz Kościelnik opracował i zbudował prototyp dydaktycznego analizatora i emulatora protokołu sygnalizacyjnego DSS1 łącza abonenckiego sieci ISDN. Urządzenia te zostały wykorzystane w laboratoriach dydaktycznych AGH i Politechniki Poznańskiej.

Pozytywnie należy także ocenić zaangażowanie Habilitanta w propagowanie nauki i wiedzy technicznej wśród młodzieży szkolnej. Przede wszystkim należy tutaj wymienić

uczestnictwo w projekcie Uniwersytet Młodych Wynalazców, pod auspicjami Ministerstwa Nauki i Szkolnictwa Wyższego. Habilitant uczestniczył również w przygotowaniu dwóch edycji Olimpiady Wiedzy Elektrycznej i Elektronicznej (2009, 2012), układając pytania i oceniając odpowiedzi uczestników.

Habilitant aktywnie uczestniczy również w pracach organizacyjnych. Oprócz wspomnianej już aktywności w komitetach organizacyjnych konferencji, przez 3 lata był członkiem Rady Wydziału, reprezentował Wydział w konkursie firmy CISCO, organizował stanowiska wystawowe na Festiwalu Nauki w Krakowie oraz seminaria katedralne.

Pan dr Kościelnik był wielokrotnie nagradzany za osiągnięcia dydaktyczne. Otrzymał Medal Edukacji Narodowej w roku 2009, Wyróżnienie MNiSW za realizację projektu Uniwersytet Młodych Wynalazców (2016) oraz 6 nagród Rektora AGH za osiągnięcia dydaktyczne, w tym 4 po uzyskaniu stopnia doktora.

Łączna ocena dorobku Habilitanta w zakresie działalności dydaktycznej i popularyzatorskiej jest pozytywna.

6. Wniosek końcowy

Po zapoznaniu się z przedstawionym osiągnięciem naukowym, aktywnością naukową, dydaktyczną i popularyzatorską Habilitanta stwierdzam, że w mojej ocenie całość przedstawionego dorobku spełnia wymagania sformułowane w art. 219 ust. 1 pkt. 2 i 3 ustawy z dnia 20 lipca 2018 r. *Prawo o szkolnictwie wyższym i nauce* (Dz U. z 2022 r. poz. 574 z późn. zm.).

W związku z powyższym popieram wniosek o nadanie dr. inż. Dariuszowi Kościelnikowi stopnia doktora habilitowanego w dyscyplinie Automatyka, Elektronika, Elektrotechnika i Technologie Kosmiczne.

Częstochowa, dnia 21 lipca 2023

Tomasz Kulaj

Częstochowa, 21.07.2023

Szanowne Państwo,

Przesyłam recenzję osiągnięcia naukowego
i dorobku dr. inż. Dariusza Kościelnika. Mam
nadzieję, że recenzja jest przygotowana zgodnie
z wymogami. W przypadku zastrzeżeń proszę
o informację na adres e-mail: kulej@el.pcz.crest.pl
lub tomasz.kulej@pcz.pl.

Z wyrazami szacunku

Tomasz Kulej