

Autoreferat

1. Imię i nazwisko.

Andrzej MONDZIK

2. Posiadane dyplomy, stopnie naukowe lub artystyczne – z podaniem podmiotu nadającego stopień, roku ich uzyskania oraz tytułu rozprawy doktorskiej.

1997 mgr inż. Akademia Górniczo - Hutnicza im. St. Staszica, wydział: EAIiE, kierunek: Elektrotechnika, specjalność: Energoelektronika

2005 stopień naukowy doktora uzyskany na Akademii Górniczo-Hutniczej w Krakowie, wydział EAIiE, kierunek Elektrotechnika, specjalność Energoelektronika. Temat pracy doktorskiej: „Analiza i badania trójfazowego, trójprzewodowego prostownika - filtru aktywnego” promotor: prof. dr hab. inż. Stanisław Piróg, recenzenci: dr hab. inż. Zbigniew Hanzelka, prof. dr hab. inż. Henryk Supronowicz.

3. Informacje o dotychczasowym zatrudnieniu w jednostkach naukowych lub artystycznych.

1999–2005 Katedra Automatyki Napędu i Urządzeń Przemysłowych AGH
praca na stanowisku asystenta,

2005–2016 Katedra Automatyki Napędu i Urządzeń Przemysłowych AGH
praca na stanowisku adiunkta,

2016 – 2019 Katedra Energoelektroniki i Automatyki Systemów Przetwarzania Energii AGH
praca na stanowisku starszego wykładowcy

2019–..... Katedra Energoelektroniki i Automatyki Systemów Przetwarzania Energii AGH
praca na stanowisku adiunkta w grupie pracowników badawczo-dydaktycznych

4. Omówienie osiągnięć, o których mowa w art. 219 ust. 1 pkt. 2 Ustawy

Określenie osiągnięcia naukowego

Metody ograniczania strat energii w sterowalnych, półprzewodnikowych elementach przekształtników energoelektronicznych. Wyniki badań nowych topologii.

Wstęp

W mojej działalności naukowej w zakresie Dyscypliny Automatyki, Elektroniki, Elektrotechniki i Technologii Kosmicznych (poprzednio Automatyki, Elektroniki i Elektrotechniki) przez ostatnie lata

skupiałem się na zagadnieniu ograniczania strat w półprzewodnikowych elementach mocy w układach energoelektronicznych oraz układów bezpośredniego ich sterowania – driver’ów. Działalność swoją prowadziłem na uczelni, jak również w ramach realizacji projektów dla przemysłu krajowego (dtw Sp. z o.o., Euroloop sp. z o.o., IPC Sp. z o.o., Magneto Sp.z o.o.) i zagranicznego (SMA Solar Technology - Niemcy) oraz we współpracy z naukowymi ośrodkami zagranicznymi (University College Cork, Nazarbayev University, Thapar Institute of Engineering and Technology).

Podstawę ubiegania się o stopień doktora habilitowanego stanowi cykl powiązanych tematycznie artykułów naukowych, zgodnie z art. 219 ust. 1. pkt 2b Ustawy, w postaci 11 monotematycznych publikacji: [J1] – [J7], [K1] – [K3] i [N1]. 10 z nich jest indeksowanych w bazie Web of Science (WoS), a 7 w bazie Journal Citation Reports (JCR). Sumaryczny Impact Factor (IF) przedstawionych publikacji wynosi 36,316 (pozycje [J1] – [J3] mają podany IF za 2022 rok), a łączna liczba punktów MNiSW/MEiN to 124 (publikacje do 2018r włącznie) i 850 (publikacje od 2019r). Dodatkowo cykl publikacji uzupełniony jest o opis zrealizowanych, oryginalnych osiągnięć technologicznych.

Cykl powiązanych tematycznie artykułów naukowych, zgodnie z art. 219 ust. 1. pkt 2b Ustawy:

- J1. **Andrzej MONDZIK**, 2023
„T-NPC Soft-Commutated Inverter Based on Reverse Blocking IGBTs with the Novel Concept of a DESAT Control Circuit in the Gate Driver” *Energies*, ISSN 1996-1073, vol. 16, iss. 12,
- J2. **Andrzej MONDZIK**, 2023
„Przekształtnik DC/DC o dużym wzmocnieniu napięcia, z miękkim przełączaniem prądu. Analiza pracy układu” *Przegląd Elektrotechniczny*, ISSN 0033-2097, R. 99 NR 9/2023, s. 10-14,
- J3. **Andrzej MONDZIK**, Stanisław PIRÓG, Robert STALA, Adam PENCZEK, Piotr GUCWA, 2023
“DC-DC Boost Converter with Reduced Switching Losses in Wide Range of Voltage Gain”, *Energies*, ISSN 1996-1073, vol. 16, iss. 11,
- K1. Adam PENCZEK, **Andrzej MONDZIK**, Stanisław PIRÓG, Mateusz TWARÓG, Robert STALA, 2021
“New Three-Level Soft Turn-off T-type NPC Inverter” 21 international symposium on Power Electronics: Novi Sad, Serbia, 27 October 2021; e-ISBN: 978-1-6654-0187-6.; s. [1–5]
- J4. **Andrzej MONDZIK**, Robert STALA, Stanisław PIRÓG, Adam PENCZEK, Piotr GUCWA, Miłosz SZAREK, 2022
“High-Efficiency DC-DC Boost Converter With Passive Snubber And Reduced Switching Losses”, *IEEE Transactions on Industrial Electronics*, ISSN 0278-0046; eISSN: 1557-9948, vol. 69 no. 3, s. 2500–2510,
- K2. **Andrzej MONDZIK**, Robert STALA, Adam PENCZEK, Stanisław PIRÓG, Sławomir SZOT, Marek RYŁKO, 2021
“Operation Improvement of the Three-Level T-NPC Soft Switching Inverter with Passive Snubber”, *IEEE-PEMC 2020, 2020 IEEE, 19th International Power Electronics and Motion Control Conference*, Gliwice-Poland,
- J5. Robert Stala ; Zbigniew Waradzyn ; Adam Penczek ; **Andrzej MONDZIK** ; Aleksander Skąła, 2019,
“A Switched-Capacitor DC-DC Converter with Variable Number of Voltage Gains and Fault-tolerant Operation”, *IEEE Transactions on Industrial Electronics*, ISSN: 1557-9948, Volume: 66, Issue:5, Page(s): 3435-3445,
- J6. Zbigniew WARADZYN, Robert STALA, **Andrzej MONDZIK**, Adam PENCZEK, Aleksander SKAŁA, Stanisław PIRÓG, 2017,
“Efficiency Analysis of MOSFET-Based Air-Choke Resonant DC-DC Step-Up Switched-Capacitor Voltage Multipliers”, *IEEE Transactions on Industrial Electronics*; ISSN 0278-0046. — 2017 vol. 64 no. 11, s. 8728–8738. — Bibliogr. S. 8736–8738
- N1. Robert STALA, **Andrzej MONDZIK**, Adam KAWA, 2016,

- "Resonant-mode Switched-Capacitor DC-DC Converter With Inductance on PCB: An Analysis and Comparison of Parameters" Przegląd Elektrotechniczny, ISSN 0033-2097, 2016 R. 92, nr 4, s. 205–209.
- J7. Adam KAWA, Robert STALA, **Andrzej MONDZIK**, Stanisław PIRÓG, Adam PENCZEK; 2016, "High-Power Thyristor-Based DC-DC Switched-Capacitor Voltage Multipliers: Basic Concept and Novel Derived Topology With Reduced Number of Switches", IEEE TRANSACTIONS ON POWER ELECTRONICS, Volume: 31, Issue: 10, Pages: 6797-6813, Published: OCT 2016,
- K3. **Andrzej MONDZIK**, Zbigniew WARADZYN, Robert STALA, Adam PENCZEK; 2016, "High Efficiency Switched Capacitor Voltage Doubler With Planar Core-Based Resonant Choke", 2016 10TH INTERNATIONAL CONFERENCE ON COMPATIBILITY, POWER ELECTRONICS AND POWER ENGINEERING (CPE-POWERENG), Location: Bydgoszcz, POLAND, Date: JUN 29-JUL 01, 2016, Pages: 402-409, Published: 2016, Document Type: Proceedings Paper

Zdefiniowanie celu naukowego

W układach energoelektronicznych dużą uwagę zwraca się na niezawodność i energooszczędność, czyli maksymalizację sprawności. Istotne jest to ze względu na minimalizację rozmiarów i masy układów oraz obniżanie kosztów produkcji i maksymalizację zysków finansowych. Istotne jest wytwarzanie półprzewodnikowych przyrządów energoelektronicznych o coraz lepszych parametrach, jak również odpowiednia ich implementacja pozwalająca na ograniczanie strat własnych.

W trakcie pracy przekształtnika energoelektronicznego występują straty w elementach pasywnych i półprzewodnikowych. Straty w elementach półprzewodnikowych dzielą się na straty od prądów przewodzenia i straty przełączeniowe. Straty przewodzenia w elementach półprzewodnikowych, podobnie jak w elementach pasywnych zależą m.in. od wartości prądów roboczych, czyli od obciążenia. Straty łączeniowe natomiast towarzyszą procesom komutacyjnym i wynikają z właściwości dynamicznych przyrządów energoelektronicznych, przebiegu ich załączania i wyłączania oraz od napięcia na nich występującego. Można je minimalizować poprzez wspomaganie wyłączenia przez odpowiednią modyfikację topologii (schematu) przekształtnika i algorytmu jego sterowania w celu uzyskania miękkiego wyłączania elementów aktywnych (ZVS, ZCS).

Działania w zakresie wspomaganie wyłączania i ograniczania strat łączeniowych w obwodach mocy przekształtników energoelektronicznych, można podzielić na dwie grupy. Do pierwszej zalicza się aplikację dodatkowych układów wspomagających komutację (snubber'ów), stosowanych w istniejących układach, o znanych, klasycznych topologiach. W przypadku braku możliwości zmiany topologii układu, dodatkowe układy komutacyjne mają za zadanie doprowadzić do wyłączenia elementów półprzewodnikowych przy zerowych, lub bliskich zera, wartościach prądu lub napięcia łącznika realizującego komutację. Do drugiej grupy należy stosowanie nowych topologii układów lub odpowiednich algorytmów sterowania, zapewniających w trakcie pracy, korzystne warunki wyłączenia łączników mocy.

W zakresie ograniczania strat przewodzenia w obwodach mocy przekształtników energoelektronicznych, poza odpowiednią selekcją elementów, możliwe jest ograniczanie liczby elementów półprzewodnikowych, poprzez odpowiednie stosowanie łączników o mniejszej liczbie struktur półprzewodnikowych. Takie działania zaliczam do trzeciej grupy rozwiązań ograniczających straty w przekształtnikach energoelektronicznych.

W pracach naukowych opisujących stosowanie dodatkowych układów wspomagających komutację w znanych topologiach układów, przedstawiane są najczęściej aktywne i pasywne rezonansowe lub quasi-rezonansowe układy LC [1] – [32]. Układy aktywne zawierają elementy L, C, D, oraz sterowane łączniki, za pomocą których wykonywane są operacje m.in. aktywowania snubber'a, ładowania i rozładowania kondensatorów [1] – [12], [22] – [28]. Układy aktywne wymagają dodatkowego sterowania i zapewnienia zasilania dla dodatkowych łączników. Wspomagające układy pasywne nie zawierają w swej strukturze dodatkowych tranzystorów [13] – [21]. Charakteryzują się zwykle mniejszą liczbą elementów i niską złożonością. Ich istotnymi zaletami są stosunkowo mało skomplikowana budowa i duża niezawodność. Sposób ograniczania strat, a tym samym zwiększenie sprawności całego układu, polega na doprowadzeniu do wyłączania tranzystorów przy zerowych napięciach (ZVS) [1] – [3], [5], [10] – [12], [14], [15], [18] – [25], [27], [32] lub zerowych prądach (ZCS) [2], [4], [9] – [11], [14], [15], [24], [28]. W układach LC wspomagających rezonansowe przebiegi w procesach łączeniowych wykorzystywane są również indukcyjności sprzężone [3], [9] – [13], [15], [19], [32]. W niektórych przypadkach elementy indukcyjne lub diody włącza się w obwodzie mocy, w torze prądu obciążenia [11], [14], [15], [20] – [25], [27] – [29], [31]. Oprócz układów rezonansowych, stosuje się również inne rozwiązania. W pracach przedstawionych w [6] – [8] straty wyłączania tranzystora zostały zmniejszone poprzez zastosowanie snubber'a z przełączanymi kondensatorami. Rozwiązania przedstawione w [7], [8] nie posiadają elementów indukcyjnych. Stosowane są układy RC, RCD oraz wykorzystujące dynamiczne pojemności własne tranzystorów [16] – [18].

Nowe topologie układów są rozwijane w zakresie różnych rodzajów przekształtników. Celem jest m.in. minimalizacja strat, gabarytów, lub ceny. Istotnym rozwiązaniem stały się układy budowane na bazie przełączanych kondensatorów (SC) [33] – [55]. Stanowią one dobrą propozycję tam, gdzie wymagane jest duże wzmocnienie napięciowe lub ograniczanie liczby lub wielkości elementów indukcyjnych. Dzięki oscylacyjnemu ładowaniu kondensatorów i odpowiedniemu sterowaniu, minimalizowany jest prąd rozruchowy, a łączniki półprzewodnikowe najczęściej pracują w warunkach ZCS. Układy przełączanych kondensatorów najczęściej stosowane są w rezonansowych przekształtnikach DC-DC [33] – [51], ale także w AC-DC, AC-AC [52], [53] i falownikach [54], [55]. W zależności od zastosowania, przekształtniki SC mogą być wykonywane z użyciem tranzystorów MOSFET i GaN [33] – [41], [44] – [46], [50] lub IGBT, ale także tyrystorów [48], [49]. Zastosowanie tyrystorów i tranzystorów IGBT umożliwia wykonanie wysokosprawnych przekształtników o dużej mocy. We wszystkich zastosowaniach i topologiach problem sprawności energetycznej jest bardzo ważny i często jest przedmiotem badań naukowych [33] – [36], [38] – [41], [43] – [52]. W przekształtnikach SC wykonanych na bazie tranzystorów MOSFET straty mocy spowodowane są stratami rezystancyjnymi w tranzystorach i pasywnych elementach układu. Zależą one od wartości skutecznej prądu. Minimalizacja wartości rezystancji jest jednym z głównych problemów związanych z optymalizacją przekształtników SC. Można to osiągnąć poprzez odpowiednią selekcję i aplikację łączników półprzewodnikowych, elementów pasywnych, ale także poprzez odpowiednie zaprojektowanie przekształtnika. W przypadku użycia tranzystorów IGBT, tyrystorów lub diod, straty w tych elementach zależą od wartości średniej prądu.

Zmniejszenie strat przewodzenia poprzez eliminację liczby elementów półprzewodnikowych w układzie można osiągnąć dzięki zastosowaniu tranzystorów IGBT blokujących wsteczne napięcie (reverse blocking IGBT – RB-IGBT) [56]. Mogą one być stosowane tam, gdzie wymagany jest kontrolowany jednokierunkowy przepływ prądu i nie jest potrzebna wewnętrzna dioda anty-

równoległa (body diode). Koncepcja tranzystorów RB-IGBT jest wciąż rozwijana [57], [58]. Wśród znanych układów tranzystory RB-IGBT mogą być stosowane w falownikach prądowych, przekształtnikach matrycowych, modułowych przekształtnikach wielopoziomowych (MMC) oraz w poziomej gałęzi falownika napięcia T-NPC [59] – [63]. Rozwiązania takie powodują eliminację kolejnej diody dołączonej szeregowo do tranzystora mocy, a tym samym eliminację strat przewodzenia na tej diodzie i zwiększenie sprawności układu [63]. Tranzystory reverse blocking można sterować za pomocą klasycznych sterowników (driver'ów). Opracowywane są cały czas rozwiązania sterowników mające na celu optymalizację dynamiki przełączania tranzystorów [66]. W przypadku tranzystorów IGBT, driver najczęściej posiada dodatkową funkcję zabezpieczającą tranzystor przed zwarcie (DESAT protection). Zastosowanie klasycznych driver'ów z funkcją ochronną do tranzystorów RB-IGBT bardzo często jest niemożliwe, ze względu na przepływ prądu wywołanego napięciem zasilającym obwodu mocy, przez elementy obwodu kontroli driver'a. Stosuje się różne metody ograniczania tego efektu [67] – [70]. W [67] i [68] do detekcji napięcia kolektor emiter dla zabezpieczenia nadprądowego wykorzystano obwód czujnikowy z dodatkowym generatorem sterowanym programowalnym układem logicznym. W [69] przedstawiono koncepcję modyfikacji obwodu zabezpieczającego w sterowniku RB-IGBT za pomocą rezystorów dużej mocy i dodatkowej diody zaimplementowanej ze standardowym sterownikiem. W [70] zademonstrowano koncepcję systemu ochrony, w którym obwód oparty na CPLD zarządza różnymi kategoriami błędów IGBT.

Cały czas poszukiwane są nowe układy energoelektroniczne lub rozwiązania modyfikujące znane topologie. Celem jest przede wszystkim zwiększenie sprawności energetycznej, minimalizacja ceny i gabarytu lub uproszczenie metody działania. Wiele z rozwiązań przedstawionych w literaturze często charakteryzuje się skomplikowaną budową lub zasadą działania. Z drugiej strony, proponowane układy o prostej budowie i potencjalnie dużej stosowalności często posiadają stosunkowo małą sprawność. W dalszym ciągu istnieje więc zapotrzebowanie na prowadzenie badań nad układami i metodami umożliwiającymi ograniczanie strat energii w przekształtnikach energoelektronicznych.

Omówienie wyników badań własnych

Badania autora nad sposobami i układami ograniczającymi straty energii w układach energoelektronicznych, koncentrują się w trzech kierunkach. Należą do nich:

- 1. aplikacja dodatkowych układów wspomagających komutację, stosowana w układach o znanej topologii [J1], [J3], [J4], [K1], [K2],**
- 2. stosowanie nowych topologii układów zapewniających w trakcie pracy korzystne warunki wyłączenia łączników mocy [J2], [J5] – [J7], [N1], [K3]**

oraz

- 3. odpowiednie stosowanie łączników o mniejszej liczbie struktur półprzewodnikowych w celu zmniejszenia strat przewodzenia [J1].**

W cyklu przedstawionych osiągnięć skupiałem się na ograniczaniu strat w elementach półprzewodnikowych przekształtników energoelektronicznych. W efekcie tych prac powstało m.in. kilka publikacji zamieszczonych w wysoko punktowanych czasopismach również o zasięgu międzynarodowym, indeksowanych w bazie JCR oraz patentów o zasięgu międzynarodowym.

Badałem sposoby ograniczania strat wyłączeniowych w układach o znanej topologii. Zbadałem dodatkowe, pasywne i aktywne układy poprawiające warunki komutacji, aplikowane w przekształtnikach DC/DC i DC/AC. Są to układy stosunkowo nieskomplikowane, zawierają małą liczbę elementów i charakteryzują się prostą zasadą działania [3], [5], [11] – [13], [22], [27]. Opracowałem ich opis matematyczny, analitycznie wyznaczyłem parametry i przeprowadziłem optymalizację parametryczną całych układów. W efekcie tych działań, osiągnąłem sprawność badanych przekształtników przekraczającą 98%. Jest to rezultat w porównaniu do innych rozwiązań, znanych z literatury [1], [2], [6], [7], [13], [18], [19], [25], [29], [30], [32] wysoki, wyższy nawet o 3 punkty procentowe. Dodatkowe pasywne układy wspomagające komutację, niezawierające w torze prądu obciążenia dodatkowych elementów, są układami, które potencjalnie mogą osiągnąć najwyższą sprawność. W tej grupie zbadany przeze mnie układ, w stosunku do układów znanych z literatury [13], [15], [18], [19], wykazuje wyższą sprawność, a w przypadku [19], wyższą o ponad 3 punkty procentowe. W przypadku aplikacji dodatkowych układów aktywnych lub aktywnych zawierających dodatkowe elementy w torze prądu obciążenia, pozycje literaturowe [1], [2], [6], [8], [25], [29], [30], [32] charakteryzują się niższą sprawnością maksymalnie o około 2 punkty procentowe w stosunku do układów które opracowałem.

Zajmowałem się efektywnymi energetycznie nowymi układami, w których łączniki półprzewodnikowe wyłączają się w warunkach zerowego prądu. Zaproponowałem i zbadałem nowe topologie układów, które bazują na technice przełączanych kondensatorów. Są to matrycowy przekształtnik DC/DC i komórkowy powielacz napięcia stałego. Ze względu na oscylacyjny charakter przeładowań, cechują się one ograniczonymi stratami wyłączeniowymi. W porównaniu z rozwiązaniami innych autorów, rozwiązania przedstawione przeze mnie, charakteryzują się stosunkowo prostą budową [33], [35], [38], [39] i mało skomplikowaną zasadą działania [33], [35], [38], [39], [45]. Dla zaproponowanych rozwiązań wykonałem analizę matematyczną, określiłem parametry ich pracy oraz w niektórych przypadkach prowadziłem badania rzeczywistych modeli. W efekcie tych działań potwierdziłem, że przedstawione przeze mnie układy charakteryzują się wyższą sprawnością w porównaniu z układami znanymi z literatury [34] – [36], [38] – [40], [45] – [49]. Wartości sprawności które wyznaczyłem w trakcie badań przekraczają 98% i są wyższe o około 4 punkty procentowe w porównaniu z wymienionymi rozwiązaniami. W przekształtnikach bazujących na przełączanych kondensatorach, istotnym zagadnieniem jest optymalizacja układu i selekcja elementów. Ma to odzwierciedlenie w pracy układu, również w postaci zmniejszenia rzeczywistego napięcia wyjściowego, w stosunku do teoretycznego. Przedstawiony przeze mnie układ charakteryzuje się 2% spadkiem napięcia przy maksymalnej mocy obciążenia (10kW). W stosunku do propozycji literaturowych innych autorów [33], [34], [40], [46], w których spadki napięcia wyjściowego są na poziomie 3% – 10%, rezultaty które osiągnąłem, potwierdzają skuteczność zaproponowanych rozwiązań.

W zakresie minimalizacji strat przewodzenia, która może być osiągnięta poprzez właściwą selekcję komponentów lub ograniczanie liczby elementów półprzewodnikowych, zaproponowałem nową topologię sterownika bramkowego (driver'a). Gwarantuje ona bezpieczną aplikację tranzystorów

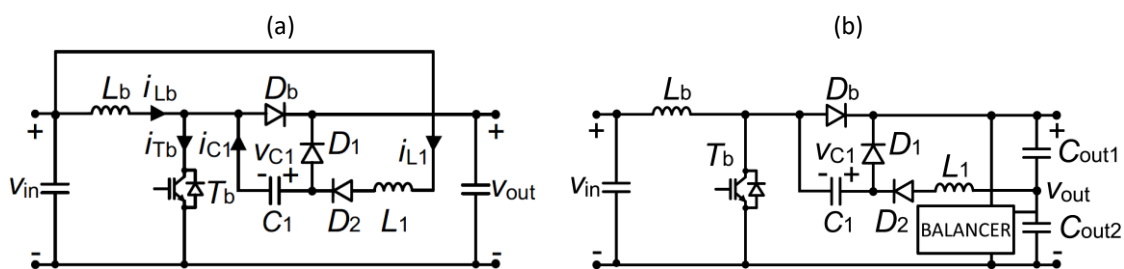
typu reverse blocking (RB-IGBT). Zaproponowane rozwiązanie uzyskało kilka patentów o zasięgu międzynarodowym [P2]. W porównaniu z propozycjami występującymi w literaturze [67] – [70], jest ono energetycznie oszczędne, bezpieczne, nieskomplikowane i skuteczne. Rozwiązania driver'a dla tranzystorów RB-IGBT proponowane przez innych autorów ograniczały się w wymienionych pozycjach do stosowania dużych rezystorów w obwodzie kontroli prądu zwarcia, rozbudowanych obwodów bramkowych opartych na układach logiki programowalnej, lub do implementacji techniki CPLD do kontroli i zarządzania błędami sterownika. W przedstawionej aplikacji tranzystorów RB-IGBT z zaproponowanym driver'em w falowniku NPC, uzyskałem wynik sprawności porównywalny z [63].

Rozważania analityczne prezentowane w artykułach weryfikowałem badaniami symulacyjnymi i laboratoryjnymi, wykonanymi na modelach funkcjonalnych małej mocy, jak również w zakresie większej mocy rzędu 10kW – 30kW. Uzyskane wyniki badań potwierdzają niezawodność działania oraz dużą efektywność energetyczną przedstawionych rozwiązań.

Ad. 1. W zakresie pierwszego kierunku badań obejmującego możliwości ograniczania strat poprzez zastosowanie dodatkowych układów ułatwiających komutację i ograniczających straty w elementach półprzewodnikowych, przedmiotem moich badań były rozwiązania zastosowane w przekształtnikach DC/DC typu boost i w falowniku napięciowym typu T-NPC.

W grupie układów DC/DC o ograniczonych stratach, przedmiotem badań był przekształtnik podwyższający napięcie, do którego wprowadziłem dodatkowy obwód wspomagający komutację [J4], [J3]. Badania zostały przeprowadzone na trzech rozwiązaniach układowych przedstawionych na rys. 1 i rys. 4.

Wprowadzony dodatkowy układ (auxiliary switching cell – ASC) składa się diod D_1 i D_2 , kondensatora C_1 i dławika L_1 (rys. 1). Rozważyłem dwa warianty tego układu, różniące się sposobem zasilenia oraz właściwościami. Układ pierwszy (typ A) ma prostszą budowę (brak układu wyrównującego napięcie), ale efektywne jego zastosowanie możliwe jest tylko w przypadku, gdy wzmocnienie napięciowe przekształtnika DC/DC jest nie większe niż dwa. Układ drugi (typ B) nie ma takiego ograniczenia.



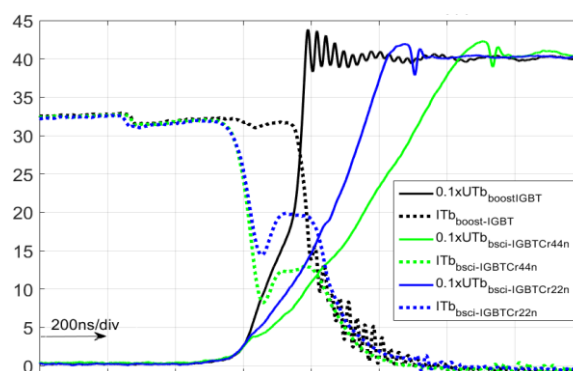
Rys. 1. Schemat przekształtnika DC/DC podwyższającego napięcie wraz z dodatkowym układem wspomagającym komutację (ASC): (a) typ A, (b) typ B [J4].

Działanie dodatkowego układu nie wymaga dodatkowego sterowania, ani żadnej modyfikacji w sterowaniu przekształtnika DC/DC. W czasie załączenia tranzystora T_b , następuje oscylacyjne ładowanie kondensatora C_1 , poprzez elementy L_1 , D_2 , T_b . W pierwszym przypadku, źródłem napięcia ładującego jest napięcie wejściowe, natomiast w drugim, połowa napięcia wyjściowego. Kondensator C_1 może naładować się w ten sposób do dwukrotnej wartości napięcia źródła lecz nie więcej niż do wartości napięcia wyjściowego. W trakcie wyłączenia tranzystora T_b , zaczyna się rozładowywanie

kondensatora C_1 poprzez diodę D_1 do kondensatora wyjściowego. Napięcie jakie występuje na zaciskach kolektor – emiter tranzystora T_b , jest różnicą napięć na kondensatorze wyjściowym i kondensatorze dodatkowym C_1 . Można więc w ten sposób doprowadzić do rozpoczęcia wyłączenia tranzystora w stanie zerowego napięcia na jego zaciskach – ZVS.

W [J4] przedstawiłem analizę matematyczną tego układu. Opracowany opis matematyczny procesu ładowania i rozładowania kondensatora C_1 pozwolił określić warunki pracy elementów układu. Ponieważ dobór parametrów dodatkowego układu ma tutaj kluczowe znaczenie, analitycznie zostały wyznaczone te parametry. Wyniki badań zoptymalizowanego układu oraz wynikające stąd wnioski zostały krótko omówione poniżej.

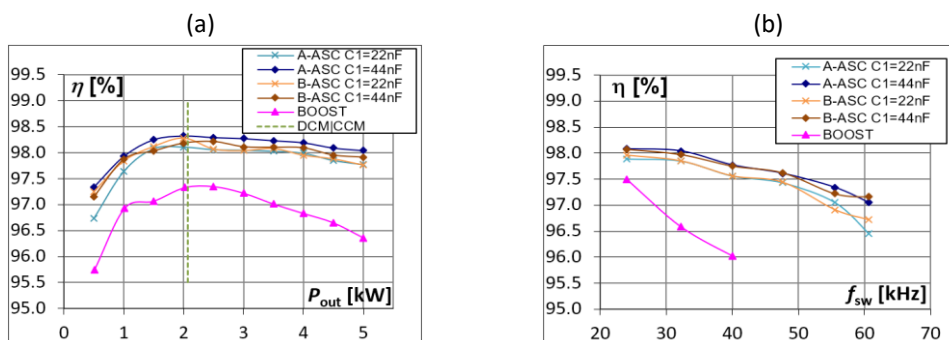
Na rys. 2 przedstawiłem przebiegi prądu kolektora i napięcia na zaciskach kolektor – emiter tranzystora T_b w czasie jego wyłączania. Porównałem przebiegi w układzie bez dodatkowego obwodu wspomagającego wyłączenie, z przebiegami zarejestrowanymi w układzie z dodatkowym obwodem, dla różnych wartości pojemności kondensatora C_1 .



Rys. 2. Przebiegi prądu kolektora i napięcia na zaciskach kolektor – emiter tranzystora T_b w czasie jego wyłączania: czarny – bez ASC, niebieski – z ASC: $C_1 = 22\text{nF}$, zielony – z ASC: $C_1 = 44\text{nF}$ [J4].

W przypadku twardego wyłączenia w przekształtniku prąd tranzystora utrzymuje się praktycznie na stałej wartości do czasu, aż napięcie na tranzystorze osiągnie wartość napięcia wyjściowego. Praca tranzystora w obszarze aktywnym jest przyczyną występujących w nim strat energii. Zastosowanie przedstawionego rozwiązania (obwodu wspomagającego wyłączenie), powoduje zmniejszenie napięcia na tranzystorze w trakcie jego wyłączania, o wartość napięcia występującego na rozładowującym się kondensatorze C_1 . Zmniejszeniu ulega również prąd tranzystora, o wartość prądu rozładowania kondensatora dodatkowego. Z rys. 2 wynika, że minimalizacja strat wyłączeniowych jest proporcjonalna do wartości pojemności C_1 . W trakcie pracy przekształtnika DC/DC współczynnik wypełnienia impulsu, a więc czas załączenia i wyłączenia tranzystora może się zmieniać. W funkcji obciążenia zmienia się również wartość prądu tranzystora. Czynniki te mają wpływ na dobór parametrów dodatkowego układu wspomagającego wyłączenie (ASC) tranzystora, a tym samym na skuteczność jego działania. Wszystkie te aspekty, jak również wymiarowanie elementów półprzewodnikowych uwzględniłem w przedstawionym w [J4] sposobie doboru parametrów układu.

Na rys. 3 przedstawiłem dla porównania wybrane wyniki sprawności przekształtnika pracującego bez oraz z dodatkowym obwodem (ASC) [J4]. Prezentowane wyniki dotyczą obydwu rozwiązań tj.: typu A i typu B.

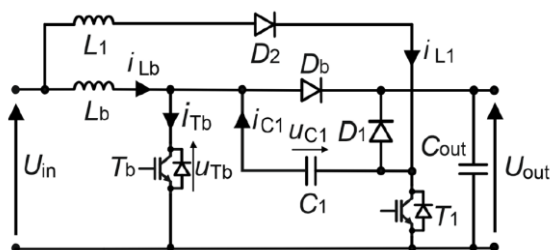


Rys. 3. Wyniki pomiaru sprawności przekształtnika DC/DC podwyższającego napięcie bez i z dodatkowym układem wspomagającym wyłączenie (ASC) dla $V_{in}/V_{out}=200V/400V$. (a) Zależność sprawności w funkcji mocy wyjściowej, (b) zależność sprawności w funkcji częstotliwości impulsowania, dla $P_{out}=4,5kW$ [J4].

Zastosowanie układu wspomagającego komutację, z optymalnie dobranymi parametrami, minimalizuje straty wyłączeniowe tranzystora T_b , a tym samym zwiększa sprawność całego układu. Osiągnięta sprawność układu przekracza 98% (w porównaniu do układu bez wspomagania komutacji, który osiąga maksymalną sprawność 97,3%), co potwierdza skuteczność zaproponowanego rozwiązania. W stosunku do innych rozwiązań jest to wynik stosunkowo wysoki [13] – [15], [18], [19]. Badania przeprowadziłem na modelu laboratoryjnym o mocy 5kW, jednakże rozwiązania tego typu są bardzo istotne w układach dużej mocy lub wykonanych na duże napięcie. Pozwala ono na stosowanie stosunkowo tanich tranzystorów IGBT i umożliwia istotne zwiększenie sprawności całego układu. Drugą ważną zaletą zaproponowanego rozwiązania, jest możliwość zwiększenia częstotliwości impulsowania tranzystora. Wpływa to korzystnie na minimalizację wartości elementów pasywnych LC układu, przyczyniając się do dalszej minimalizacji kosztów, gabarytów i masy całego układu. Zbadane i opisane w [J4] pasywne układy wspomagające komutację mają stosunkowo prostą budowę [13] – [15] i nie zawierają dodatkowych elementów w torze prądu obciążenia [14], [15].

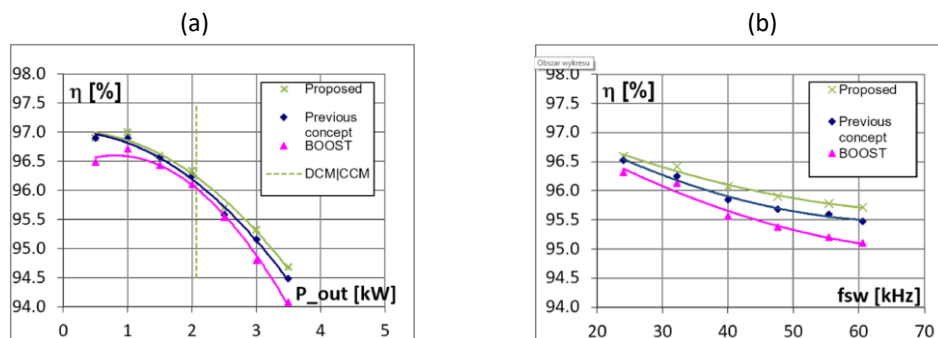
Rozwiązanie to uzyskało ochronę patentową [P9], [P10].

Przedmiotem moich badań był również aktywny układ wspomagający komutację (ASC), opisany w [J3]. Został on zaimplementowany w przekształtniku podnoszącym napięcie (rys. 4). Ze względu na inny obwód ładowania kondensatora C_1 , układ ASC można stosować w przekształtnikach DC/DC o dużym wzmocnieniu napięciowym.



Rys. 4. Schemat przekształtnika DC/DC podwyższającego napięcie z dodatkowym układem wspomagającym komutację (ASC) [J3].

Wyniki przeprowadzonych badań potwierdziły zwiększenie sprawności całego układu z rys. 4, w stosunku do przekształtnika bez ASC. Na rys. 5 przedstawiłem dla porównania wyniki sprawności układów, dla różnych warunków pracy.

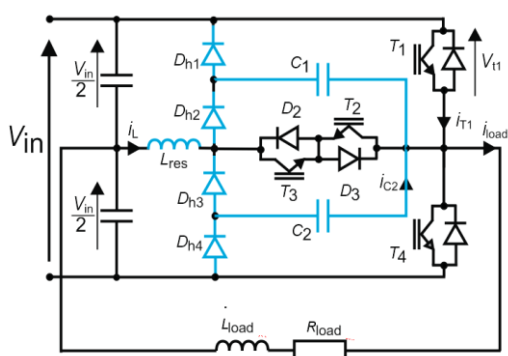


Rys. 5. Wyniki pomiaru sprawności przekształtnika DC/DC podwyższającego napięcie bez i z dodatkowym układem wspomagającym wyłączenie (ASC) dla $V_{in}/V_{out}=100V/400V$. (a) Zależność sprawności w funkcji mocy wyjściowej, (b) zależność sprawności w funkcji częstotliwości impulsowania, dla $P_{out}=2kW$ [J3].

Istotną zaletą zaproponowanego rozwiązania, w porównaniu do innych, aktywnych układów wspomagających komutację przedstawianych w literaturze, jest to, że układ ten nie zawiera dodatkowych elementów w torze prądu obciążenia [11], charakteryzuje się prostą budową [3], [5], [10] – [12] i pomimo dużego wzmocnienia napięciowego, odznacza się dużą efektywnością energetyczną. W porównaniu do [1], [2], [6], [7], , sprawność opisanego w [J3] układu jest większa o około 0,5-1 punktu procentowego.

Wyniki swoich badań nad układami wspomagającymi komutację w układach DC/AC przedstawiłem w [J1], [K1] i [K2].

W [J1] i [K2] przedstawiłem wyniki badań układu falownika napięciowego typu T-NPC z dodatkową celą rezonansową – S3L (soft commutated three-level inverter). Rys. 6 przedstawia schemat jednej fazy układu S3L.



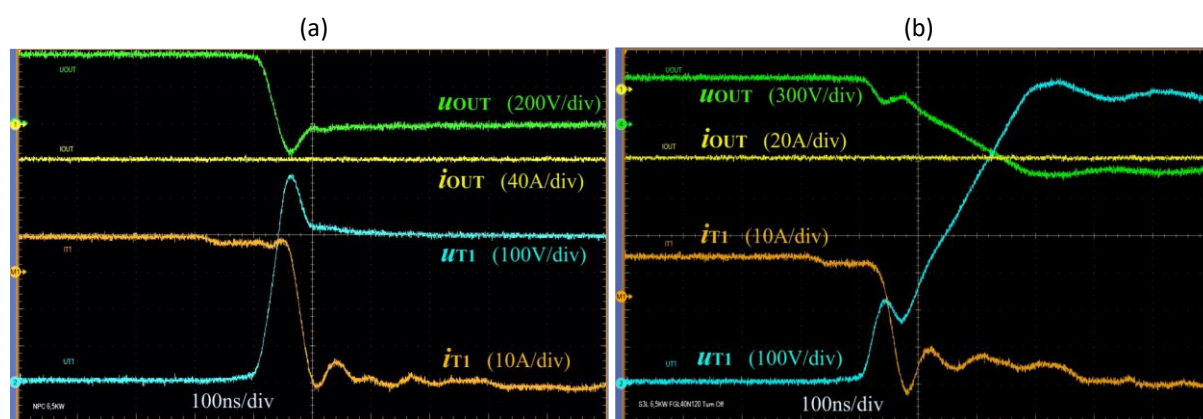
Rys. 6. Schemat jednej fazy falownika T-NPC z dodatkowym układem wspomagającym komutację (soft commutated three-level inverter – S3L) [J1], [K2].

Układ komutacyjny składa się z czterech diod $D_{h1} - D_{h4}$, dwóch kondensatorów C_1 i C_2 oraz dławika L_{res} . W czasie załączenia tranzystora T_1 , gdy prąd dławika L_{res} (gałęzi poziomej) zmaleje do zera, rozpoczyna się oscylacyjne ładowanie kondensatora C_2 . Prąd ładujący płynie pod wpływem górnej

połowy napięcia zasilającego $V_{in}/2$ przez tranzystor T_1 , kondensator C_2 , diodę D_{h3} i dławik L_{res} . Jeśli napięcie początkowe na kondensatorze C_2 było zerowe, to naładuje się on do pełnego napięcia zasilającego V_{in} . Po czasie, po którym prąd ładujący osiąga wartość równą zero, przez tranzystor płynie tylko prąd obciążenia. W trakcie wyłączenia tranzystora T_1 , zaczyna się rozładowywanie kondensatora C_2 w obwodzie dolnego kondensatora zasilającego, diody D_{h4} i obciążenia. Powoduje to zmniejszenie napięcia na zaciskach kolektor – emiter tranzystora T_1 . Dzięki zastosowaniu dodatkowego układu komutacyjnego, możliwe jest doprowadzenie tranzystora T_1 do stanu miękkiego wyłączenia. Opisana zasada działania odnosi się do realizacji dodatniego półokresu napięcia wyjściowego. Analogiczna sytuacja występuje dla tranzystora T_4 i elementów C_1 , D_{h1} , D_{h2} i L_{res} , pracujących w ujemnym półokresie napięcia. W czasie pracy całego układu można więc minimalizować straty wyłączeniowe tranzystorów w gałęzi pionowej. Dodatkowo, zastosowanie takiego układu komutacyjnego w falowniku T-NPC umożliwia pracę bez czasów martwych tranzystorów. Możliwe jest więc zastosowanie mniejszego niż w falowniku T-NPC napięcia zasilającego, dla uzyskania takiej samej wartości napięcia wyjściowego, przy zachowaniu niezminionej wartości współczynnika modulacji.

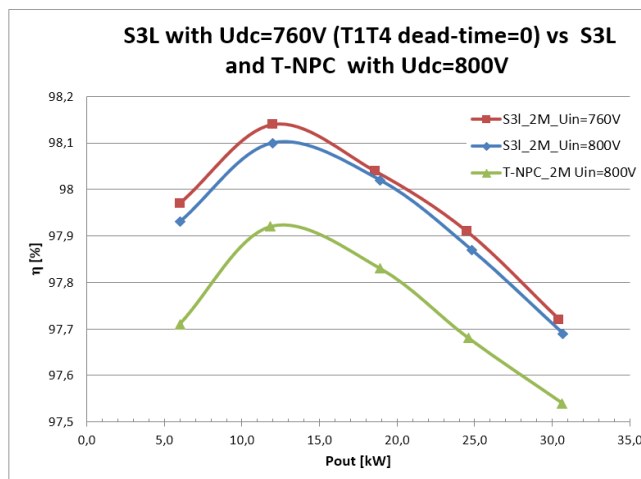
W [J1] przedstawiłem analizę matematyczną tego układu oraz analitycznie wyznaczone wartości parametrów dodatkowego układu rezonansowego, minimalizujące straty wyłączeniowe tranzystorów. Pozwala to na optymalne stosowanie tej metody w falownikach T-NPC, pracujących w określonych warunkach zasilania i obciążenia oraz w zależności od właściwości i impulsowania tranzystorów falownika. W [J1] i [K2] przedstawiłem wyniki badań całego układu, przeprowadzone dla zoptymalizowanych warunków pracy tranzystorów. W efekcie przeprowadzonych prac, uzyskałem zmniejszenie strat w falowniku, skutkujące zwiększeniem sprawności o około 0,2-0,5 punktu procentowego. Na rys. 7 i rys. 8 przedstawione zostały porównawcze wyniki działania falownika bez i z dodatkowym układem wspomagającym komutację.

Na rys. 7 przedstawiłem przebiegi napięcia wyjściowego, prądu wyjściowego, napięcia na tranzystorze T_1 oraz prądu tranzystora T_1 , dla jednej fazy falownika T-NPC bez dodatkowego układu komutacyjnego i z dodatkowym układem komutacyjnym. Widoczne jest zmniejszenie wartości napięcia na tranzystorze w pierwszym etapie wyłączenia oraz zmniejszenie pochodnej napięcia w kolejnej fazie wyłączenia. W efekcie powoduje to zmniejszenie strat wyłączeniowych tranzystora.



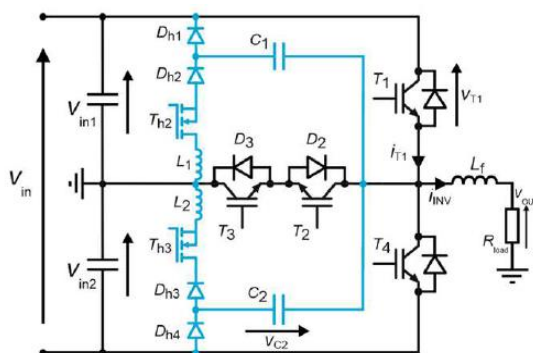
Rys. 7. Przebiegi: napięcia wyjściowego – u_{OUT} , prądu wyjściowego – i_{OUT} , napięcia na tranzystorze T_1 – u_{T1} oraz prądu tranzystora T_1 – i_{T1} , dla jednej fazy falownika T-NPC: (a) bez dodatkowego układu komutacyjnego, (b) z dodatkowym układem komutacyjnym S3L [K2].

Na rys. 8 przedstawione zostały porównawcze wyniki sprawności obu układów. Badania wykonałem dla dwóch wartości napięcia zasilającego układ S3L. Stosując układ komutacyjny osiągnąłem zmniejszenie strat łączeniowych i zwiększenie sprawności falownika T-NPC o około 0,2 punktu procentowego, osiągając wartość 98,1%. W zastosowanej metodzie dodatkowy dławik rezonansowy znajduje się w torze prądu głównego, a do budowy układu wykorzystałem tranzystory IGBT. Odpowiednio zwymiarowany i zoptymalizowany układ charakteryzuje się stosunkowo dużą sprawnością, wynoszącą około 98,1% [23], [25], [29], [30], [32].



Rys. 8. Wyniki sprawności w funkcji mocy wyjściowej dla falowników S3L z $V_{in}=760V$ (zerowy czas martwy T_1/T_4), S3L z $V_{in}=800V$ i T-NPC z $V_{in}=800V$ [K2].

Dławik rezonansowy znajdujący się w obwodzie mocy S3L przewodzi prąd obciążenia razem z gałęzią poziomą falownika. Z tego powodu zwiększona jest objętość i masa całego układu. W celu eliminacji tej wady zbadałem zaproponowany w [K1] kolejny układ ograniczający straty tranzystorów w falowniku T-NPC (rys. 9). W stosunku do poprzedniego ([J1] i [K2]) jest on układem aktywnym i wymaga dodatkowego sterowania, ale dławik obwodu rezonansowego nie jest umieszczony w torze prądu obciążenia. Składa się on jak poprzednio z dwóch kondensatorów, czterech diod i dodatkowo dwóch dławików i dwóch tranzystorów. Elementy te nie przewodzą prądu obciążenia, a ich parametry są funkcją napięcia i prądu tranzystora w czasie komutacji. Wyzaczyłem analitycznie optymalne wartości parametrów dodatkowego obwodu rezonansowego, wspomagającego komutację i określiłem na potrzeby badań parametry całego układu.



Rys. 9. Schemat jednej fazy falownika T-NPC z dodatkowym układem wspomagającym komutację [K1].

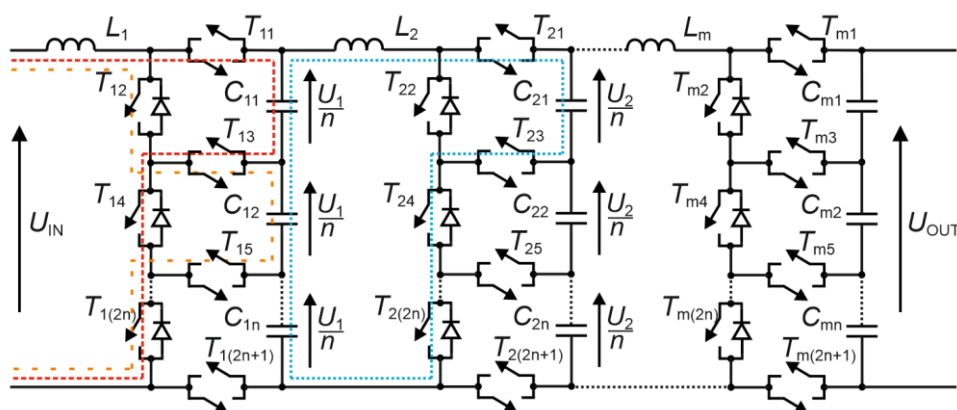
Przedstawione sposoby ograniczania strat przełączeniowych w falownikach są cały czas aktualne, a [K1] i [K2] stały się referencją do kolejnych prac opublikowanych m.in. w bieżącym roku w renomowanych czasopiśmie [31], [32].

W tym zakresie, badałem ponadto podobne rozwiązania przedstawione w [P1], [P11], [P12], [P13] wykazu osiągnięć, których jestem współwynałazcą.

Ad. 2. Drugi kierunek moich badań nad redukcją strat łączeniowych, jest związany ze stosowaniem układów o nowych topologiach, w których procesy łączeniowe półprzewodnikowych elementów mocy odbywają się przy zerowych wartościach płynących przez nie prądów, lub zerowych wartościach napięć na ich zaciskach. W [J2], [J5], [J6], [J7], [K3] i [N1] przedstawiłem grupę nowych układów DC/DC podnoszących napięcie, wykonanych na bazie przełączanych kondensatorów. Praca ich polega na powielaniu napięcia zasilającego, za pomocą łączenia szeregowo, wcześniej naładowanych kondensatorów. Ładowanie i rozładowywanie kondensatorów składowych do kondensatora wyjściowego odbywa się w obwodach oscylacyjnych. Takie rozwiązanie, umożliwia uzyskanie stosunkowo dużej wartości napięcia wyjściowego, a przede wszystkim pozwala na ograniczenie strat łączeniowych w elementach półprzewodnikowych.

W [J2] zaproponowałem układ matrycowego przekształtnika DC/DC o dużym wzmocnieniu napięciowym i miękkim przełączaniu prądu (rys. 10).

Układ składa się z n wierszy i m kolumn. Każda kolumna zawiera jeden dławik, n kondensatorów o takich samych pojemnościach i $2n+1$ łączników półprzewodnikowych. W łącznikach w gałęziach pionowych (w kolumnach) występuje jednokierunkowy przepływ prądu, natomiast łączniki w gałęziach poziomych (w wierszach) muszą zapewniać kontrolowany przepływ prądu w obu kierunkach. Ostatnia kolumna zawiera kondensatory wyjściowe, do których podłączone jest obciążenie.



Rys. 10. Schemat matrycowego przekształtnika DC/DC [J2].

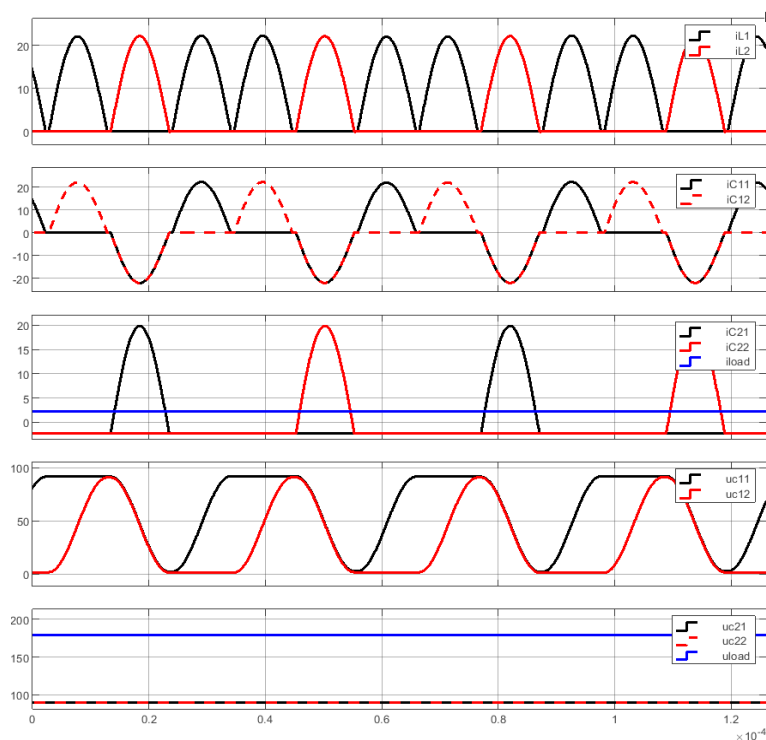
Okres pracy układu składa się z $n^1+n^2+...+n^m$ taktów. W pierwszym takcie, pod wpływem napięcia zasilającego U_{IN} ładuje się kondensator C_{11} przez dławik L_1 i tranzystory T_{11} , T_{13} , T_{14} , $T_{16}, \dots, T_{1(2n)}$. W kolejnych taktach analogicznie ładuje się kondensator C_{12} oraz kolejne, aż do C_{1n} . W $n+1$ takcie energia zmagazynowana w kondensatorach C_1 pierwszej kolumny jest przekazywana do

kondensatora C_{21} przez dławik L_2 i tranzystory $T_{21}, T_{23}, T_{24}, T_{26}, \dots, T_{2(2n)}$. W następnych n krokach ponownie ładowane są kondensatory pierwszej kolumny i w $2n+2$ takcie energia jest przekazana do kondensatora C_{22} . W ten sposób cyklicznie ładowane są kondensatory kolejnych kolumn, aż do kondensatorów wyjściowych. Ładowanie kondensatorów następuje zgodnie z ich numerami. Na rys. 10 zazaczyłem przykładowe drogi przepływu prądu ładowania (linie przerywane: czerwona i pomarańczowa) i rozładowania (linia kropkowana, niebieska) kondensatorów pierwszej kolumny.

Ze względu na oscylacyjne ładowania kondensatorów oraz dla zastosowanych odpowiednich łączników półprzewodnikowych i odpowiedniego ich sterowania, otrzymuje się bezprądowe przełączanie (ZCS). Rozwiązanie takie ogranicza straty łączeniowe, powodując zwiększenie sprawności układów w porównaniu z układami z twardym wyłączaniem łączników półprzewodnikowych. Zaletą układu jest możliwość realizowania również innych sposobów sterowania, pozwalających na uzyskiwanie różnych wartości wzmocnienia napięciowego. Dodatkowo w realizacji praktycznej układu o mniejszym wymiarze, można zminimalizować liczbę zastosowanych łączników półprzewodnikowych, ograniczając tym samym straty przewodzenia. W porównaniu z [33] i [35] układ posiada stosunkowo prostą budowę oraz mało skomplikowaną zasadę działania.

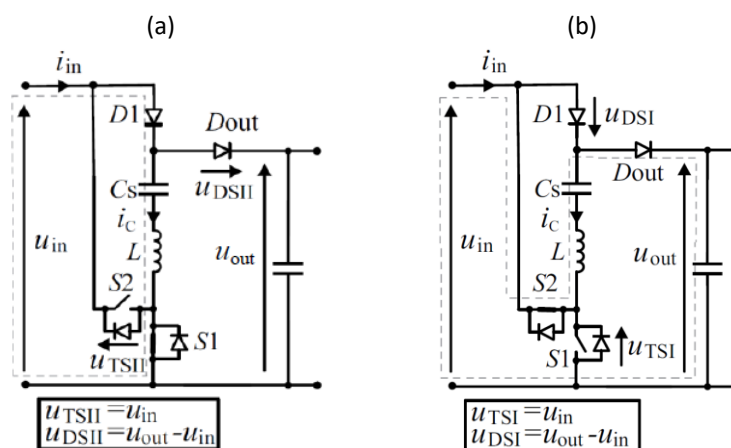
Badania układu przeprowadziłem zarówno metodami analitycznymi jak również symulacyjnymi. Ich wyniki zostały krótko omówione poniżej oraz opisane w artykule [J2].

Na rys. 11 przedstawione zostały wyniki badań przekształtnika o dwóch wierszach i dwóch kolumnach, dla napięcia zasilającego $U_{IN}=50V$ oraz mocy układu $P=500W$. Przebieg prądu dławików L_1 i L_2 ma kształt impulsów, o jednakowej amplitudzie i szerokości. Prąd ładujący kondensatorów C_1 pierwszej kolumny jest prądem dławika L_1 , natomiast prąd rozładowujący, jest prądem dławika L_2 i prądem ładującym odpowiednich kondensatorów wyjściowych C_2 . Wartość prądu ładującego kondensatorów wyjściowych jest pomniejszona o stałą wartość prądu obciążenia I_{load} . Prądem łączników półprzewodnikowych jest prąd dławików i kondensatorów. Osiąga on zawsze na końcu półokresu ładowania odpowiedniego kondensatora wartość zero i nie jest przerywany. Ze względu na to, że łączniki półprzewodnikowe w zaproponowanym rozwiązaniu wyłączają się przy zerowej wartości prądu, wyeliminowane są ich straty wyłączeniowe. Dzięki temu, możliwe jest osiągnięcie, stosunkowo dużej sprawności zaproponowanego układu. W tym przypadku, dla obciążenia układu rezystorem o wartości 80Ω , kondensatory C_1 ładują się do wartości maksymalnej napięcia około 90V. Napięcie na kondensatorach wyjściowych nie ma składowej zmiennej i jest równe wartości maksymalnej napięcia na kondensatorach C_1 . Wartość napięcia wyjściowego wynosi 180V i jej zmniejszenie w stosunku do teoretycznej (200V) jest spowodowane spadkami napięć na elementach układu.



Rys. 11. Przebiegi prądów i napięć matrycowego przekształtnika DC/DC [J2].

W [J5], [J6], [J7], [K3] i [N1] przedstawiłem wyniki badań nowych układów DC/DC pracujących również na zasadzie przełączanych kondensatorów. W tych układach kondensatory połączone równolegle ładowane są jednocześnie lub kolejno, a następnie w połączeniu szeregowym ze źródłem napięcia, rozładowywane do kondensatora wyjściowego. Na rys. 12 przedstawiony został schemat najprostszego układu podwajającego napięcie zasilające, zawierającego jeden kondensator przełączany (jedną komórkę) [K3], [J7].

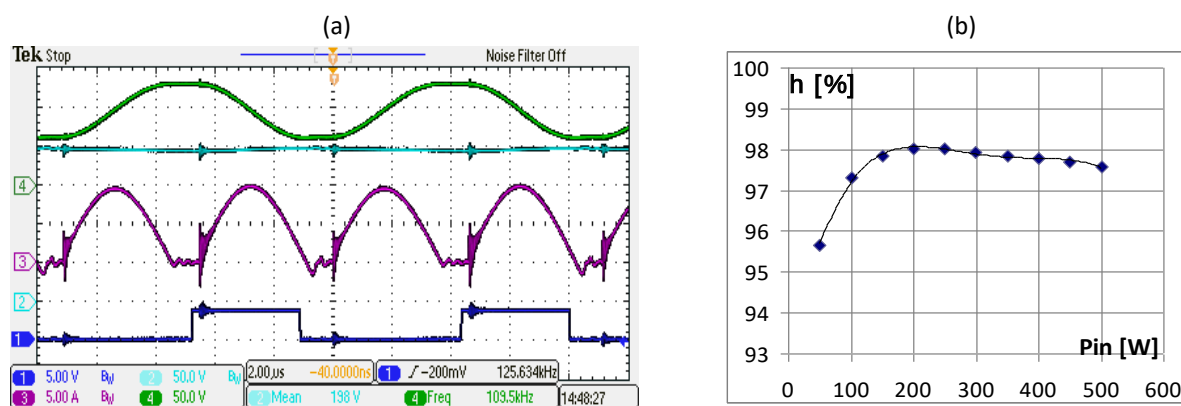


Rys. 12. Schemat układu DC/DC podwajającego napięcie z zaznaczoną drogą prądu w czasie: (a) ładowania, (b) rozładowania kondensatora przełączanego [K3].

W pierwszym takcie pracy, załączany jest łącznik S1 i następuje etap ładowania kondensatora. Prąd płynie pod wpływem napięcia zasilającego u_{in} przez diodę D1, kondensator Cs, dławik L i łącznik S1.

Po półokresie przeładowania obwodu LC s, kondensator C_s zostaje naładowany do wartości maksymalnej napięcia, wynikającej z jego warunku początkowego i wartości napięcia zasilającego. Po naładowaniu kondensatora, łącznik $S1$ zostaje wyłączony. W drugim takcie pracy, załączony jest łącznik $S2$ i zaczyna się rozładowanie kondensatora C_s do kondensatora wyjściowego. W efekcie, na wyjściu układu otrzymuje się napięcie $n+1$ razy większe niż napięcie zasilające, pomniejszone o spadki napięć na elementach składowych. Liczba n , jest liczbą komórek (przełączanych kondensatorów) składowych układu. Łączniki $S1$ i $S2$ wyłączane są po oscylacyjnym ładowaniu lub rozładowaniu kondensatora C_s , więc przy zerowej wartości prądu. Rozwiązanie takie eliminuje straty wyłączeniowe łączników półprzewodnikowych, powodując zwiększenie sprawności.

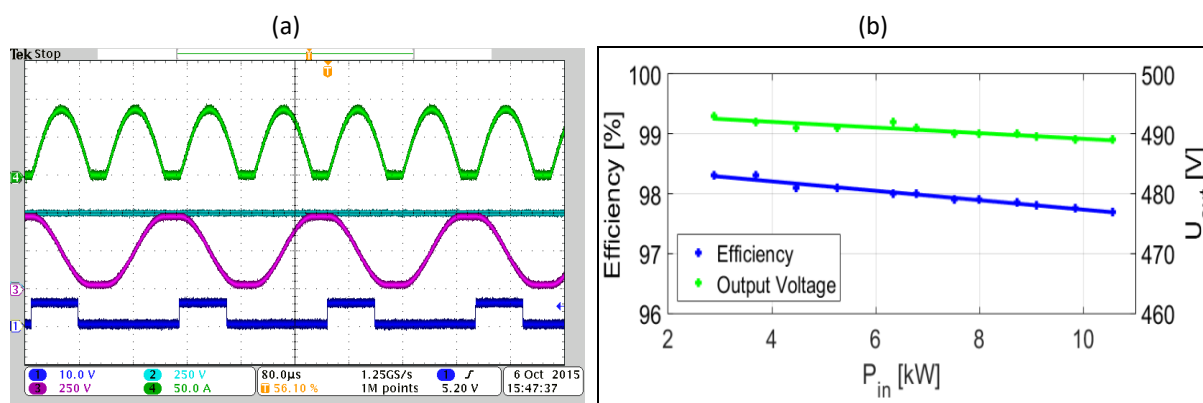
W [K3], w przedstawionym układzie doublera napięcia, zostały użyte jako łączniki tranzystory MOSFET. Przekształtnik pracował z częstotliwością rzędu 110kHz. Optymalny dobór wartości parametrów układu pozwolił osiągnąć sprawność 98%. Przeprowadzone badania laboratoryjne potwierdziły ten wynik (rys. 13). Spadek napięcia wyjściowego nie przekroczył 5V przy równym teoretycznej wartości 200V. Świadczy to o dobrze przeprowadzonej optymalizacji parametrów układu i jego dużej efektywności energetycznej [34], [40], [46]. Wyniki badań przedstawione w artykule [K3] są cały czas aktualne, o czym świadczy duża liczba cytowań, wynosząca 11 według bazy WoS.



Rys. 13. Wyniki pracy przekształtnika DC/DC podwajającego napięcie, pracującego z miękkim przełączaniem prądu [K3]: (a) przebiegi sygnału sterującego tranzystora $S2$ (CH1, 5V/dz), napięcia wyjściowego u_{out} (CH2, 50V/dz), prądu wejściowego i_{in} (CH3, 5A/dz) i napięcia na przełączanym kondensatorze u_{cs} (CH4, 50V/dz) dla $U_{in}=100V$, $f_s=109.6kHz$, $P_{in}=500W$; (b) wyniki sprawności w funkcji mocy.

W [J7] przedstawiłem m.in. wyniki badań wykonanych przeze mnie układów z przełączanymi kondensatorami. Układy zostały wykonane w technice tyrystorowej. W przypadku układów, w których elementy półprzewodnikowe wyłączają się przy zerowych wartościach prądu, zastosowanie tyrystorów pomimo stosunkowo długiego czasu ich wyłączenia jest zasadne. Po wykonanej optymalizacji polegającej m.in. na minimalizacji strat i zakłóceń, jeden z układów pracował z częstotliwością impulsowania 4,5 kHz i mocą 10kW, osiągając sprawność na poziomie 98% (rys. 14). W porównaniu z podobnym układem z [49] taką sprawność należy uznać za bardzo dobry wynik. Podobnie w odniesieniu do układu wykonanego z zastosowaniem IGBT [48], pracującego w zakresie podobnej wartości częstotliwości, otrzymałem znacznie wyższą wartość sprawności układu, w porównaniu z doniesieniami literaturowymi. Spadek napięcia wyjściowego jest na poziomie 10V, a stosunek wartości tego napięcia do teoretycznej wartości wynosi około 0,98. Porównanie tego

wyniku z [34] i [40], dowodzi dobrze dobranych parametrów układu oraz poprawnie zoptymalizowanego i wykonanego układu.



Rys. 14. Wyniki pracy przekształtnika DC/DC podwajającego napięcie, pracującego z miękkim przełączaniem prądu, wykonanego w technice tyrystorowej [J7]: (a) przebiegi sygnału sterującego tyrystora S2 (CH1, 10V/dz), napięcia wyjściowego u_{out} (CH2, 250V/dz), napięcia na przełączanym kondensatorze u_{cs} (CH3, 250V/dz) i prądu wejściowego i_{in} (CH4, 50A/dz). Układ tyrystorowy, $U_{in}=250V$, $f_s=4.5kHz$, $P_{in}=10kW$; (b) wyniki sprawności w funkcji mocy.

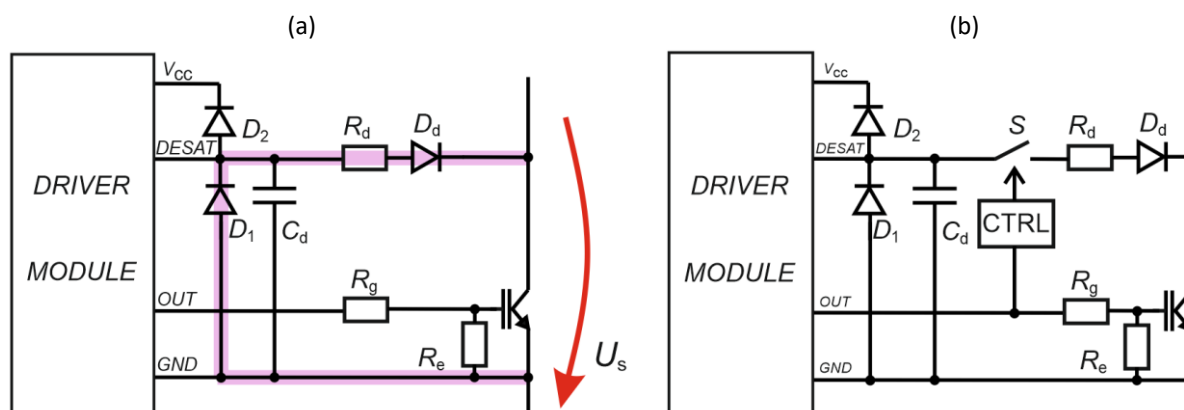
W grupie układów DC/DC z przełączanymi kondensatorami, w [J5], [J6], [J7] i [N1] badałem kilka innych, podobnych topologii. W każdym przypadku układy te charakteryzowały się prostą, powtarzalną budową i pracą elementów półprzewodnikowych w warunkach ZCS. Były to układy wykonane z użyciem tranzystorów i tyrystorów. W układach tyrystorowych zawsze występowało pełne ładowanie i rozładowanie kondensatorów roboczych [J7]. W przypadku przewymiarowania kondensatorów przełączanych lub ograniczenia mocy wyjściowej, występuje ich niepełne rozładowanie. W układach tranzystorowych możliwa jest praca ze stosunkowo dużą częstotliwością [J5], [J6], [K3], [N1]. Określałem parametry tych układów. Istotnym aspektem była zawsze minimalizacja strat i zakłóceń. Analizowałem i optymalizowałem pracę sterowników bramkowych i łączników półprzewodnikowych ze względu na dużą częstotliwość impulsowania i duże wartości natężenia prądu płynącego w układach.

Ponadto wyniki podobnych badań zostały opublikowane w pracach [J8], [J9], [J12], [N2], [N5] – [N7], [N9] – [N12], [K4], [K5], [K10].

Ad. 3. Trzeci kierunek moich badań dotyczył możliwości poprawy sprawności układu przełączanego poprzez dobór odpowiednio wyselekcjonowanych komponentów i ograniczenie liczby elementów półprzewodnikowych w układzie. Można to osiągnąć np., poprzez zastosowanie w pewnych topologiach łączników jednokierunkowych, w postaci tranzystorów RB-IGBT (reverse blocking IGBT). Nie posiadają one wewnętrznej diody i mogą blokować napięcie wsteczne. Można je użyć w niektórych układach, zamiast tranzystora z diodą przeciw-równoległą i dodatkowo włączoną kolejną diodą ustalającą kierunek przepływu prądu.

W celu właściwej implementacji tranzystorów RB-IGBT, a tym samym minimalizacji strat przewodzenia w układach energoelektronicznych, zaproponowałem w [J1] sterownik bramkowy (rys.

15b). Układ charakteryzuje się zmodyfikowanym obwodem DESAT, odpowiedzialnym za kontrolę prądu zwarcia tranzystora.



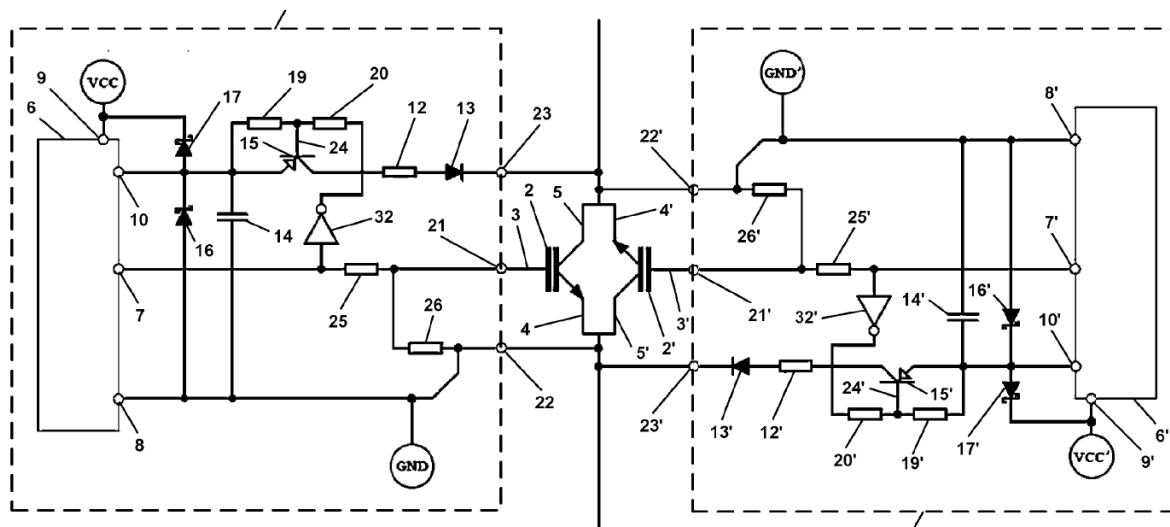
Rys. 15. Schemat funkcjonalny sterownika tranzystora IGBT: (a) układ klasyczny, (b) układ zaproponowany [J1].

W przypadku wystąpienia wyższego potencjału na emiterze względem kolektora tranzystora mocy, w klasycznym sterowniku wystąpi przepływ prądu od punktu masy driver'a (od emitera tranzystora IGBT) przez diodę zabezpieczającą D_1 , rezystor R_d i diodę D_d obwodu DESAT (rys. 15a). Natężenie tego prądu jest praktycznie ograniczone tylko rezystancją rezystora R_d . Zwykle wynosi ona 100 – 1000 Ohm i zależy od zastosowanego układu scalonego driver'a. Dla napięcia występującego na tranzystorze mocy na poziomie kilkuset woltów (np. w falowniku NPC), prąd płynący przez obwód DESAT mógłby mieć wartość nawet kilku amperów, co jest niszczące dla układu. Diody zabezpieczające D_1 , D_2 są konieczne ze względu na ochronę wejścia DESAT modułu drivera. W niektórych modelach występują wewnątrz układu scalonego driver'a.

Zaproponowany układ umożliwia sterowanie i zabezpieczenie tranzystora IGBT bez przeciw-równoległej diody pomiędzy emiterem a kolektorem (RB-IGBT), lub innego łącznika jednokierunkowego w topologiach, w których w stanie wyłączenia potencjał emitera jest wyższy niż potencjał kolektora (rys. 15b). W obwodzie zabezpieczającym, zastosowano aktywny element (np. tranzystor), który załącza obwód ochronny na czas, przez który tranzystor jest włączony i odłącza go od napięcia kolektor-emiter, gdy jest on wyłączony. Dodatkowy element nie wpływa na działanie obwodu bramkowego i może być sterowany impulsami tranzystora mocy. Ważną zaletą układu jest to, że można go używać razem ze standardowymi sterownikami z funkcją ochrony V_{CESat} . Układ może być wykorzystany w przypadku tranzystorów IGBT połączonych przeciw-równolegle np. jako gałąź pozioma falowników o topologii T-NPC (rys. 16), lub w innych zastosowaniach łącznika prądu zmiennego. Sterownik może pracować także w standardowych aplikacjach z tranzystorami zawierającymi diody przeciw-równoległe.

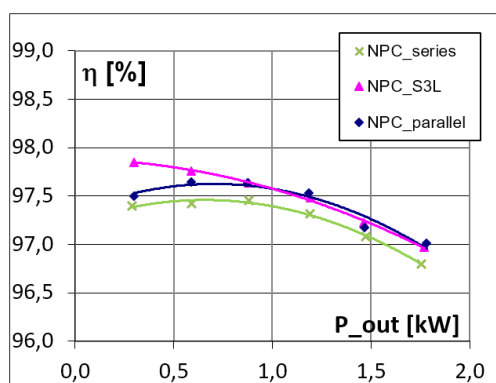
Dotychczasowe rozwiązania sterowników uniemożliwiały właściwe stosowanie tego typu tranzystorów z pełną ochroną lub znacznie komplikowały ich topologię. Modyfikacja układu sterownika zgodnie z zaproponowanym rozwiązaniem, wymaga zastosowania dodatkowo tylko dwóch tranzystorów i czterech rezystorów małej mocy. W porównaniu do innych metod [67] – [70] lub nie stosowaniu ochrony przeciwzwarcia w ogóle, jest mało skomplikowaną, energooszczędną, wymagającą niewielkich nakładów finansowych i przede wszystkim bezpieczną konstrukcją.

Zaproponowane przeze mnie rozwiązanie uzyskało pięć patentów o zasięgu międzynarodowym [P2] i jest referencją do innych rozwiązań [Z9].



Rys. 16. Przykład aplikacji sterownika impulsów bramkowych do przeciw-równolegle połączonych tranzystorów RB-IGBT, np. w gałęzi poziomej falownika T-NPC [P2].

W [J1] opisałem wnioski wynikające z implementacji zaproponowanego sterownika w falowniku T-NPC, zawierającym w gałęzi poziomej tranzystory RB-IGBT połączone przeciw-równolegle. Po określeniu parametrów układu, wykonałem badania porównawcze z klasycznym falownikiem T-NPC zawierającym w gałęzi poziomej tranzystory połączone przeciw-szeregowo oraz z falownikiem T-NPC z dołączoną celą rezonansową wspomagającą komutację (S3L) (zgodnie z rys. 6). Istotne wyniki przedstawiłem na rys. 17 i omówiłem poniżej.



Rys. 17. Porównawcze wyniki sprawności falowników T-NPC: klasycznego z tranzystorami połączonymi przeciw-szeregowo – NPC_series, z dodatkowym układem rezonansowym (z rys. 6) – NPC_S3L, z tranzystorami RB-IGBT połączonymi przeciw-równolegle – NPC_parallel [J1].

Różnica sprawności klasycznego układu T-NPC w stosunku do zaproponowanych topologii zawiera się w przedziale od 0.1% do 0.45%, na rzecz zaproponowanych rozwiązań. Największa poprawa o około 0.5% widoczna jest dla układu S3L w zakresie małych wartości mocy. Liczba i rodzaj zastosowanych tranzystorów są jednakowe, natomiast mniejsze są straty wyłączeniowe tranzystorów T_1 i T_4 w

gałęziach pionowych. Dla małych wartości mocy obciążenia, straty te są stosunkowo duże. Wraz ze wzrostem mocy obciążenia ich udział maleje i utrzymuje się na poziomie 0.15-0.2%. Porównanie sprawności zaproponowanego układu z klasycznym inwerterem T-NPC prowadzi do innych wniosków. Ze względu na to, że ograniczenie strat wynika w tym przypadku z ograniczenia strat przewodzenia w gałęzi poziomej, to różnica w sprawności utrzymuje się na podobnym poziomie w całym zakresie obciążenia. Uzyskane zwiększenie sprawności w tym przypadku zależne będzie w niewielkim stopniu od rodzaju zastosowanych tranzystorów i parametrów układu. Ograniczenie strat w badanym układzie jest porównywalne z układem o ograniczonych stratach łączeniowych. Osiągnięta sprawność jest na podobnym poziomie w stosunku do analogicznego rozwiązania prezentowanego w literaturze [63].

Zastosowanie tranzystorów RB-IGBT z odpowiednim sterownikiem bramkowym jest szczególnie istotne w układach dużej mocy. Również w innych układach takich jak falowniki prądowe, przekształtniki matrycowe czy modułowe przekształtniki wielopoziomowe (MMC), zastosowanie tranzystorów RB-IGBT z odpowiednim układem ochrony jest rozwiązaniem atrakcyjnym m.in. ze względów na bezpieczeństwo, koszty, i energooszczędność.

Podsumowanie

W zakresie badań nad sposobami i układami ograniczającymi straty energii w układach energoelektronicznych, określiłem trzy kierunki działań. Należą do nich: aplikacja dodatkowych układów wspomagających komutację stosowana w układach o znanych topologiach, stosowanie nowych topologii układów zapewniających w trakcie pracy korzystne warunki wyłączenia łączników mocy oraz odpowiednie stosowanie łączników o mniejszej liczbie struktur półprzewodnikowych w celu zmniejszenia strat przewodzenia. W zakresie każdego z wymienionych kierunków, przedstawiłem swoje prace, opisałem zaproponowane rozwiązania oraz przedstawiłem rezultaty działania. Efektem potwierdzającym poprawność przedstawionych rozwiązań, były najczęściej wyniki badań laboratoryjnych potwierdzające poprawę sprawności zaproponowanych i zbadanych układów. Po zastosowaniu dodatkowych układów wspomagających komutację, zawsze odnotowany był wzrost sprawności całego układu. W przypadku propozycji nowych topologii wskazywałem możliwości osiągnięcia dużej sprawności i dokumentowałem wyniki na poziomie 98%. W zakresie ograniczania strat przewodzenia, zaproponowany sterownik bramkowy zastosowałem w przykładowej aplikacji w falowniku T-NPC z tranzystorami RB-IGBT. W tym przypadku sprawność tego układu również zwiększyła się w stosunku do klasycznego rozwiązania. W pracach w przedstawionych pozycjach literaturowych, wykazane wyniki sprawności były na wysokim poziomie rzędu 95% – 98%. W opisanych przeze mnie rozwiązaniach, osiągnąłem wyniki sprawności przekraczające nawet 98%. W określonych grupach otrzymane wyniki pracy przedstawionych układów w porównaniu z osiągnięciami prezentowanymi w literaturze światowej niejednokrotnie były na wyższym poziomie.

W publikacjach wymienionych w cyklu powiązanych tematycznie artykułów naukowych, zgodnie z opisanymi celami naukowymi, mój wkład głównie związany był z obwodami mocy i w szczególności ze stanami dynamicznymi łączników półprzewodnikowych.

Pozycje [J1] i [J2] wymienione w cyklu powiązanych tematycznie artykułów naukowych są moimi indywidualnymi publikacjami, natomiast pozostałe prace są zespołowe. Jestem głównym autorem

artykułów wymienionych w pozycji [J3], [J4], [K2] i [K3]. W [J1] m.in. zaproponowałem układ sterownika tranzystorów (driver'a), umożliwiającego kontrolę prądu zwarcia tranzystora typu reverse blocking, przy polaryzacji wstecznej (pomysł został objęty ochroną patentową [P2]). Wykonałem opis matematyczny dodatkowego układu rezonansowego umożliwiającego miękkie wyłączenie tranzystorów w falowniku T-NPC oraz wyznaczyłem analitycznie optymalne wartości parametrów tego układu. W [J2] zaproponowałem matrycowy układ DC/DC o dużym wzmocnieniu napięciowym i miękkim przełączaniu prądu. Wykonałem również m.in. analizę matematyczną, wyznaczyłem sprawność i przedstawiłem metody doboru parametrów tego układu. Przedstawiłem w [J4] matematyczne zależności opisujące ładowanie i rozładowanie kondensatora pomocniczego oraz dodatkowego układu minimalizującego straty łączeniowe tranzystora w przekształtniku DC/DC typu boost. Opisałem analitycznie dobór parametrów całego dodatkowego układu. W [J3], dla podobnego układu również określiłem jego parametry i wykonałem korektę opisu matematycznego. Dla układów z [K1] i [K2] analitycznie wyznaczyłem parametry dodatkowego układu wspomagającego komutację i określiłem parametry całego obwodu mocy.

W artykułach [J5], [J6], [J7], [K3] i [N1] ze względu na dużą moc lub dużą częstotliwość impulsowania łączników mocy, określenie parametrów układu, obwodów bramkowych, zaprojektowanie ich i ewaluację całych układów lub ich części, związane z minimalizacją zakłóceń powstałych w trakcie przełączeń łączników mocy, są ważnymi zagadnieniami. Moje badania dotyczące tej tematyki skupiały się głównie właśnie wokół tych zagadnień. W [K3] w przedstawionym układzie doubler'a napięcia, wykonanym w technice MOSFET, wyznaczyłem parametry oraz po wykonaniu i uruchomieniu układu opracowałem wyniki.

Mój wkład w prace eksperymentalne polegał na optymalizacji parametrów układów, przeprowadzeniu badań eksperymentalnych, analizie zakłóceń w obwodach mocy, przeprowadzeniu oceny układu, analizie wyników i formułowaniu wniosków.

Za swój główny wkład merytoryczny w rozwój dyscypliny Automatyka, Elektronika, Elektrotechnika i Technologie Kosmiczne uważam badania nad ograniczaniem strat w elementach półprzewodnikowych stosowanych w obwodach mocy układów energoelektronicznych, zaproponowane rozwiązania układowe oraz osiągnięte wyniki. Wkład ten obejmuje przeprowadzenie analizy i doboru parametrów dodatkowych układów wspomagających komutację, przeprowadzenie analizy, wyznaczenie sprawności i dobór optymalnych wartości parametrów zaproponowanego układu pracującego z miękkim przełączaniem prądu oraz zaproponowanie nowej topologii układu sterownika bramkowego pozwalającego na bezpieczne aplikacje tranzystorów RB-IGBT. Poza publikacjami naukowymi w czasopismach z listy JCR i notowanymi na WoS, w wyniku tych prac, powstały rozwiązania patentowe, z których część uzyskała ochronę międzynarodową.

Opis zrealizowanych oryginalnych osiągnięć

Poza pracą w Uczelni uczestniczyłem również w pracach związanych z przemysłem i z wdrażaniem tam nowych rozwiązań technologicznych. Współpracowałem m.in. z firmą dtw Sp. z o.o. – obecnie

SMA Magnetics Sp. z o.o. (2011r-2016r), SMA Solar Technology (2013r) i Uniwersytetem w Cork (2015r).

Badania które tam prowadziłem, związane były z nowoczesnymi rozwiązaniami układów DC/DC i DC/AC z uwzględnieniem ich wysokiej sprawności. Skupiłem się na nowych rozwiązaniach minimalizujących straty wyłączeniowe tranzystorów mocy [Z1], [Z2], [Z3]. Pracowałem nad nowymi topologiami układów stosowanych w fotowoltaice, mającymi na celu m.in. minimalizację strat przełączeniowych i przewodzenia tranzystorów mocy. Przedmiotem badań była również ocena możliwości i efektów optymalizacji obwodów pod kątem niezawodności, maksymalizacji sprawności oraz minimalizacji ceny i gabarytów całych urządzeń.

W ramach tych badań, opracowałem układ podwójnego, uniwersalnego sterownika impulsów bramkowych (driver'a) tranzystora mocy. Wykonana została implementacja tego układu przy zastosowaniu tranzystorów IGBT oraz MOSFET. W przypadku tranzystorów IGBT układ sterownika impulsów bramkowych wyposażony był w kontrolę prądu kolektora. Możliwe było ustawienie jego poziomu i czasu opóźnienia zadziałania blokady. Poziom napięcia załączającego standardowo wynosił 15V, a wyłączającego 0V lub mógł być ujemny. Zastosowałem dodatkowo blokadę wpływu pojemności pasożytniczych Millera (Active Miller Clamp). Po stronie pierwotnej możliwe było sterowanie tranzystorami w technice 3,3V lub 5V, stanem wysokim lub niskim. Układ posiadał jedno napięcie zasilające wynoszące 5V. Dodatkowo driver sygnalizował stan błędu sygnału sterującego, transmisji i stan zwarcia tranzystora mocy. Układ był wykorzystywany wielokrotnie w pracach laboratoryjnych z energoelektronicznymi przekształtnikami. Pozwalał na bezpieczne sterowanie oraz optymalizację pracy (m.in. minimalizację strat łączeniowych) tranzystorów mocy. Bardzo dobrze sprawdzał się w badanych układach średniej mocy. Umożliwiał szybkie i bezpieczne wykonanie obwodów mocy oraz weryfikację nowych topologii układów i stosowanych rozwiązań.

Zajmowałem się badaniami nad nowymi topologiami trójpoziomowych falowników napięcia oraz przekształtników DC/DC z celą rezonansową wspomagającą proces komutacji [Z2]. Działania moje były skupione wokół układów mocy i minimalizacji strat wyłączeniowych tranzystorów. Zajmowałem się wielokrotnie doбором kondensatorów pracujących w obwodach rezonansowych LC oraz w obwodach zasilających. Optymalizowałem obwody mocy elementów pasywnych i półprzewodnikowych.

W trakcie badań prowadzonych w SMA Solar Technology (staż przemysłowy, 29.VII-30.VIII 2013, Kassel, Niemcy), pracowałem jako Power Electronics Senior Engineer w dziale badawczo rozwojowym. W zespole z pracownikami SMA Solar Technology, zajmowałem się wdrożeniem opatentowanego, 3-fazowego inwertera solarnego o mocy 125kVA [Z3].

Razem z zespołem składającym się z pracowników dtw Sp. z o.o. i SMA Solar Technology opracowałem, zaprojektowałem, uruchomiłem i przeprowadziłem badania modelu funkcjonalnego trójfazowego falownika o mocy 125 kVA do zastosowań w fotowoltaice. Układ składał się z symetrycznego, podwójnego przekształtnika DC/DC typu boost, wraz z falownikiem o topologii T-NPC. Całość wyposażona była w system ochrony przepięciowej, filtry wejściowe i wyjściowe, kompletną aparaturę stykową oraz system chłodzenia [Z3]. Moje badania skupiały się głównie wokół opracowania i optymalizacji sterowników tranzystorów, doboru i optymalizacji pracy elementów półprzewodnikowych, projektu i optymalizacji obwodu mocy.

Prowadziłem również badania będąc wykonawcą w projekcie NCBiR pod tytułem „Nowa generacja elementów indukcyjnych do wysokoczęstotliwościowych przekształtników mocy” - POIG.01.04.00-12-203/12 (projekt realizowany w ramach m.in. stażu przemysłowego w firmie dtw. Sp.z.o.o). Projekt był realizowany w latach 2012-2015, w ramach międzynarodowej współpracy z University College Cork (Irlandia) oraz z firmą SMA Solar Technology (Niemcy). Za realizację projektu POIG.01.04.00-12-203/12, została przyznana POLSKA NAGRODA INTELIGENTNEGO ROZWOJU 2017. [Z1]. Pełniłem funkcję kierownika zespołu odpowiedzialnego za budowę i wdrażanie przekształtników energoelektronicznych. Moje badania skupiały się w tym projekcie wokół energoelektronicznych układów przekształtnikowych, pracujących z dużą częstotliwością impulsowania. W rozwiązaniach takich, bardzo istotnym zagadnieniem jest minimalizacja strat łączeniowych elementów półprzewodnikowych. Konieczne jest spełnienie tego warunku, ze względu na minimalizację ceny i gabarytu urządzenia oraz maksymalizację sprawności. Prowadziłem badania przekształtników pracujących z dodatkowymi układami rezonansowymi. Ich zadaniem była poprawa warunków komutacji i zwiększenie sprawności. Zajmowałem się również projektowaniem układów energoelektronicznych na potrzeby testów filtrów sieciowych, dławików sprzężonych oraz dławików dedykowanych do pracy z dużą częstotliwością. W efekcie prowadzonych badań, powstało kilka wysoko sprawnych układów [R1] – [R8]. Wraz z zespołem opracowałem i zaprojektowałem również system sztucznej sieci o mocy 500kVA, o regulowanych parametrach napięcia i częstotliwości. System umożliwiał pracę w zamkniętym układzie cyrkulacji energii. Używany był do zasilania i obciążenia testowanych przekształtników [Z1]. Byłem także współautorem raportu końcowego projektu.

W efekcie współpracy i wspólnych badań prowadzonych w wymienionych podmiotach, jestem współautorem kilku patentów otrzymanych przez firmę SMA w różnych krajach [P1], [P2], [P9] – [P13]. Pozycja [P2] to rozwiązanie, którego byłem pomysłodawcą. Wynalazek został zgłoszony w kilku urzędach patentowych i uzyskał ochronę w wielu krajach. W rezultacie uzyskano do tej pory 5 patentów o zasięgu międzynarodowym. Ponadto prowadziłem badania laboratoryjne tego układu. Rozwiązanie zostało zastosowane w prototypowych układach falowników o topologii T-NPC w firmie dtw Sp. z.o.o. (obecnie SMA Magnetics Sp. z.o.o.) [Z2]. Kolejnym efektem współpracy są powstałe wspólne publikacje. Dwie zostały zamieszczone w wysoko punktowanych czasopismach, indeksowanych w JCR [J4], [J11], a trzy przedstawiane na konferencjach indeksowanych w WoS [K1], [K9], [K13] wykazu osiągnięć.

Opis pozostałych osiągnięć publikacyjnych i naukowych

W trakcie swojej działalności zawodowej w okresie od czasu uzyskania stopnia doktora (2005r), jestem autorem lub współautorem 37 artykułów w czasopismach branżowych i współautorem rozdziału w książce. Dwadzieścia jeden z wymienionych artykułów opublikowanych zostało w czasopismach z listy JCR (na podstawie listy A wykazu czasopism MNIŚW). Przedstawiłem samodzielnie lub jako współautor 29 artykułów na konferencjach krajowych lub zagranicznych. Jedenaście z nich jest indeksowanych w bazie WoS. Sumaryczny współczynnik IF opublikowanych artykułów wynosi 63,847 (pozycje [J1] – [J3] mają podany IF za rok 2022), natomiast liczba uzyskanych punktów wg listy MNIŚW/MEiN to 598,5 do roku 2018 włącznie i 1405 od roku 2019 (z afiliacją AGH odpowiednio: 523,5 i 1325). Posiadam indeks Hirscha 9 według bazy Web of Science i 10

według bazy Scopus oraz Google Scholar. Liczba cytowań/bez autocytowań moich prac wynosi 286/245 wg WoS, 373, wg Scopus i 556 wg GS [Z6] – [Z9].

Wykonałem 15 recenzji artykułów: 6 dla czasopism międzynarodowych z listy A MNiSW/MEiN, 7 dla czasopism krajowych i 2 z międzynarodowej konferencji indeksowanej w bazie WoS.

Prowadziłem badania z naukowcami z 3 uniwersytetów zagranicznych (University College Cork, Nazarbayev University, Thapar Institute of Engineering and Technology), w efekcie czego powstało 6 publikacji [J10], [J11], [N2], [K4], [K9], [K13].

Jestem współautorem 13 zgłoszeń patentowych i uzyskałem 30 patentów o zasięgu krajowym i międzynarodowym [P1] – [P13].

Jestem członkiem IEEE, IEEE Industrial Electronics Society i IEEE Power Electronics Society.

Byłem promotorem pomocniczym w dwóch ukończonych przewodach doktorskich.

Otrzymałem indywidualną (2008r) i zespołową (2010r) Nagrodę Rektora AGH za osiągnięcia naukowe.

Tabelaryczne zestawienie najważniejszych osiągnięć znajduje się w załączniku [Z5].

5. Informacja o wykazywaniu się istotną aktywnością naukową albo artystyczną realizowaną w więcej niż jednej uczelni, instytucji naukowej lub instytucji kultury, w szczególności zagranicznej.

W ramach wykazywania się istotną aktywnością naukową w więcej niż jednej uczelni, prowadziłem wspólne badania z pracownikami naukowymi z trzech instytucji: University College Cork, Department of Electrical Engineerin (Cork, Irlandia) (2015), Nazarbayev University, Department of Electrical and Computer Engineering (Astana, Kazachstan) (2018) i Thapar Institute of Engineering and Technology (Patiala, Indie) (2021r-2022).

Jako wynik pierwszej aktywności (University College Cork) powstały publikacje [J11], [K9], [K13], prezentowane na konferencjach i w czasopiśmie. W 2016 i 2017 roku zostały zaprezentowane na konferencjach indeksowanych w WoS prace [K9], [K13]. W kolejnym roku powstała publikacja w IEEE Transaction on Power Electronics [J11]. Prace moje skupiały się na optymalizacji obwodu mocy pod kątem eliminacji zakłóceń i minimalizacji strat mocy, jak również na projektowaniu, doborze parametrów i pracach uruchomieniowych obwodu mocy dwufazowego przekształtnika podnoszącego napięcie, wykonanego z użyciem tranzystorów MOSFET. Prowadziłem badania układu oraz analizowałem i opracowałem ich końcowe wyniki.

Wynikiem drugiej aktywności (Nazarbayev University) jest publikacja w czasopiśmie IET Power Electronics [J10]. Moje badania związane były z optymalizacją obwodu mocy układu: analizą zakłóceń i ewaluacją obwodu w celu ich eliminacji oraz z analizą wyników i opracowaniem wniosków.

Trzecią aktywnością są wspólne badania z Thapar Institute of Engineering and Technology nad wspólnym projektem pt. „Development of Single Source 3-Phase High-Power-Density Switched-

Capacitor Multilevel Boost Inverter” (Badania rozwojowe jednoźródłowego trójfazowego wielopoziomowego falownika typu boost z przełączanymi kondensatorami o dużej gęstości mocy) w ramach programu wymiany bilateralnej naukowców pomiędzy Rzeczpospolitą Polską a Republiką Indii NAWA [Z4a], [Z4b]. Umowa dotycząca projektu została podpisana na lata 2021-2022. W badaniach zajmowałem się rezonansowymi układami z przełączanymi kondensatorami, obwodami mocy i sterownikami tranzystorów. Z powodu pandemii badania i współpraca odbywały się w formie zdalnej. W efekcie prowadzonych wspólnych prac powstały dwie publikacje: [N2] i [K4]. Współpraca jest nadal kontynuowana, czego efektem jest zgłoszony kolejny artykuł „A Novel Single-phase Five-level Transformerless Self-Balanced Self-Boosting Inverter for Photovoltaic Applications” do czasopisma IEEE Open Journal of Power Electronics, indeksowanego w JCR.

Oprócz publikacji powstałych w efekcie działalności w innych ośrodkach, szczegółowy opis pozostałych osiągnięć przedstawiłem w poprzednim rozdziale, w opisie zrealizowanych oryginalnych osiągnięć.

6. Informacja o osiągnięciach dydaktycznych, organizacyjnych oraz popularyzujących naukę lub sztukę.

A) Aktywny udział w międzynarodowych i krajowych konferencjach naukowych

Przedstawienie 29 artykułów na 20 konferencjach krajowych i międzynarodowych. 11 konferencji było indeksowanych w bazie WoS. Czynny udział w 8 konferencjach – przedstawienie 8 referatów (nazwy konferencji wraz z tytułami artykułów wymieniono w punkcie II.7 Wykazu osiągnięć)

B) Udział w komitetach organizacyjnych międzynarodowych i krajowych konferencji naukowych

XVII sympozjum **Energoelektronika w Nauce i Dydaktyce ENID**, 2018, Kraków/Białka Tatrzańska,

C) Udział w konsorcjach i sieciach badawczych

Międzynarodowe Konsorcjum Badawcze stworzone na potrzeby realizacji projektu „**Nowa generacja elementów indukcyjnych do wysokoczęstotliwościowych przekształtników mocy**” POIG.01.04.00-12- 203/12, NCBiR, 2012-2015, „Nowa generacja elementów indukcyjnych do wysokoczęstotliwościowych przekształtników mocy”, wykonawca

(W skład konsorcjum wchodziły następujące jednostki badawczo rozwojowe: firma dtw sp.z. o. o., firma SMA Solar Technology (Niemcy), University College of Cork (Irlandia)), Za realizację projektu POIG.01.04.00-12- 203/12, została przyznana POLSKA NAGRODA INTELIGENTNEGO ROZWOJU 2017

D) Zgłoszone przedmioty, budowa laboratorium

1. Autorstwo lub współautorstwo zajęć wykładowych, ćwiczeń audytoryjnych i laboratoryjnych przedmiotów zgłoszonych i realizowanych w latach 2005-2023

- „Energoelektronika” (wykład, ćwiczenia laboratoryjne),

- „Oprogramowanie CAD - komputerowe wspomaganie projektowania” (ćwiczenia laboratoryjne),
- „Projektowanie Układów Energoelektronicznych – wybrane zagadnienia” (wykład, ćwiczenia laboratoryjne),
- „Zastosowania Energoelektroniki” (wykład, ćwiczenia audytoryjne i laboratoryjne),
- „Wybrane Zastosowania Energoelektroniki” (wykład, ćwiczenia laboratoryjne),
- „Inżynieria Elektryczna” (wykład, ćwiczenia audytoryjna),
- „Inteligentne Systemy Zasilania i Zabezpieczeń” (wykład, ćwiczenia laboratoryjne),
- „Układy Energoelektroniczne” (ćwiczenia laboratoryjne)
- „Poprawa Jakości Energii Elektrycznej w sieciach zakładowych” (ćwiczenia laboratoryjne)
- „Układy do Poprawy Jakości Energii Elektrycznej” (ćwiczenia laboratoryjne),
- „Napęd Elektryczny i Energoelektronika” (ćwiczenia laboratoryjne)

2. Budowa Laboratorium Energoelektroniki Praktycznej od 2016r

- współautorstwo koncepcji zmiany programu nauczania Energoelektroniki (koncepcja była prezentowana w trakcie wystąpienia na konferencji ENID 2018),
- udział w opracowaniu programu zajęć w ramach Laboratorium Energoelektroniki praktycznej,
- udział z opracowaniu i zaprojektowaniu stanowisk dydaktycznych,

3. Budowa nowego Laboratorium Energoelektroniki dla studentów i doktorantów od 2019r

- współautorstwo koncepcji zasilania (możliwość przyłączenia odnawialnych źródeł energii elektrycznej), organizacji, wyposażenia,
- udział w opracowaniu i zaprojektowaniu stanowisk dydaktycznych

E) Zajęcia dla studentów w ramach programów międzynarodowych

Zajęcia prowadzone w języku angielskim:

1. **Prowadzenie zajęć dydaktycznych w ramach programu Erasmus** (Napęd Elektryczny i Energoelektronika, 2016)
2. **Prowadzenie zajęć ze studentem praktykantem z Turcji** (Energoelektronika, 2015)
3. **Prowadzenie zajęć dydaktycznych w ramach programu Erasmus** (Układy Energoelektroniczne, 2014)
4. **Prowadzenie zajęć dydaktycznych dla doktorantów obcokrajowców** (Energoelektronika, 2014)

F) Opieka naukowa nad studentami

1. **Promotorstwo około 80 prac magisterskich i inżynierskich**, na studiach jednolitych, pierwszego i drugiego stopnia w latach 2005-2023. Kilka z prac zostało wyróżnionych w konkursach SEP oraz Engineer 4 Science 2022 na najlepszą pracę dyplomową
2. **Opieka naukowa nad referatami Koła Naukowego Elektroniki Przemysłowej** (w latach 2002 – 2013)
3. **Udział w Sekcji Elektroniki Przemysłowej** w ramach obrad dorocznej sesji studenckich kół naukowych pionu hutniczego (2003-2011)

G) Opieka naukowa nad doktorantami w charakterze opiekuna naukowego lub promotora pomocniczego

1. mgr inż. Jakub Hachlowski: „Przekształtnik rezonansowy z przełączanym kondensatorem do kontroli napięć w gałęzi szeregowo połączonych kondensatorów”, promotor: prof. dr hab. inż. R. Stala – **rozprawa doktorska obroniona**
2. mgr inż. Paweł Błaszczuk: „Research on the Hex-Y Modular Multilevel Converter Topology for Low Speed Drives” („Badania możliwości zastosowania topologii przekształtnika wielopoziomowego typu Hex-Y w aplikacjach napędów bezpośrednich niskich częstotliwości”), promotor: prof. dr hab. inż. S. Piróg – **rozprawa doktorska obroniona**

H) Udział w komisjach organizacyjnych

1. **Komisja egzaminacyjnej i dyplomującej na 1.stopniu kształcenia AGH** – członek
2. **Komisja wyborczej AGH** – członek

I) Międzynarodowe i krajowe nagrody za działalność naukową

1. **Nagroda Rektora AGH, zespołowa, III-stopnia za osiągnięcia naukowe, rok: 2010**
2. **Nagroda Rektora AGH, indywidualna, III-stopnia za osiągnięcia naukowe, rok: 2008**

J) Inne otrzymane nagrody i wyróżnienia

1. **Medal Komisji Edukacji Narodowej** za osiągnięcia dydaktyczne (2015 r.), Ministerstwo Nauki i Szkolnictwa Wyższego
2. **5. Nagród Stowarzyszenia Elektryków Polskich** za opiekę promotorską nad dyplomowymi pracami magisterskimi
3. **Wyróżnienie I stopnia w konkursie „Engineer 4 Science 2022”** za opiekę promotorską nad pracą dyplomową

7. Oprócz kwestii wymienionych w pkt. 1-6, wnioskodawca może podać inne informacje, ważne z jego punktu widzenia, dotyczące jego kariery zawodowej.

Stwierdzam, że w ramach wypełnienia wymogów Art. 219. ust. 1 Ustawy:

- 1) **posiadam stopień doktora**
- 2) **przedstawiłem 1 cykl powiązanych tematycznie artykułów naukowych zgodnie z art. 219 ust. 1. pkt 2b Ustawy oraz opis zrealizowanych innych osiągnięć naukowych i projektowych**
- 3) **przewodziłem badania z pracownikami naukowymi z University College Cork, Department of Electrical Engineerin (Cork, Irlandia) w wyniku czego powstała publikacja [J11] w czasopiśmie IEEE Transaction on Power Electronics indeksowanym w bazie JCR (IF=7,224) oraz dwa artykuły prezentowane na konferencjach indeksowanych w bazie WoS: [K9], [K13];**

prowadziłem badania z Nazarbayev University, Department of Electrical and Computer Engineering (Astana, Kazachstan) w wyniku czego powstała publikacja [J10] w czasopiśmie IET Power Electronics indeksowanym w bazie JCR (IF=2,672);

prowadziłem również badania z pracownikami naukowymi z Thapar Institute of Engineering and Technology (Patiala, Indie) w wyniku czego powstała publikacja [N2] i artykuł konferencyjny [K4].

Literatura:

- [1] S. Park, S. Park, J. Yu, Y. Jung and C. Won, "Analysis and Design of a Soft-Switching Boost Converter With an HI-Bridge Auxiliary Resonant Circuit," *IEEE Transactions on Power Electronics*, vol. 25, DOI: 10.1109/TPEL.2010.2046425, no. 8, pp. 2142-2149, Aug. 2010.
- [2] S. Park, G. Cha, Y. Jung and C. Won, "Design and Application for PV Generation System Using a Soft-Switching Boost Converter With SARC", *IEEE Transactions on Industrial Electronics*, vol. 57, DOI: 10.1109/TIE.2009.2036025, no. 2, pp. 515-522, Feb. 2010.
- [3] Wei Qian, Xi Zhang and Zhe Li, "Design and operation analysis of a novel coupled-inductor based soft switching boost converter with an auxiliary switch," in *2016 IEEE 8th Int. Power Electron. and Motion Control Conf. (IPEMC-ECCE Asia)*, DOI: 10.1109/IPEMC.2016.7512697, pp. 2534-2537, Hefei, 2016.
- [4] Yungtaek Jang and M. M. Jovanovic, "A new, soft-switched, high-power-factor boost converter with IGBTs," *IEEE Trans. on Power Electronics*, vol. 17, DOI: 10.1109/TPEL.2002.801002, no. 4, pp. 469-476, July 2002.
- [5] S. Cetin, "Power-Factor-Corrected and Fully Soft-Switched PWM Boost Converter," *IEEE Transactions on Industry Applications*, vol. 54, DOI: 10.1109/TIA.2018.2821101 no. 4, pp. 3508-3517, July-Aug. 2018.
- [6] B. Wang, T. Q. Zheng and J. Zhang, "Voltage controlled variable capacitor based snubber for the further reduction of IGBT's turn-off loss," in *2014 IEEE Energy Conversion Congress and Exposition (ECCE)*, Pittsburgh, PA, 2014, DOI: 10.1109/ECCE.2014.6953499, pp. 935-940.
- [7] J. Bauman and M. Kazerani, "A Novel Capacitor-Switched Regenerative Snubber for DC/DC Boost Converters," *IEEE Trans. on Industrial Electron.*, vol. 58, DOI: 10.1109/TIE.2010.2046576, no. 2, pp. 514-523, Feb. 2011.
- [8] T. Mishima, Y. Takeuchi and M. Nakaoka, "Analysis, Design, and Performance Evaluations of an Edge-Resonant Switched Capacitor Cell-Assisted Soft-Switching PWM Boost DC–DC Converter and Its Interleaved Topology," *IEEE Transactions on Power Electronics*, vol. 28, DOI: 10.1109/TPEL.2012.2227504, no. 7, pp. 3363-3378, July 2013.
- [9] Aksoy, I.; Bodur, H.; Bakan, A. F. A New ZVT-ZCT-PWM DC–DC Converter. *IEEE Transactions on Power Electronics*, 2010, 25, 2093-2105
- [10] Li, Z.; Qian, W.; Zhang, X. An Optimized Zero-Voltage Zero-Current Transition Boost Converter Realized by Coupled Inductor. *IEEE Transactions on Power Electronics*, 2019, 34, 8882-8893.
- [11] Akin, B. "An Improved ZVT–ZCT PWM DC–DC Boost Converter With Increased Efficiency", *IEEE Transactions on Power Electronics*, 2014, 29, 1919-1926.
- [12] Bodur, H.; Yildirmaz, S. "A New ZVT Snubber Cell for PWM-PFC Boost Converter", *IEEE Transactions on Industrial Electronics*, 2017, 64, 300-309.
- [13] M. Mohammadi, E. Adib and M. R. Yazdani, "Family of Soft-Switching Single-Switch PWM Converters With Lossless Passive Snubber," *IEEE Transactions on Industrial Electronics*, vol. 62, DOI: 10.1109/TIE.2014.2371436 no. 6, pp. 3473-3481, June 2015.
- [14] H. Choe, Y. Chung, C. Sung, J. Yun and B. Kang, "Passive Snubber for Reducing Switching-Power Losses of an IGBT in a DC–DC Boost Converter," in *IEEE Transactions on Power Electronics*, vol. 29, DOI: 10.1109/TPEL.2014.2304551, no. 12, pp. 6332-6341, Dec. 2014.
- [15] J. A. Lambert, J. B. Vieira, L. Carlos de Freitas, L. dos Reis Barbosa and V. J. Farias, "A boost PWM soft-single-switched converter with low voltage and current stresses," *IEEE Transactions on Power Electronics*, vol. 13, DOI: 10.1109/63.654956 no. 1, pp. 26-35, Jan. 1998.

- [16] D. Gerber and J. Biela, "Interleaving of a Soft-Switching Boost Converter Operated in Boundary Conduction Mode," *IEEE Trans. on Plasma Science*, vol. 43, DOI: 10.1109/TPS.2015.2422476 no. 10, pp. 3374-3380, Oct. 2015.
- [17] Yao, Z. ;Lu, S. "A Simple Approach to Enhance the Effectiveness of Passive Currents Balancing in an Interleaved Multiphase Bidirectional DC-DC Converter", *IEEE Transactions on Power Electronics* 2019, 34, 7242-7255.
- [18] Hsieh, Y. -C.; Hsueh, T. -C.; Yen, H. C. "An Interleaved Boost Converter With Zero-Voltage Transition", *IEEE Transactions on Power Electronics*, 2009, 24, 973-978.
- [19] Van den Bossche, A.; Valtchev, V.; Ghijselen, J.; Melkebeek, J. "Soft-switching boost converter for medium power applications", In Proceedings of the 1998 International Conference on Power Electronic Drives and Energy Systems for Industrial Growth, Perth, WA, Australia, 1998.
- [20] M. W. Gekeler, "Soft switching three level inverter with passive snubber circuit (S3L inverter)", in *Proceedings of the 2011 14th European Conf. on Power Electronics and Applications*, Birmingham, 2011, pp. 1-10.
- [21] M. W. Gekeler, "Soft switching three level inverter (S3L inverter)," in *2013 15th European Conference on Power Electronics and Applications (EPE)*, DOI: 10.1109/EPE.2013.6631756, , pp. 1-10, Lille, 2013.
- [22] W. Mazgaj, Z. Szular and B. Rozegnal, "Soft Switching System with Safe Connections of Capacitors and Inductors in Three-phase Two-level Voltage Source Inverter," in *IEEE Transactions on Power Electronics*, June 2021, vol. 36, iss. 6, pp. 6443 – 6456. doi: <https://doi.org/10.1109/TPEL.2020.3036171>
- [23] K. Shi, J. Deng, A. Zhao, D. Xu, "Soft-switching SiC power electronic conversion for distributed energy resources and storage applications", *Journal of Modern Power Systems and Clean Energy*, Vol. 7, Iss. 5, Sept. 2019, pp. 1340 – 1354, DOI: 10.1007/s40565-019-0560-3
- [24] J. W. Kolar, H. Ertl, L. L. Erhardt and F. C. Zach, "Analysis of turn-off behavior and switching losses of a 1200 V/50 A zero-voltage or zero-current switched IGBT," Conference Record of the 1991 IEEE Industry Applications Society Annual Meeting, 28 Sept. 1991 - 04 Oct. 1991 Dearborn, , MI, USA, 1991, pp. 1508-1514 vol.2. doi: 10.1109/IAS.1991.178060
- [25] M. Yamamoto, H. Iwamoto, E. Miraki, T. Horiuchi, Y. Sugawara and M. Nakaoka, "3-level 3-phase voltage-fed soft-switching inverter with new space voltage vector modulation scheme and its feasible evaluations" 2000 Eighth International Conference on Power Electronics and Variable Speed Drives (IEE Conf. Publ. No. 475), 18-19 September 2000, London, UK, DOI: 10.1049/cp:20000305
- [26] Y. Liu, W. Wu, F. Blaabjerg, H. Shu-hung Chung, "A Modified Two-Level Three-Phase Quasi-Soft-Switching Inverter" , 2014 IEEE Applied Power Electronics Conference and Exposition - APEC 2014, 16-20 March 2014, Fort Worth, TX, USA, DOI: 10.1109/APEC.2014.6803319
- [27] Y. Sahin, N. S. Ting, E. Akboy, I. Aksoy. "A New Soft Switching Three Level T-Type Inverter", 2016 10th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG), 29 June 2016 - 01 July 2016, Bydgoszcz, Poland, DOI: 10.1109/CPE.2016.7544206
- [28] Y. Yisheng, C. Min, Q. Zhaoming, "A Soft-Switching Interleaved Three-Level Inverter", 2010 Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), 21-25 February 2010, Palm Springs, CA, USA, DOI: 10.1109/APEC.2010.5433430
- [29] M. Yamamoto, S. Sato, E. Hiraki and M. Nakaoka, "Auxiliary Active Resonant Commutated Snubber- Assisted 3-Level 3-Phase Voltage Source Soft-Switching Inverter", Proceedings of the Power Conversion Conference-Osaka 2002 (Cat. No. 02TH8579), 02-05 April 2002, Osaka, Japan, DOI: 10.1109/PCC.2002.998151
- [30] P. Geng, W. Wu, M. Huang, F. Blaabjerg, "Efficiency Analysis on a Two-level Three-Phase Quasi-Soft-Switching Inverter", 2013 Twenty-Eighth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), 17-21 March 2013, Long Beach, CA, USA, DOI: 10.1109/APEC.2013.6520452
- [31] J. Yin, X. Yao, J. Li, "A Zero-Current-Transition Soft-Switching Technique for T-type NPC Three-Level Inverter" *IET Power Electronics*, Volume 16, Issue 4, Mar 2023, Pages 519-698, DOI: <https://doi.org/10.1049/pel2.12404>
- [32] N. S. Ting, Y. Sahin, M. C. Ozgenel, "Design and Implementation of a Flyback-Assisted Wide-Range Fully Soft-Switched T-Type Inverter" *IEEE Transactions on Power Electronics*, Volume: 38, Issue: 7, July 2023, pp. 8643 – 8653, DOI: 10.1109/TPEL.2023.3266869
- [33] Li S, Xie W, Smedley K. M., "A Family of an Automatic Interleaved Dickson Switched-Capacitor Converter and Its ZVS Resonant Configuration", *IEEE Transactions on Industrial Electronics*, Vol. 66, No. 1, (2019), 255-264
- [34] K. K. Law, K. W. E. Cheng, Y. P. Benny Yeung, "Design and Analysis of Switched-Capacitor-Based Step-Up Resonant Converters", *IEEE Transactions On Circuits And Systems*, Vol. 52, No. 5, (2005), 943-948
- [35] Salehian A., Hashemi S. S., Beiranvand R., Yazdian A., "Simulation of a Step-up Resonant Switched-Capacitor Converter under the CCM Operation Mode", *10th International Power Electronics, Drive Systems and Technologies Conference (PEDSTC)*, (2019), 230-235
- [36] Siddique R. A., Ferdous J., Islam I., "Switched Capacitor Based Soft-Switching DC-DC Boost Converter for High Voltage Gain", *8th International Conference on Electrical and Computer Engineering*, (2014), 820-823

- [37] Axelrod B., Berkovich Y., Ioinovici A., "Switched-Capacitor/Switched-Inductor Structures for Getting Transformerless Hybrid DC–DC PWM Converters", *IEEE Transactions On Circuits And Systems*, Vol. 55, No. 2, (2008), 687-696
- [38] Y.-E. Wu, Y. T. Ke, "A Novel Bidirectional Isolated DC-DC Converter With High Voltage Gain and Wide Input Voltage" *IEEE Transactions on Industrial Electronics*, Vol. 36, No. 7, July 2021, 7973-7985, DOI: 10.1109/TPEL.2020.3045986
- [39] Z. Yan, J. Zeng, Z. Guo, R. Hu, J. Liu, "A Soft-Switching Bidirectional DC–DC Converter With High Voltage Gain and Low Voltage Stress for Energy Storage Systems", *IEEE Transactions on Industrial Electronics*, Vol. 68, No. 8, August 2021,
- [40] Yeung Y.P.B., Cheng K.W.E., Ho S., Law L.K.K., Sutanto D., "Unified Analysis of Switched-Capacitor Resonant Converters", *IEEE Transactions on Industrial Electronics* 51(4):864–873. DOI:10.1109/TIE.2004.831743
- [41] Cao D, Jiang S, Peng FZ "Optimal Design of a Multilevel Modular Capacitor-Clamped DC–DC Converter", *IEEE Transactions on Power Electronics* 28(8):3816–3826. DOI:10.1109/TPEL.2012.2231438
- [42] Muller L., Kimball J.W., "A Dynamic Model of Switched-Capacitor Power Converters", *IEEE Transactions on Power Electronics* 29(4):1862–1869. DOI:10.1109/TPEL.2013.2264756
- [43] Cao D., Peng F.Z., "A Family of Zero Current Switching Switched-Capacitor dc-dc Converters", Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), pp 1365–1372, DOI:10.1109/ECCE.2009.5316088
- [44] Cao D., Peng F.Z., "Zero-Current-Switching Multilevel Modular Switched-Capacitor DC–DC Converter", *IEEE Transactions on Industry Applications*, 46(6):2536–2544.
- [45] Lee Y.S., Ko Y.P., Cheng M.W., Liu L.J., "Multiphase Zero-Current Switching Bidirectional Converters and Battery Energy Storage Application", *IEEE Transactions on Power Electronics* 28(8):3806–3815. DOI:10.1109/TPEL.2012.2227822
- [46] Ye Y., Cheng K.W.E., Liu J., Xu C., "A Family of Dual-Phase-Combined Zero-Current Switching Switched-Capacitor Converters", *IEEE Transactions on Power Electronics* 29(8):4209–4218, DOI:10.1109/TPEL.2013.2290733
- [47] Hamo E., Cervera A., Peretz M.M., "Multiple Conversion Ratio Resonant Switched-Capacitor Converter With Active Zero Current Detection", *IEEE Transactions on Power Electronics* 30(4):2073–2083. DOI:10.1109/TPEL.2014.2326005
- [48] Parastar A., Seok J.K., "High-Gain Resonant Switched-Capacitor Cell-Based DC/DC Converter for Offshore Wind Energy Systems", *IEEE Transactions on Power Electronics* Year: 2015, Vol.30, Issue: 2, 644–656. DOI:10.1109/TPEL.2014.2314110
- [49] Keiser O., Steimer P.K., Kolar J.W., "High Power Resonant Switched-Capacitor Step-Down Converter", IEEE Power Electronics Specialists Conference, Rhodes, pp 2772–2777. DOI:10.1109/PESC.2008.4592365
- [50] Scott M. J., Zou K., Wang J., Chen C., Su M., Chen L., "A Gallium Nitride Switched-Capacitor Circuit Using Synchronous Rectification", in *IEEE Transactions on Industry Applications*, vol. 49, no. 3, pp. 1383-1391, May-June 2013.
- [51] Kuo-Ching Tseng, Chi-Chih Huang, "High step-up high-efficiency interleaved converter with voltage multiplier module for renewable energy system", *IEEE Transactions on Industrial Electronics*, vol.61, no.3, pp.1311,1319, March 2014.
- [52] Andersen R.L., Lazzarin T.B., Barbi I., "A 1-kW step-up/step-down switched-capacitor AC–AC converter", *IEEE Transactions on Power Electronics*, vol.28, no.7, pp.3329,3340, July 2013.
- [53] Lazzarin T., Barbi I., Andersen R., "A switched-capacitor three-phase AC-AC converter", *IEEE Transactions on Industrial Electronics*, vol.62, no.2, pp.735,745, Feb. 2015.
- [54] H. Khan, M. Forouzesh, Y. P. Siwakoti, L. Li, F. Blaabjerg, "Switched Capacitor Integrated $(2n + 1)$ -Level Step-Up Single-Phase Inverter", *IEEE Transactions on Power Electronics*, Volume: 35, Issue: 8, August 2020, pp. 8248 – 8260, DOI: 10.1109/TPEL.2019.2963344
- [55] J. S. M. Ali, A. Hota, N. Sandeep, D. J. Almahles, "A Single-Stage Common Ground-Type Transformerless Five-Level Inverter Topology", *IEEE Journal of Emerging and Selected Topics in Power Electronics*, Volume: 10, Issue: 1, February 2022, pp. 837 – 845, DOI: 10.1109/JESTPE.2021.3095125
- [56] Motto, E.; Donlon, J.; Tabata, M.; Takahashi, H.; Yu, Y.; Majumdar, G. "Application characteristics of an experimental RB-IGBT (reverse blocking IGBT) module", In Proceedings of the Conference Record of the 2004 IEEE Industry Applications Conference, 2004. 39th IAS Annual Meeting, Seattle, WA, USA, 3–7 October 2004; Volume 3.
- [57] Vaidya, M.; Naugarhiya, A.; Verma, S.; Mishra, G.P. "Collector Engineered Bidirectional Insulated Gate Bipolar Transistor with Low Loss", *IEEE Transactions on Electron Devices* 2022, 69, 1604–1607. <https://doi.org/10.1109/TED.2022.3141989>.
- [58] Xu, X.; Chen, W.; Wang, F.; Sun, R.; Liu, C.; Xia, Y.; Xin, Y.; Zhou, Q.; Li, Z.; Zhang, B. "An Ultralow Loss N-channel RB-IGBT with P-drift Region", In Proceedings of the 2020 32nd International Symposium on Power Semiconductor Devices and ICs (ISPSD), Vienna, Austria, 13–18 September 2020; pp. 455–458. <https://doi.org/10.1109/ISPSD46842.2020.9170052>.

- [59] Kim, U.-J.; Oh, S.-G. "New Sub-Module with Reverse Blocking IGBT for DC Fault Ride-Through in MMC-HVDC System", *Energies* 2021, 14, 1551. <https://doi.org/10.3390/en14061551>.
- [60] Yang, X.; Xue, Y.; Chen, B.; Mu, Y.; Lin, Z.; Zheng, T.Q.; Igarashi, S. "Reverse-blocking modular multilevel converter for battery energy storage systems", *Journal of Modern Power Systems and Clean Energy* 2017, 5, 652–662. <https://doi.org/10.1007/s40565-017-0300-5>.
- [61] Yang, X.; Xue, Y.; Chen, B.; Lin, Z.; Mu, Y.; Zheng, T.Q.; Igarashi, S. "Reverse blocking sub-module based modular multilevel converter with DC fault ride-through capability", In Proceedings of the 2016 IEEE Energy Conversion Congress and Exposition (ECCE), Milwaukee, WI, USA, 18–22 September 2016. <https://doi.org/10.1109/ecce.2016.7855403>.
- [62] Liu, Y.; Duan, Z.; Chen, Q.; Li, B.; Ban, M.; Li, Z. "MMC-modified sub-module structure with double reverse blocking IGBTs", *Journal of Power Electronics*, 2023, 23, 434–444. <https://doi.org/10.1007/s43236-022-00550-7>.
- [63] Tuan, D.A.; Vu, P.; Lien, N.V. "Design and Control of a Three-Phase T-Type Inverter using Reverse-Blocking IGBTs", *Eng. Technol. Appl. Sci. Res.* 2021, 11, 6614–6619. <https://doi.org/10.48084/etasr.3954>.
- [64] Singh, A.K.; Jeyasankar, E.; Das, P.; Panda, S.K. "A matrix-based nonisolated three-phase AC–DC rectifier with large step-down voltage gain", *IEEE Transactions on Power Electronics* 2017, 32, 4796–4811. <https://doi.org/10.1109/tpel.2016.2596842>.
- [65] di Benedetto, M.; Lidozzi, A.; Solero, L.; Crescimbeni, F.; Grbovic, P.J. "Reliability and Real-Time Failure Protection of the Three-Phase Five-Level E-Type Converter", *IEEE Transactions on Industry Applications* 2020, 56, 6630–6641. <https://doi.org/10.1109/TIA.2020.3019358>.
- [66] Grbovic, P.J.; Gruson, F.; Idir, N.; Le Moigne, P. "Turn-on Performance of Reverse Blocking IGBT (RB IGBT) and Optimization Using Advanced Gate Driver", *IEEE Transactions on Power Electronics* 2010, 25, 970–980. <https://doi.org/10.1109/TPEL.2009.2031805>.
- [67] Zhou, D.; Sun, K.; Liu, Z.; Huang, L.; Matsuse, K.; Sasagawa, K. "A Novel Driving and Protection Circuit for Reverse-Blocking IGBT Used in Matrix Converter", *IEEE Transactions on Industry Applications* 2007, 43, 3–13. <https://doi.org/10.1109/TIA.2006.886422>.
- [68] Zhou, D.; Liu, Z.; Kong, P.; Sun, K.; Huang, L.; Sasagawa, K. "An improved driving and protection circuit for reverse blocking IGBT", In Proceedings of the 2004 IEEE 35th Annual Power Electronics Specialists Conference (IEEE Cat. No.04CH37551), Aachen, Germany, 20–25 June 2004. <https://doi.org/10.1109/PESC.2004.1355725>.
- [69] Dustert, C.; Volke, "A. Implement Gate Drivers for 3-Level NPC2 Modules with Reverse-Blocking IGBTs", *Electronic Design*, 6 April 2015.
- [70] Wang, X.; Li, Q.; Wang, S.; Wang, X.; Fu, Y. "Design of Driving and protection circuit for Submodule based on cascaded H-bridge STATCOM", *IOP Conf. Ser. Mater. Sci. Eng.* 2018, 366, 012074. <https://doi.org/10.1088/1757-899x/366/1/012074>.

.....
(podpis wnioskodawcy)