

Gliwice, 12.07.2021

dr hab. inż. Zbigniew Rymarski
 prof. uczelni
 Katedra Elektroniki, Elektrotechniki i Mikroelektroniki
 Wydział Automatyki, Elektroniki i Informatyki
 Politechnika Śląska
 44-100 Gliwice, ul. Akademicka 16
 e-mail: zrymarski@polsl.pl
 tel. kom. 602662249
 tel. 32 237 1950

S E K R E T A R I A T
 Rady Dyscypliny AEE

Wpłynęło dnia 15.07.2021
 Zarejestrowano pod nr
 Podpis Jm.....

Recenzja

pracy doktorskiej mgr. inż. Wojciecha Kołodziejkiego
 „Optymalizacja parametrów cyfrowych linearyzowanych modulatorów szerokości
 impulsów LPWM dla akustycznych wzmacniaczy klasy D”

Wybór tematu i cel pracy

Praca doktorska pana mgr. inż. Wojciecha Kołodziejkiego przedstawia algorytmy przetwarzania sygnałów do konwersji cyfrowych danych audio na sygnał o modulowanej szerokości impulsów (PWM) sterujący końcowym akustycznym wzmacniaczem klasy D zbudowanym w oparciu o architekturę mostka H z kluczującymi tranzystorami MOSFET.

Zastosowano dodatkowe przełączniki i sygnały sterujące przełącznikami typu LBDD (*Linearized Class-BD Double Sided Digital Pulse Width Modulation* - linearyzowana modulacja dwu-brzegowa trzy-poziomowa) tworząc architekturę wzmacniacza klasy BD ze zrównoważonym wyjściem w trybie wspólnym (stałe napięcie wspólne wzmacniacza), co umożliwi realizację bez-filtrowych wzmacniaczy klasy D. Linearyzacja w metodzie LBDD opiera się na dokładnym obliczeniu początku i końca impulsu PWM, dokładniejszym niż by to wynikało ze standardowej modulacji regularnej symetrycznej. W pracy przedstawiono oryginalne architektury modulatorów LBDD. Według autora zaproponowano nowe architektury (z dodatkowymi przełącznikami) – jednak niektóre są zbliżone do rozwiązań stosowanych w beztransformatorowych falownikach (np. HERIC) współpracujących z ogniwami fotowoltaicznymi - wzmacniaczy klasy BD pracujących w układzie z otwartą pętlą, utrzymujące stałe napięcie wspólne i o ograniczonej emisji zakłóceń elektromagnetycznych (EMI). Praca jest kompleksowa, to znaczy zaczyna się od obliczeń teoretycznych, potem przedstawiane są symulacje, a na koniec weryfikacja praktyczna z wykorzystaniem 32-bitowego mikroprocesora STM32F407VG.

Głównym badawczym celem pracy jest analiza algorytmów przetwarzania sygnałów niezbędnych do konwersji cyfrowych danych audio na sygnał o modulowanej szerokości impulsów i implementacja linearyzowanego modulatora LBDD z kompensacją wstępną, do sterowania stopnia końcowego wzmacniacza BD o zrównoważonym napięciu wspólnym.

Przedstawione i analizowane algorytmy kompensacji wstępnej obejmujące: interpolację, dokładne wyznaczenie początków i końców czasu trwania impulsów PWM (stosując nadpróbkiowanie i liniową aproksymację sygnału modulującego) oraz kształtowanie szumów kwantyzacji (przesunięcie szumów kwantyzatora do zakresu wyższych częstotliwości poza pasmo podstawowe sygnału), zostały przeanalizowane teoretycznie, podane symulacji w programie Matlab i zweryfikowane eksperymentalnie.

Analizowano przebieg napięcia sumacyjnego dla modulacji trój-poziomowej PWM i opracowano takie metody sterowania wzmacniaczami klasy BD, aby uzyskać stałe wyjściowe napięcie wspólne.

W rozprawie doktorskiej przedstawiono 4 tezy, które miały wykazać praktyczną przydatność opracowanej metody modulacji PWM do zastosowania we wzmacniaczach akustycznych klasy D bez wyjściowego filtra.

Pierwsza teza zakłada, że zaproponowana linearyzowana metoda modulacji szerokości impulsów z kompensacją wstępną umożliwi realizację w czasie rzeczywistym czterech podstawowych metod tej modulacji: LADS (linearyzowana modulacja dwu-poziomowa, jedno-brzegowa), LADD (linearyzowana modulacja dwu-poziomowa, dwu-brzegowa), LBDS (linearyzowana modulacja trój-poziomowa, jedno-brzegowa) i LBDD (linearyzowana modulacja trój-poziomowa, dwu-brzegowa) we wzmacniaczach akustycznych klasy D.

Druga teza zakłada, że każda ze zlinearyzowanych modulacji LADS, LADD, LBDS, LBDD, może być praktycznie zastosowana w cyfrowym modulatorze PWM tylko wtedy, gdy w algorytmie dokładnego obliczania początku i końca impulsu zostanie zastosowany proces rekwantyzacji, zastosowany kwantyzator hybrydowy zapewni kompromis pomiędzy liniowością charakterystyki przetwarzania, a niezbyt wysoką częstotliwością generatora taktującego kwantyzator licznikowy, przetwarzający jedynie starsze bity sygnału.

Trzecia teza zakłada, że zastosowanie modulatorów LPWM z kompensacją wstępną stwarza możliwość programowej symulacji wszystkich odmian analogowych wzmacniaczy klasy D, w tym wzmacniaczy BD z modulacją NBDD (naturalne próbkowanie, modulacja trój-poziomowa, dwu-brzegowa).

Czwarta teza zakłada, że modulatory LBDD i LPSC (PSC - *phase shifted carrier*) PWM są przystosowane do sterowania wzmacniaczami klasy BD ze zrównoważonym wyjściem w trybie wspólnym.

Wydaje się, że akustyczne wzmacniacze impulsowe o odpowiedniej jakości sygnału wyjściowego są przyszłością wzmacniaczy akustycznych o dużej mocy ze względu na swoją wysoką sprawność energetyczną, a przez to zwiększenie współczynnika mocy wyjściowej do objętości wzmacniacza. Problemem pozostaje jakość napięcia wyjściowego i praktyczna możliwość zastosowania układów mikroprocesorowych do przetwarzania sygnału. Autor zastosował procesor STM32F407VG, który ma pewne możliwości procesorów DSP (np. sprzętowe operacje na liczbach zmiennie-przecinkowych, szybkie i niezależnie pracujące przetworniki ADC i DAC z opcją pracy DMA, relatywnie wysoką częstotliwość wejściową liczników). Realizacja opisanych przez autora metod modulacji na tym popularnym procesorze wykazuje prawdziwość tezy.

Podsumowując, temat pracy jest zgodny z jej zawartością, a cel pracy jest istotny i przekłada się na praktyczne zastosowania. Autor ma spore dotychczasowe doświadczenia w zakresie projektowania impulsowych wzmacniaczy akustycznych, udokumentowane współautorstwem w 13 publikacjach w czasopiśmie i materiałach konferencyjnych z najbardziej renomowanej bazy Web of Science, 27 cytowań i index H=3, co świadczy o nośności prezentowanej tematyki. Wszystkie te publikacje dotyczą tematyki poruszanej w rozprawie doktorskiej. W rozprawie doktorskiej jest cytowanych 10 artykułów.

Treść pracy i uwagi ogólne

Przedstawiona do recenzji rozprawa doktorska liczy 139 stron, z czego 110 stron to właściwa rozprawa, a pozostałe 29 stron zawiera dodatek A.1 dotyczący wyznaczania przebiegów czasowych sygnałów z modulacją NPWM (naturalną PWM), dodatki A.2, A.3 i A.4 z kodami programów *.m pakietu Matlab oraz dodatek A.5 z kodami programu w języku C dla środowiska Keil μ Vision V5 dla mikrokontrolera STM32F407VG (stosowanego na płytkach uruchomieniowych Discovery).

Układ pracy jest nietypowy, po spisie treści autor umieścił wykaz literatury obejmujący 83 pozycje, z czego 10 z własnym współautorstwem, w większości z czasopiśm i konferencji umieszczonych w bazie Web of Science (gdzie autor ma 13 publikacji).

Na stronie 12 autor umieścił listę skrótów, która jednak nie obejmuje wszystkich podstawowych, najważniejszych skrótów umieszczonych w pracy, lub tylko ich fragmenty. Przykładowo NADS, NADD, NBDS, NBDD (dopiero opisane na str. 25), LADS, LADD, LBDS, LBDD, jest PSC PWM, ale LPSC PWM z tezy 4 już brak. Świadczy to o pewnym braku staranności przygotowania manuskryptu.

Pierwszy rozdział omawia typy modulacji stosowane we wzmacniaczach klasy D, uwzględniając dodatkowe próbkowanie. Celem autora są wzmacniacze pracujące w układzie otwartym. Autor omawia także wzmacniacze klasy D z modulatorami Σ - Δ pracującymi w układzie zamkniętym. We omówieniu wzmacniaczy z otwartą pętlą autor podkreśla, że UPWM – modulacja z równomiernym próbkowaniem (w innych źródłach nazywana modulacją regularną) wprowadza nieliniowość modulacji w stosunku do naturalnej modulacji sygnałem sinusoidalnym. Stąd konieczność linearyzacji modulacji UPWM poprzez nadpróbkowanie sygnału wejściowego i jego interpolację pomiędzy próbkami uzyskując LPWM (*Linearized PWM*). Autor twierdzi, że to są obecnie dwie główne metody realizacji modulatorów DPWM (*Digital PWM*). Następnie autor wstępnie omawia cztery standardowe modulacje DPWM – jedno i dwu zboczowe (autor używa określenia „brzegowe”) dwu- i trój-poziomowe. Autor wstępnie wskazuje na modulację NBDD (naturalna dwu-brzegowa, trój-poziomowa) jako najlepszą (o najniższym THD) pod względem parametrów sygnału różnicowego, jednak niekorzystną ze względu na zmienny sygnał wspólny (sumacyjny) powodujący duże zakłócenia elektromagnetyczne. Autor zapowiada, że w monografii przedstawi swoje rozwiązania umożliwiające uzyskanie stałego sygnału sumacyjnego przy modulacji NBDD. Warto jednak zwrócić uwagę, że zbliżone problemy zmiennego sygnału wspólnego są rozwiązywane w falownikach napięcia bez izolacji galwanicznej współpracujących z ogniwami fotowoltaicznymi (w tym przypadku chodzi o ograniczenie prądów upływu, ale niektóre rozwiązania sprzętowe są podobne).

W dalszym ciągu rozdziału 1 autor przedstawia cele badawcze i 4 tezy pracy. Cele badawcze dotyczą stworzenia algorytmów kompensacji wstępnej stosowanych w cyfrowym przetwarzaniu sygnałów w ramach bloków modułowych interpolacji, obliczania początku i końca impulsów, kształtowania szumów kompensacji. Cztery tezy pracy, już przytoczone we wstępie tej recenzji ogólnie dotyczą możliwości realizacji w praktycznym układzie, linearyzowanej modulacji dwu-brzegowej, trój-poziomowej w zmodyfikowanych mostkowych wzmacniaczach klasy BD o stałym napięciu wspólnym wyjściowym.

Rozdział pierwszy zawiera także omówienie zarysu pracy doktorskiej.

Rozdział drugi zawiera porównanie cyfrowych modulacji - UPWM - regularnych z równomiernym próbkowaniem z modulacjami naturalnymi NPWM. Warto zwrócić uwagę, że przy modulacji NBDD stosowany jest tak zwany pierwszy schemat modulacji (*Van der Broeck H.W., Miller M.: Harmonics in DC to AC converters of single phase uninterruptible power supplies. 17th International Telecommunications Energy Conference 1995, INTELEC '95, 29 October - 1 November 1995, pp. 653 - 658*), a istnieją również inne tzw. schematy modulacji w 3 poziomowej PWM.

Przedstawiono rysunki przebiegów czasowych sygnału wyjściowego różnicowego i wspólnego w modulacjach naturalnych oraz analizę za pomocą podwójnego szeregu Fouriera (dwóch zmiennych - częstotliwości modulującej i częstotliwości kluczowania). Taka analiza dla falowników napięcia ze stałą częstotliwością modulującą dla kilku typów modulacji PWM była przedstawiana wiele lat temu (przedstawiając tzw. model ścianowy):

Bowes S.R., Bird B.M.: Novel approach to the analysis and synthesis of modulation processes in power convertors. Proc. IEE, 122, (5), 1975, pp. 507 - 513.

Bowes S.R., Mech M.I.: New sinusoidal pulse width-modulated inverter. Proc. IEE, 122, (11), 1975, pp. 1279 - 1285.

Autor zastosował częstotliwość kluczowania jako wielokrotność (36) częstotliwości modulującej. Czy nie wystarczyło zatem przy symulacji przyjąć rozdzielczości $df=9,8$ kHz? W widmie pojawiają się harmoniczne o częstotliwości będącej kombinacjami wielokrotności obu tych częstotliwości. Czy przy takim założeniu (wielokrotności) nie warto było przeprowadzić znacznie prostszej analizy za pomocą pojedynczego szeregu Fouriera jednej zmiennej - częstotliwości modulującej? Ogólnym wnioskiem z rozdziału 2 jest podkreślenie zalet modulacji UBDD z koniecznością filtracji sygnału wspólnego wyjściowego.

Rozdział 3 przedstawia cyfrowe linearyzowane modulacje szerokości impulsów LADS i LADD PWM. Czemu w tym rozdziale wybrano te dwu-poziomowe modulacje, a nie trój-poziomowe, skoro one są one są zastosowane w pracy wraz z układami prowadzącymi do uzyskania stałego napięcia sumacyjnego? Przedstawiany interpolator ma na wejściu sygnał próbkowany z częstotliwością f_s , sygnał, który następnie przekształca na sygnał o wyższej częstotliwości próbkowania $F_c=Kf_s$, poprzez wstawienie próbek o wartościach zerowych pomiędzy każde dwie wejściowe próbki sygnału. Tak utworzony sygnał przechodzi przez filtr interpolujący. W rozdziale 3 przedstawiono algorytmy obliczania początków i końców impulsów PWM w linearyzowanych modulacjach LPWM. Pierwsza metoda, to aproksymacja interpolowanych próbek wielomianem i analityczne wyznaczanie punktu przecięcia z sygnałem piłokształtnym. Metoda ta wymaga dużych nakładów obliczeniowych. W linearyzowanej modulacji PWM do równomiernie rozłożonych próbek co okres kluczowania T_c wprowadza się Q dodatkowych próbek sygnału PCM i aproksymuje się sygnał modulujący odcinkami prostoliniowymi przechodzącymi przez interpolowane próbki. Tak obliczone położenia początku i końca impulsów wymagałyby bardzo dużej dokładności kwantyzatora (bardzo wysokiej częstotliwości generatora na jego wejściu) przy transformacji obliczonych czasów na szerokość impulsów PWM. Dlatego stosuje się rekwantyzator redukujący długość słowa bitowego obliczonych czasów, czyli zmniejszenie wymaganej rozdzielczości bez zmiany składowych widma sygnału PWM w pasmie podstawowym, a usuwa z pasma podstawowego (przesuwa w zakres wyższych, odfiltrowywanych później częstotliwości) generowane szumy kwantyzacji. Rys. 3.10 ma wprowadzone nieistniejące kody znaków („+” i „-”). Na str. 55 autor powołuje się „w przód” na równanie (5.17), które jest takie samo jak (3.46). Autor podaje za literaturą [74] wzór na funkcję transmitancji szumów zapewniającą największe tłumienie szumów kwantyzacji w pasmie podstawowym dla częstotliwości mniejszych od $F/6$. W rozdziale 3 przedstawiono także widma 4 omawianych w pracy linearyzowanych modulacji dla wartości współczynnika $Q=0$ (czyli bez nadpróbkowania, bez dodatkowych próbek w jednym okresie kluczowania). Zgodnie z oczekiwaniem uzyskano najmniejszy współczynnik THD dla sygnału wyjściowego różnicowego z modulacją LBDD (dwu-brzegową, trzy-poziomową).

W rozdziale 4 autor przedstawia konwertery cyfrowo-czasowe (*Digital to Time Converter*) budowane w oparciu o kwantyzatory cyfrowo-czasowe. Najpierw przedstawia prosty licznikowy kwantyzator cyfrowo-czasowy. Tabela 3.1 przedstawia rozdzielczość bitową zależną od częstotliwości generatora taktującego i częstotliwości kluczowania. Dlatego nawet stosując procesory z szybszym taktowaniem przy rozdzielczościach powyżej 10 bitów nie stosuje się czystych metod licznikowych. Zaletą kwantyzatora licznikowego jest liniowość. Autor przedstawia inną koncepcję kwantyzacji cyfrowo-czasowej zrealizowanej w oparciu o programowaną linię opóźniającą z odczepami (PTDL), którego największą zaletą jest niska częstotliwość wejściowa równa częstotliwości kluczowania. Rys. 4.3 jest nieco mylący, pokazując wyjście multiplexera bez sygnału wejścia sterującego multiplexera. Autor twierdzi, że praktyczna realizacja takiego wielobitowego kwantyzatora z linią opóźniającą jest trudna lub nierealna. Dlatego przedstawia następne rozwiązanie hybrydowego konwertera cyfrowo-czasowego (DTC), gdzie starsze bity słowa danych są przetwarzane metodą licznikową (jak najwięcej fizycznie realizowalnych bitów ze względu na liniowość metody

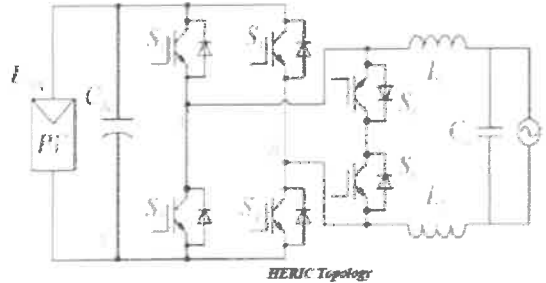
licznikowej), a jedynie młodszą metodą z linią opóźniającą z odczepami. Poprawę liniowości hybrydowego konwertera można uzyskać stosując pętlę synchronizacji opóźnienia (opóźnienie jest przyczyną nieliniowości) – Delay Locked Loop (DLL). Opisywane dotychczas konwertery przeznaczone były dla modulacji dwu-poziomowej, nowa przedstawiona koncepcja z DLL przeznaczona jest dla modulacji trój-poziomowej dwuzboczowej, gdzie trzeba wygenerować dwa, przesunięte w fazie o 180° przebiegi sterujące. Pętla DLL utrzymuje stałe opóźnienie pomiędzy impulsami na jej wejściu i wyjściu równe jednemu okresowi przebiegu zegarowego na wejściu linii opóźniającej. Autor na str. 82 dla częstotliwości kluczowania 220,5 kHz zrealizował dwukanałowe sterowanie wzmacniaczem BD stosując metodę licznikową do przetwarzania 8 starszych bitów i linię opóźniającą z pętlą DLL dla młodszych 4 bitów. Autor samodzielnie zaimplementował pętlę DLL ze zgrubnym i precyzyjnym sterowaniem opóźnienia w technologii UMC180 nm CMOS. Natomiast na str. 77 pisze o propozycji 11-bitowego (7+4 bity) modulatora LBDD (trzy-poziomowego, dwuzboczowego) przy częstotliwości przełączania 352,8 kHz i częstotliwości generatora zegara 90,3 MHz. Parametry modulatora umożliwiają uzyskanie $SNR=120$ dB i THD sygnału wyjściowego poniżej 0.1%. Ciekawe, jak ocenić parametry dynamiczne układu, wynikające zapewne z częstotliwości przełączania (opóźnienie w modulatorze PWM, to zwykle jeden okres przełączania). Natomiast w rozdziale 5 na str. 78, rys. 5.1, autor pisze o implementacji 10-bitowego modulatora LBDD. A w implementacji sprzętowej autor stosuje później ostatecznie 9-bitowy modulator.

Rozdział 5 przedstawia implementację hybrydowego modulatora LBDD w oparciu o mikrokontroler STM32F407VG. Jak widać ograniczono się do implementacji 9 lub 10 bitowego zlinearyzowanego modulatora impulsów dla klasy BD. Zastosowano 6 lub 7-bitowy kwantyzator licznikowy starszych bitów i 3-bitowy kwantyzator z linią opóźniającą. Zastosowano mikrokontroler STM32F407VG i dwie programowalne linie opóźniające PTDL. Na str. 79 jest określenie „LSB[8:3]” dotyczące młodszych bitów, powinno być chyba „LSB[2:0]”. W rozdziale 5 powtórzono zarówno Rys. 5.3a, b (takie same, jak Rys. 3.10 i 3.11), wzory 5.13, 5.14, 5.16, 5.17, są takie same jak 3.43, 3.44, 3.45, 3.46. Powtórzone są także ciągi tekstowe z rozdziału 3. Wewnętrzne liczniki procesora TIM1, TIM2 i TIM3 są wykorzystane do generacji sygnału PWM. Licznik TIM2 synchronizuje pracę całości układów i steruje procesem próbkowania sygnału wejściowego w 12-bitowym przetworniku ADC. W rozdziale 4 przedstawiono wyniki symulacji w programie Matlab pracy hybrydowego modulatora LBDD PWM wykazując znaczenie interpolacji i liczby pośrednich próbek $Q=1, 3, 5$ (nawet w przypadku $Q=1$). Symulacje dotyczą dwóch przypadków modeli rekursywnego kształtowania szumów kwantyzacji z rys. 5.3 a, b lub 3.10 i 3.11, zdecydowanie wskazując na lepszy model z dwoma pętlami sprzężenia zwrotnego. Przedstawiono także wyniki pomiarów THD na wyjściu modulatora LBDD w trybie różnicowym w funkcji częstotliwości sygnału modulującego, a także charakterystyki widmowe tego sygnału. Wynikiem symulacji i pomiarów jest wybór 9-bitowego zlinearyzowanego układu modulatora LBDD PWM dla wzmacniacza klasy BD. W praktycznym układzie zastosowano nadpróbkowanie z interpolacją dla $Q=1$, rekwantyzator z dwoma pętlami sprzężenia zwrotnego, uzyskując $SNR=80$ dB i $THD<0,3\%$.

Rozdział 6 przedstawia wzmacniacze akustyczne klasy BD ze zrównoważonym wyjściem w trybie wspólnym, co umożliwi bez-filtrową pracę wzmacniacza. Wzmacniacze te na ogół dla modulacji LBDD PWM mają dodatkowe przełączniki realizujące uzyskanie stałego napięcia sumacyjnego. Czy można struktury falowników beztransformatorowych współpracujących z ogniwami fotowoltaicznymi (gdzie należy ograniczyć wysokoczęstotliwościowy sygnał wspólny, aby zredukować prąd upływu), porównać z prezentowanymi wzmacniaczami BD ze zrównoważonym wyjściem. Np. wzmacniacz z Rys. 6.2 z modulacją PSC PWM jest bardzo zbliżony do falownika HERIC (*Highly Efficient and*

Reliable Inverter Concept), gdzie dodatkowymi przełącznikami zwiera się wyjście w stanach „zerowych” falownika.

Chiragsinh M. Raj, Mr.Hitesh Lade “An Overview Of 1-Phase Transformerless HERIC Inverter Topology For Standalone System” *International Journal of Advance Engineering and Research, Development Volume 3, Issue 12, December -2016.*



Na stronie 104 napisano, że „największy udział w generacji zniekształceń nieliniowych na wyjściu różnicowym mają błędy wprowadzane przez procesy przełączania tranzystorów MOSFET, wynikające w szczególności z wprowadzanych do sygnałów sterujących czasów opóźnienia załączania tranzystorów”. Na stronie 106 napisano, że te czasy opóźnienia powodują „nieuchronność błędów taktowania”. Te opóźnienia, to po prostu tzw. czas martwy (*dead time*) przy przełączaniu tranzystorów w jednej gałęzi mostka. Przy tranzystorach MOSFET jest on ustawiany poniżej 0.5 μs i powoduje dodatkowe zniekształcenia sygnału wyjściowego (spadek napięcia przy zmianie kierunku prądu obciążenia). Czy można zaproponować jakieś metody kompensacji tego wpływu? Takie nawet prymitywne metody były już dawno temu stosowane w falownikach napięcia (Tunia H., Winiarski B.: *Energoelektronika. Wydawnictwa Naukowo-Techniczne, Warszawa 1994*).

W rozdziale 6 pokazano symulacje i pomiary wzmacniaczy klasy BD pracujących w różnych strukturach przedstawionych w rozdziale 5. Należy zwrócić uwagę na bardzo dobre tłumienie sygnału wspólnego w przedstawionych strukturach z dodatkowymi przełącznikami. Oczywiście w każdym przypadku impulsowego przełączania dodatkowych kluczy powstają w słumionym napięciowym sygnale wspólnym pewne szpilkowe impulsy, które należy odfiltrować. Sprawność prezentowanych wzmacniaczy jest bardzo dobra, a zniekształcenia niewielkie. Wyższa częstotliwość przełączania daje większe zniekształcenia sygnału różnicowego (większe THD) na skutek większych względnych błędów taktowania (ale także większego wpływu czasu martwego). Autor przyznaje, że proponowane w rozdziale 5 wzmacniacze klasy BD ze zrównoważonym wyjściem wspólnym (o stałej wartości napięcia) mają nieco wyższe THD niż prototypowy konwencjonalny wzmacniacz z modulacją LBDD ze względu na rozbudowane modulatory. Widmo przy linearyzowanej modulacji dwubrzegowej, trój-poziomowej opisane we wcześniejszych rozdziałach zawiera niepożądane harmoniczne (np. harmoniczne wokół podwójnej częstotliwości próbkowania – na Rys. 3.16 przedstawione widmo nie obejmuje tej częstotliwości) łatwe do odfiltrowania. Na str. 96 autor pisze o przebiegach na Rys. 1b i 1c. Chodzi chyba o Rys. 6.2. Podobnie na str. 97 pisze o Rys. 3c, którego w rozdziale 6 nie ma.

W przypadku tranzystorów trudno zgodzić się z twierdzeniem, że w strukturze zbliżonej do mostka H, konieczne jest stosowanie komplementarnych tranzystorów NMOS i PMOS (np. str. 100), bo inaczej sygnały sterujące bramkami muszą być izolowane galwanicznie (stwierdzenie na str. 109). A czy nie można stosować powszechnie stosowanych w falownikach napięcia, sterowników z układami typu „bootstrap”, które bez izolacji galwanicznej mogą pracować na poziomach napięcia różniących się o kilkaset woltów.

Rozdział 7, to wnioski końcowe i podsumowanie pracy.

Uwagi szczegółowe

1. Układ pracy doktorskiej jest prawidłowy, lecz nieco odmienny od standardów – spis literatury umieszczono po spisie treści. Rozdziały zostały logicznie ułożone. Jakość edycji pracy jest dobra. Literatura odpowiednia.
2. Na stronie 12 autor umieścił listę skrótów, która jednak nie obejmuje podstawowych, najważniejszych skrótów umieszczonych w pracy, lub tylko ich fragmenty. Przykładowo NADS, NADD, NBDS, NBDD (dopiero opisane na str. 25), LADS, LADD, LBDS, LBDD, jest PSC PWM, ale LPSC PWM z tezy 4 już brak. Oczywiście czytelnik może się domyśleć, że L – oznacza linearyzację. Świadczy to o pewnym braku staranności przygotowania manuskryptu.
3. Rys. 3.10 ma wprowadzone nieistniejące kody znaków („+” i „-”).
4. Na str. 55 autor powołuje się „w przód” na równanie (5.17), które jest takie samo jak (3.46).
5. Na str. 79 jest określenie „LSB[8:3]” dotyczące młodszych bitów, powinno być chyba „LSB[2:0]”.
6. W rozdziale 5 powtórzono zarówno Rys. 5.3a, b (takie same, jak Rys. 3.10 i 3.11), wzory 5.13, 5.14, 5.16, 5.17, są takie same jak 3.43, 3.44, 3.45, 3.46. Powtórzono są także ciągi tekstowe z rozdziału 3.
7. Na str. 96 autor pisze o przebiegach na Rys. 1b i 1c. Chodzi chyba o Rys. 6.2.
8. Na str. 97 pisze o Rys. 3c, którego w rozdziale 6 nie ma.
9. Na str. 98. Rys. 6.3 ma dwa razy oznaczenie 6.3.a) zamiast 6.3.a) i 6.3.c).

Proszę o wyjaśnienie (uwagi te zostały już umieszczone w tekście *Treść pracy i uwagi ogólne*)

1. Warto zwrócić uwagę, że przy modulacji NBDD stosowany jest tak zwany pierwszy schemat modulacji (*Van der Broeck H.W., Miller M.: Harmonics in DC to AC converters of single phase uninterruptible power supplies. 17th International Telecommunications Energy Conference 1995, INTELEC '95, 29 October - 1 November 1995, pp. 653 - 658*), a istnieją również inne tzw. schematy modulacji w 3 poziomowej modulacji PWM. Rozumiem, że zostały one odrzucone.
2. Autor zastosował częstotliwość kluczowania jako wielokrotność (36) częstotliwości modulującej. Czy nie wystarczyło zatem przy symulacji przyjąć rozdzielczości $df=9,8$ kHz? Inne prążki niż sumy, czy różnice wielokrotności częstotliwości modulującej i wielokrotności częstotliwości kluczowania nie powstaną.
3. Czy przy takim założeniu (częstotliwości kluczowania jako wielokrotności częstotliwości modulującej) nie warto było zastosować znacznie prostszego pojedynczego szeregu Fouriera jednej zmiennej (częstości modulującej)?
4. Ciekawe, jak ocenić parametry dynamiczne układu, wynikające zapewne z częstotliwości przełączania (opóźnienie w modulatorze PWM, to zwykle jeden okres przełączania).
5. Czy można niektóre struktury falowników beztransformatorowych współpracujących z ogniwami fotowoltaicznymi (gdzie należy ograniczyć wysokoczęstotliwościowy sygnał wspólny, aby zredukować prąd upływu), porównać z prezentowanymi wzmacniaczami BD ze zrównoważonym wyjściem. Np. wzmacniacz z Rys. 6.2 z modulacją PSC PWM jest bardzo zbliżony do falownika HERIC (*Highly Efficient and Reliable Inverter Concept*), gdzie dodatkowymi przełącznikami zwiiera się wyjście w stanach „zerowych” falownika. Np.: *Chiragsinh M. Raj, Mr.Hitesh Lade “An Overview Of 1-Phase Transformerless HERIC Inverter Topology For Standalone System” International Journal of Advance Engineering and Research, Development Volume 3, Issue 12, December -2016.*

6. Na stronie 104 napisano, że „największy udział w generacji zniekształceń nieliniowych na wyjściu różnicowym mają błędy wprowadzane przez procesy przełączania tranzystorów MOSFET, wynikające w szczególności z wprowadzanych do sygnałów sterujących czasów opóźnienia załączania tranzystorów”. Na stronie 106 napisano, że te czasy opóźnienia powodują „nieuchronność błędów taktowania”. Te opóźnienia, to po prostu tzw. czas martwy (*dead time*) przy przełączaniu tranzystorów w jednej gałęzi mostka. Przy tranzystorach MOSFET jest on ustawiany poniżej 0.5 μ s i powoduje dodatkowe zniekształcenia sygnału wyjściowego (spadek napięcia wyjściowego przy zmianie kierunku prądu obciążenia). Czy można zaproponować jakieś metody kompensacji tego wpływu, np. sumując dodatkowe napięcie stałe z przebiegiem modulującym zależnie od znaku prądu wyjściowego? Takie prymitywne metody były już dawno temu stosowane w falownikach napięcia (np. *Tunia H., Winiarski B.: Energoelektronika. Wydawnictwa Naukowo-Techniczne, Warszawa 1994*).

Przybliżona wartość uśrednionego napięcia błędu (dodatniego lub ujemnego), powodowanego czasem martwym przełączania tranzystorów, wynosi

$$\pm \Delta V_{dt} = \pm \frac{1}{2} \frac{f_c}{f_m} \frac{T_{dt}}{T_m/2} V_{DC} = \pm \frac{T_{dt}}{T_c} V_{DC}$$

Czas martwy może także stanowić przyczynę większej wartości THD dla wyższej częstotliwości przełączania (Rys. 6.7).

7. Trudno zgodzić się z twierdzeniem, że w strukturze zbliżonej do mostka H konieczne jest stosowanie komplementarnych tranzystorów NMOS i PMOS (np. str. 100), bo inaczej sygnały sterujące bramkami muszą być izolowane galwanicznie (stwierdzenie na str. 109). A czy nie można użyć powszechnie stosowanych w falownikach napięcia sterowników z układami typu „bootstrap” (np. IR2184 lub nowsze), które bez izolacji galwanicznej mogą pracować na poziomach napięcia różniących się o kilkaset volt (np. IR2184 – 600 V).

Ocena pracy

Podsumowując stwierdzam, że praca doktorska Pana mgr. inż. Wojciecha Kołodziejskiego „Optymalizacja parametrów cyfrowych linearyzowanych modulatorów szerokości impulsów LPWM dla akustycznych wzmacniaczy klasy D” zawiera oryginalne wyniki, a doktorant wykazał się dużą wiedzą i umiejętnościami w zakresie impulsowych wzmacniaczy akustycznych, w szczególności w zakresie projektowania linearyzowanych dwu-brzegowych, trój-poziomowych modulatorów i konwerterów czasowo-cyfrowych DTC, a także wzmacniaczy klasy BD ze zrównoważonym napięciem wspólnym.

Osiągnięto główny cel pracy, którym było teoretyczne opracowanie i sprzętowa implementacja cyfrowego, linearyzowanego modulatora szerokości impulsów DPWM (cyfrowa modulacja PWM) z kompensacją wstępną. Modulator ten steruje nowymi strukturami wzmacniaczy klasy BD (trójpoziomowymi) ze zrównoważonym wyjściem dla sygnałów napięciowych wspólnych.

W pracy przedstawiono, zaprojektowano i symulowano bloki modułowe oryginalnego modulatora LBDD (linearyzowany dwu-brzegowy, trój-poziomowy modulator) dla wzmacniacza mocy klasy BD – interpolatora, modułu obliczenia położenia początku i końca impulsów modulatora LBDD, modułu kształtowania szumów kwantyzacji oraz konwertera cyfrowo-czasowego na sygnał DPWM. Hybrydowy konwerter cyfrowo-czasowy DTC jest opracowaniem oryginalnym autora, opisanym w jego wcześniejszych publikacjach.

W opisanych wzmacniaczach klasy BD zastosowano dodatkowe przełączniki i ich sterowanie umożliwiające uzyskanie zrównoważonego napięcia wspólnego.

Praca ma aspekty praktyczne, ponieważ spełniono założenia wszystkich tez mówiących o praktycznej implementacji modulatora w systemie mikroprocesorowym (STM32F407VG). Można tylko się zastanawiać czy zastosowanie procesora o większej mocy obliczeniowej

pozwoliłoby na uzyskanie jeszcze lepszych wyników (więcej niż 9-bitowy modulator, mniejsze THD sygnału różnicowego, itp.).

Przeprowadzono badania eksperymentalne wzmacniacza BD o zrównoważonym napięciu wspólnym z 9-bitowym modulatorem (oryginalnej konstrukcji autora) uzyskując dobre wyniki (niski poziom THD, wysoka sprawność i stałe przebiegi napięcia wspólnego).

Monografia ma wszystkie niezbędne części pracy naukowej – obliczenia teoretyczne, symulacje programowe i weryfikację eksperymentalną.

Oryginalność pracy potwierdza 10 cytowanych publikacji autora, w tym 5, w których doktorant jest pierwszym autorem, a w 2 drugim autorem. Publikacje te były pozytywnie ocenione wcześniej przez wielu recenzentów. W bazie WoS autor ma 13 pozycji swojego współautorstwa.

Przedstawione uwagi krytyczne mają charakter dyskusyjny i nie wpływają na merytoryczną jakość pracy.

Wniosek końcowy

Na podstawie przeprowadzonej oceny rozprawy doktorskiej mgr. inż. Wojciecha Kołodziejskiego „Optymalizacja parametrów cyfrowych linearyzowanych modulatorów szerokości impulsów LPWM dla akustycznych wzmacniaczy klasy D” stwierdzam, że spełnia ona wymagania ustawy z dnia 14 marca 2003 r. o stopniach naukowych i tytule naukowym oraz o stopniach i tytule w zakresie sztuki (Dz. U. z 2017 r., poz. 1789) w związku z art. 179 Ustawy z dnia 3 lipca 2018 r. Przepisy wprowadzające ustawę – Prawo o szkolnictwie wyższym i nauce (Dz. U. 2018, poz. 1669) oraz art. 5 ust. 3. tej ustawy.

Stawiam wniosek do Rady Dyscypliny Automatyka, Elektronika i Elektrotechnika Akademii Górniczo-Hutniczej im. S. Staszica w Krakowie o dopuszczenie Pana mgr Wojciecha Kołodziejskiego do publicznej obrony rozprawy doktorskiej w dyscyplinie naukowej Elektronika (przewód doktorski był wszczęty 10.07.2014) odpowiadającej dziedzinie nauk inżynieryjno-technicznych, dyscyplinie Automatyka, Elektronika i Elektrotechnika wg klasyfikacji określonej w Rozporządzeniu MNiSzW z dnia 20 września 2018 roku w sprawie dziedzin nauki i dyscyplin naukowych oraz dyscyplin artystycznych (Dz. U. 2018 poz. 1818).

Ponadto biorąc pod uwagę wysoki poziom merytoryczny i oryginalność prezentowanych rozwiązań oraz wcześniejszy dorobek publikacyjny doktoranta (13 pozycji publikacyjnych w bazie Web of Science) dodatkowo wnioskuję o wyróżnienie recenzowanej rozprawy doktorskiej.



 Zbigniew Rymarski