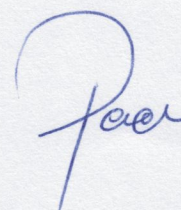


# AUTOREFERAT

Dr inż. Adam Penczek

Katedra Energoelektroniki i Automatyki Systemów Przetwarzania Energii  
Wydział Elektrotechniki, Automatyki, Informatyki i Inżynierii Biomedycznej  
Akademia Górniczo-Hutnicza im. Stanisława Staszica w Krakowie

Kraków 14 styczeń 2019



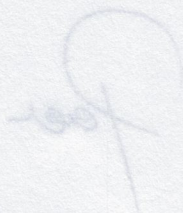


# AUTOREFERAT

Dr inż. Adam Penczek

Katedra Energoelektroniki i Automatyki Systemów Przetwarzania Energii  
Wydział Elektrotechniki, Automatyki, Informatyki i Inżynierii Biomedycznej  
Akademia Górniczo-Hutnicza im. Stanisława Staszica w Krakowie

Kraków, 14 styczeń 2019





## I. Podstawowe informacje o habilitancie

### I.1. Posiadane dyplomy, stopnie naukowe

- 1997 - mgr inż. Akademia Górniczo - Hutnicza im. St. Staszica, wydział: EAIiE, kierunek: Elektrotechnika, specjalność: Energoelektronika.
- 2003 - stopień naukowy doktora z wyróżnieniem w dyscyplinie Elektrotechnika, uzyskany w Akademii Górniczo-Hutniczej w Krakowie, wydział EAIiE, kierunek Elektrotechnika, specjalność Energoelektronika.  
Temat pracy doktorskiej: „Jednofazowy, dwukierunkowy prostownik-filtr aktywny ze stabilizacją napięcia wyprostowanego i stałą częstotliwością przełączeń sterowany za pomocą DSP” promotor: prof. dr hab. inż. Stanisław Piróg, recenzenci: prof. dr hab. Inż. Zbigniew Hanzelka, prof. dr hab. inż. Henryk Supronowicz.

### I.2. Informacje o dotychczasowym zatrudnieniu w jednostkach naukowych

- 2001 – 2003 Katedra Automatyki Napędu i Urządzeń Przemysłowych AGH - praca na stanowisku asystenta,
- 2003 – 2014 Katedra Energoelektroniki i Automatyki Systemów Przetwarzania Energii AGH praca na stanowisku adiunkta,
- 2014 – 2016 Katedra Energoelektroniki i Automatyki Systemów Przetwarzania Energii AGH praca na stanowisku starszego wykładowcy w wymiarze ½ etatu,
- 2016 – ..... Katedra Energoelektroniki i Automatyki Systemów Przetwarzania Energii AGH praca na stanowisku starszego wykładowcy



## II. Osiągnięcie naukowe habilitanta przedstawione do oceny

### II.1. Tytuł osiągnięcia naukowego

#### „NOWE TOPOLOGIE I METODY STEROWANIA PRZEKSZTAŁTNIKÓW ENERGO-ELEKTRONICZNYCH W SYSTEMACH FOTOWOLTAICZNYCH”

### II.2. Wykaz prac naukowych dokumentujących osiągnięcia naukowe, stanowiące podstawę ubiegania się o stopień doktora habilitowanego

Do oceny osiągnięcia naukowego, uzyskanego po otrzymaniu stopnia doktora, stanowiącego znaczny wkład w rozwój dyscypliny Elektrotechnika zgodnie z art. 16 ust. 2 ustawy z dnia 14 marca 2003 r. o stopniach naukowych i tytule naukowym oraz o stopniach i tytule w zakresie sztuki autor przedstawia **cykl powiązanych tematycznie publikacji** uzupełniony przez opis zrealizowanych oryginalnych **osiągnięć technologicznych**, udokumentowanych w formie patentów, zgłoszeń patentowych oraz raportów z realizacji prac naukowo-badawczych.

W treści autoreferatu przyjęto oznaczenia zgodnie z wykazem publikacji (Załącznik 5)

- [J1], [J2], [J3],... - publikacje w czasopismach indeksowanych w Web of Science i Journal Citation Report,
- [N1], [N2],[N3],... - publikacje w czasopismach (wydawnictwach) nie indeksowanych w Web of Science z punktacją MNiSW,
- [K1], [K2], [K3],... - referaty opublikowane w recenzowanych materiałach konferencji międzynarodowych, wymienionych w bazie WoS (wydawnictwach) z punktacją MNiSW ,
- [P1], [P2], [P3],... - międzynarodowych i krajowe patenty udzielone lub w fazie zgłoszeń, przyjęte do procedowania w urzędach patentowych,
- [R1], [R2], [R3],... - inne publikacje tj. sprawozdania, raporty, noty techniczne, instrukcje obsługi itd., raporty wygenerowane w ramach zrealizowania oryginalnych osiągnięć projektowych, konstrukcyjnych lub technologicznych,
- [X1], [X2], [X3],... - bibliografia tematyki.

#### II.2.A. Wykaz powiązanych tematycznie publikacji dokumentujących osiągnięcia naukowe, stanowiące podstawę ubiegania się o stopień doktora habilitowanego

- [J1]\* Robert STALA, Zbigniew WARADZYN, Adam **PENCZEK**, Andrzej MONDZIK, Aleksander SKAŁA, 2018, "A Switched-Capacitor DC-DC Converter with Variable Number of Voltage Gains and Fault-tolerant Operation", IEEE Transactions on Industrial Electronics,(Early Acces 2018).  
(IF:7,05; MNiSW=50, lista A czasopism MNiSW, czasopismo z listy JCR)
- [J2] Brendan C. BARRY, Adam **PENCZEK**, Robert STALA, Andrzej MONDZIK, John G. HAYES, Marek S. RYŁKO, Robert T. RYAN, 2018, 'Small-Signal Model of the Two-Phase Interleaved Coupled-Inductor Boost Converter', IEEE TRANSACTIONS ON POWER ELECTRONICS ,Volume: 33, Issue: 9 'Pages: 8052-8064, DOI: 0.1109/TPEL.2017.2765920.  
(IF:6,812; MNiSW=50, lista A czasopism MNiSW, czasopismo z listy JCR)

\* Artykuł przyjęty do druku i oczekuje na opublikowanie (ma status IEEE Early Acces Articles). Jest dostępny w bazie IEEE Xplore.



- [J3] Zbigniew WARADZYN, Robert STALA, Andrzej MONDZIK, **Adam PENCZEK**, Aleksander SKAŁA, Stanisław PIRÓG, 2017, "Efficiency analysis of MOSFET-based air-choke resonant DC-DC step-up switched-capacitor voltage multipliers", IEEE Transactions on Industrial Electronics ; ISSN 0278-0046. — 2017 vol. 64 no. 11, s. 8728–8738. — Bibliogr. s. 8736–8738  
(IF=7,05; MNiSW=50, lista A czasopism MNiSW, czasopismo z listy JCR)
- [J4] Robert STALA, Stanisław PIRÓG, **Adam PENCZEK**, Adam KAWA, Zbigniew WARADZYN, Andrzej MONDZIK, Aleksander SKAŁA, 2017, "A family of high-power multilevel switched capacitor-based resonant DC-DC converters – operational parameters and novel concepts of topologies", Bulletin of the Polish Academy of Sciences. Technical Sciences ; ISSN 0239-7528., 2017 vol. 65 no. 5, s. 639–651.  
(IF=1,361 ; MNiSW=20, lista A czasopism MNiSW, czasopismo z listy JCR)
- [J5] **Adam PENCZEK**, Robert STALA, Łukasz STAWIARSKI, Miłosz SZAREK, Andrzej MONDZIK, 2012, "Modelowanie i realizacja praktyczna symulatora sprzętowego systemów fotowoltaicznych z wykorzystaniem układów FPGA", Przegląd Elektrotechniczny ; ISSN 0033-2097. 2012 R. 88 nr 4b, s. 175–180  
(IF=0 ; MNiSW=15, lista A czasopism MNiSW, czasopismo indeksowane w WoS)
- [J6] **Adam PENCZEK**, Łukasz STAWIARSKI, Miłosz SZAREK, Andrzej MONDZIK, Robert STALA, 2012, "Jednofazowy system fotowoltaiczny dołączany do linii elektroenergetycznej", Przegląd Elektrotechniczny; ISSN 0033-2097. — 2012 R. 88 nr 2, s. 218–222.  
(IF=0 ; MNiSW=15, lista A czasopism MNiSW, czasopismo indeksowane w WoS)
- [J7] **Adam PENCZEK**, Robert STALA, Łukasz STAWIARSKI, Miłosz SZAREK, 2011, "Hardware-in-the-Loop FPGA-based simulations of switch-mode converters for research and educational purposes", Przegląd Elektrotechniczny; ISSN 0033-2097.-2011R. 87 nr11, s.194–200  
(IF=0,244 ; MNiSW=15, lista A czasopism MNiSW, czasopismo z listy JCR),
- [K1] **Adam PENCZEK**, Andrzej MONDZIK, Zbigniew WARADZYN, Robert STALA, Aleksander SKAŁA, Stanisław PIRÓG, 2017, "Switching strategies of a resonant switched-capacitor voltage multiplier", EPE'17 ECCE Europe: 19th European Conference on Power Electronics and Applications : September 11-14 2017, Warsaw : proceedings. IEEE, [2017]. e-ISBN: 978-9-0758-1526-9. — S. 1–10  
(IF=brak; MNiSW=15, lista czasopism MNiSW - brak, Konferencja indeksowana w WoS)
- [K2] Miłosz SZAREK, **Adam PENCZEK**, Robert STALA, Stanisław PIRÓG, Andrzej MONDZIK, 2017, "NPC three level inverter with dual DC bus for independent distributed generators : neutral-point voltage balancing under the input power imbalance", EPE'17 ECCE Europe: 19th European Conference on Power Electronics and Applications : September 11-14 2017, Warsaw : proceedings. IEEE, [2017]. e-ISBN: 978-9-0758-1526-9. — S. 1–10  
(IF=brak; MNiSW=15, lista czasopism MNiSW - brak, Konferencja indeksowana w WoS)
- [K3] Brendan C. BARRY, **Adam PENCZEK**, Robert STALA, Andrzej MONDZIK, John G. HAYES, Marek S. RYŁKO, 2017, "Digital Type II Compensation with Forced-Output Control of an Interleaved Two-Phase Coupled-Inductor Boost Converter", IEEE Energy Conversion Congress and Exposition [Dokument elektroniczny]: 2017 9th Annual IEEE Energy Conversion Congress & Exposition (ECCE), Cincinnati, OH OCT 01-05, 2017; Pages: 4935-4941  
(IF=brak; MNiSW=0, Konferencja indeksowana w WoS)
- [K4] **Adam PENCZEK**, Brendan C. BARRY, Robert STALA, Andrzej MONDZIK, John G. HAYES, Marek S. RYŁKO 2016, "Small-Signal Model and Control of the Interleaved Two-Phase Coupled-Inductor Boost Converter", IEEE Energy Conversion Congress and Exposition [Dokument elektroniczny]: 2016 8th Annual IEEE Energy Conversion Congress & Exposition (ECCE), Milwaukee, WI, USA 18-22 Sept., 2016; DOI: 10.1109/ECCE.2016.7855447  
(IF=brak; MNiSW=0, Konferencja indeksowana w WoS)
- [N1] Robert STALA, **Adam PENCZEK**, Andrzej MONDZIK, Łukasz STAWIARSKI, 2017, "A photovoltaic source I/U model suitable for hardware in the loop application", Archives of Electrical Engineering ; ISSN 1427-4221. — Tytuł poprz.: Archiwum Elektrotechniki ; ISSN: 0004-0746. — 2017 vol. 66 iss. 4, s. 773–786. — Bibliogr. s. 785–786,  
(IF=0; MNiSW=15, lista B czasopism MNiSW)
- [N2] **Adam PENCZEK**, Adam KAWA, Andrzej MONDZIK, Stanisław PIRÓG, Robert STALA, 2016, "Metoda wyznaczania w czasie rzeczywistym optymalnej częstotliwości impulsowania tyrystorowego, rezonansowego przekształtnika DC-DC o przełączanych kondensatorach", Przegląd Elektrotechniczny, ISSN 0033-2097, 2016 R. 92, nr 6, s. 25–31.  
(IF=0; MNiSW=14, lista B czasopism MNiSW)



[N3] Adam PENCZEK, Łukasz STAWIARSKI, Miłosz SZAREK, Andrzej MONDZIK, 2013, „Jednofazowy system fotowoltaiczny o zmiennej strukturze sterowania, dołączany do linii elektroenergetycznej” Przegląd Elektrotechniczny, ISSN 0033-2097. 2013 R. 89, nr 2a, s. 34–39.  
(IF=0; MNiSW=10, lista B czasopism MNiSW)

## II.2.B. Wykaz oryginalnych osiągnięć technologicznych, stanowiący podstawę ubiegania się o stopień doktora habilitowanego.

### Opracowanie i wdrożenie nowych topologii oraz metod sterowania dla przekształtników energoelektronicznych w przemyśle.

Prace w przemyśle dla firmy dtw sp. z o.o. [R16] oraz, operującej globalnie, firmy SMA Solar Technology (Niemcy) [R19]) związane z projektowaniem i wdrażaniem nowoczesnych przekształtników energoelektronicznych dedykowanych dla systemów fotowoltaicznych, obejmujące swym zakresem:

- opracowanie nowych topologii trójpoziomowych falowników napięcia z celą rezonansową wspomagającą proces komutacji (3 patenty obejmujące swym zasięgiem kilkadziesiąt krajów na świecie: [P1]-[P3]),
- opracowanie innowacyjnych algorytmów i strategii sterowania dla przekształtników energoelektronicznych dedykowanych do fotowoltaiki [R17]-[R19],
- udział, w charakterze wykonawcy, w projekcie NCBR „Nowa generacja elementów indukcyjnych do wysokoczęstotliwościowych przekształtników mocy” - POIG.01.04.00-12- 203/12 [R1]-[R16] (projekt realizowany przez habilitanta w ramach stażu przemysłowego w firmie dtw. Sp.z.o.o, we współpracy z University College Cork (Irlandia) oraz firmą SMA Solar Technology (Niemcy)). Za realizację projektu POIG.01.04.00-12- 203/12, została przyznana POLSKA NAGRODA INTELIGENTNEGO ROZWOJU 2017,
- opracowanie i wdrożenie innowacyjnego systemu sterowania do szybkiego prototypowania przekształtników energoelektronicznych (sterownik FPGA wraz dedykowanymi bibliotekami VHDL + autorskie rozwiązania kart pomiarowych i modułów peryferyjnych do obsługi przekształtników energoelektronicznych) [R1]-[R7], [R12], [R18], [R20],
- opracowanie i zaprojektowanie systemu sztucznej sieci o regulowanych parametrach (częstotliwość i amplituda napięcia) do testowania falowników sieciowych (do 500 kVA) w układzie zamkniętym z recykulacją energii [R10],[R11],[R16],
- opracowanie systemu sterowania, implementacja algorytmów sterowania oraz uruchomienie modelu funkcjonalnego trójfazowego falownika fotowoltaicznego o mocy 125kVA [R18], [R19].

Dokumenty potwierdzające oryginalne osiągnięcia technologiczne habilitanta:

#### a) Patenty oraz zgłoszenia patentowe:

- [P1]MONDZIK Andrzej, PENCZEK Adam, RYŁKO Marek, STALA Robert, SZAREK Miłosz, SZOT Sławomir, 2016, „SWITCHING ASSEMBLY FOR AN NPC MULTI-POINT INVERTER HAVING RELIEF NETWORK”. Numer patentu: WO2016012465-A1
- [P2] STALA Robert, PENCZEK Adam, MONDZIK Andrzej, SZOT Sławomir, SZAREK Miłosz, RYŁKO Marek, 2016, “Schaltungsanordnung für einen Mehrpunktwechselrichter mit Entlastungsnetzwerk” (Circuit arrangement for a multi-point inverter with discharge network). Numer patentu: DE102014110490-A1; DE102014110490-B4
- [P3] RYŁKO Marek; MONDZIK Andrzej, PENCZEK Adam, Piróg Stanisław, STALA, Robert, SZAREK Miłosz, SZOT Sławomir; 2016, „CIRCUIT ARRANGEMENT FOR A POLYPHASE NPC MULTIPPOINT INVERTER WITH RELIEF NETWORK”. Numer patentu: DE102014110491-A1; WO2016012455-A1,



b) Dokumentacja dołączona do Raportu Końcowego z realizacji projektu POIG.01.04.00-12-203/12 „Nowa generacja elementów indukcyjnych do wysokoczęstotliwościowych przekształtników mocy” [R1]-[R12], [R14] oraz zaświadczenie o merytorycznym wkładzie w realizację projektu [R16].

- [R1] **PENCZEK Adam**, MONDZIK Andrzej, SZOT Sławomir, MASŁOŃ JERZY, STALA Robert, RYŁKO Marek, 2012, “Demonstrator E1 – Single Phase Three Level Inverter”, Nr dokumentu: TN\_E\_1A\_20121210.
- [R2] STALA Robert, **PENCZEK Adam**, MONDZIK Andrzej, SZOT Sławomir, RYŁKO Marek, 2013, “Prototyp DEMONSTRATORA E2A - 3-fazowego falownika NPC z obwodem rezonansowym (model małej mocy)”, Nr dokumentu: TN\_E\_1A\_20130130.
- [R3] STALA Robert, **PENCZEK Adam**, MONDZIK Andrzej, SZOT Sławomir, RYŁKO Marek, 2013, “DEMONSTRATOR E2A - High frequency resonant inverter for testing of AC chokes. Version 1.”, Nr dokumentu TN\_E\_1A\_20130325.
- [R4] STALA Robert, **PENCZEK Adam**, MONDZIK Andrzej, SZAREK MIŁOSZ, SZOT Sławomir, RYŁKO Marek, 2013, “DEMONSTRATOR E2B - High frequency resonant inverter for testing of AC chokes. Version 2.”, Nr dokumentu: TN\_E\_1A\_20131008.
- [R5] SZAREK MIŁOSZ, STALA Robert, **PENCZEK Adam**, MONDZIK Andrzej, SZOT Sławomir, 2014, “DEMONSTRATOR E3 - Symmetric DC-DC resonant boost converter for testing of DC-chokes.”, Nr dokumentu: TN\_E\_1A\_20140127.
- [R6] SZAREK MIŁOSZ, STALA Robert, **PENCZEK Adam**, MONDZIK Andrzej, 2015, “DEMONSTRATOR E4 - 3-phase Interleave Inverter for testing of AC-filters”, Nr dokumentu: TN\_E\_1A\_20150211.
- [R7] MASŁOŃ JERZY, SZAREK MIŁOSZ, **PENCZEK Adam**, MONDZIK Andrzej, SZOT Sławomir, STALA Robert, RYŁKO Marek, 2015, “DEMONSTRATOR E5 - REKONFIGUROWALNY PRZEKSZTAŁTNIK DC-DC z RECYRKULACJĄ ENERGII DLA DŁAWIKÓW DUŻYCH NAPIĘĆ, MOCY I CZĘSTOTLIWOŚCI”, Nr dokumentu: TN\_E\_1A\_20150828.
- [R8] **PENCZEK Adam**, STALA Robert, MONDZIK Andrzej, SZOT Sławomir, RYŁKO Marek, MASŁOŃ JERZY, 2012, “Single Phase Three Level Inverter (DEMONSTRATOR E1) – Test Report”, Nr dokumentu: R\_E\_1A\_20121215.
- [R9] STALA Robert, **PENCZEK Adam**, MONDZIK Andrzej, SZOT Sławomir, RYŁKO Marek, 2013, „3-fazowy falownik NPC z obwodem rezonansowym (prototyp DEMONSTRATORA E2A) – raport z testów” ; Nr dokumentu: R\_E\_1A\_20130130.
- [R10] STALA Robert, **PENCZEK Adam**, MONDZIK Andrzej, SZOT Sławomir, RYŁKO Marek, 2013, “High frequency resonant inverter for testing of AC-chokes version 1 (DEMONSTRATOR E2A) – Test Report”, Nr dokumentu: R\_E\_1A\_20130422.
- [R11] STALA Robert, **PENCZEK Adam**, MONDZIK Andrzej, SZOT Sławomir, RYŁKO Marek, 2013, “High frequency resonant inverter for testing of AC-chokes version 2 (DEMONSTRATOR E2A) – Test Report”, Nr dokumentu: R\_E\_1A\_20131015.
- [R12] STALA Robert, **PENCZEK Adam**, MONDZIK Andrzej, SZAREK Miłosz, SZOT Sławomir, RYŁKO Marek, 2014, „POWER ELECTRONICS. 2013 PROGRESS REPORT”, Nr dokumentu: R\_E\_1A\_20140130,
- [R14] SZAREK Miłosz, **PENCZEK Adam**, MONDZIK Andrzej, HANZEL Miłosz, STALA Robert, RYŁKO Marek, 2015, “3-phase Interleave BS-NPC Inverter for testing of AC-filters (DEMONSTRATOR E4) – Test Report”, Nr dokumentu: R\_E\_1A\_20150521.
- [R16] Zaświadczenie o udziale merytorycznym w realizacji projekt NCBR : POIG.01.04.00-12-203/12 „Nowa generacja elementów indukcyjnych do wysokoczęstotliwościowych przekształtników mocy”.



### c) Pozostałe

[R17] Adam PENCZEK, Robert STALA „S3L single-phase demonstrator” Progress Report Nr dokumentu: S3L-PR01i01-120430, dtw sp z o.o. , 30 kwiecień 2012

[R18] Dokumentacja fotograficzna modelu funkcjonalnego, trójfazowego falownika napięcia o mocy 125kVA

[R19] Zaświadczenie o odbyciu stażu przemysłowego w SMA Solar Technology (Niemcy)

[R20] Zaświadczenie o wdrożeniu System Szybkiego Prototypowania FPGA w firmie SMA-Magnetics.

## III. Przedstawienie celu naukowego wymienionych prac i osiągniętych wyników, wraz z omówieniem ich ewentualnego wykorzystania.

### III.1. Wprowadzenie

Na przestrzeni ostatnich kilkunastu lat zapotrzebowanie na energię gwałtownie wzrosło. W kontekście sukcesywnie wyczerpujących się surowców energetycznych tj. ropa, gaz, węgiel na znaczeniu ogromnie zyskały metody wytwarzania energii elektrycznej ze źródeł odnawialnych. Jednym z najbardziej rozwijających się sektorów energetyki odnawialnej jest fotowoltaika - pozyskiwanie energii elektrycznej bezpośrednio z energii słońca. System fotowoltaiczny składa się z paneli fotowoltaicznych (PV), przekształtnika (przekształtników) energoelektronicznych oraz, w niektórych instalacjach, zasobnika energii. Obecnie, sprawność pozyskiwania energii elektrycznej przez panele PV, w zależności od technologii w jakiej zostały wykonane, waha się od kilkunastu do ok. 20% [X17]. Wytworzona w panelach PV energia jest przekazywana do zasobników energii elektrycznej (akumulatory, wirujące zasobniki energii itd.) bądź bezpośrednio do systemu elektroenergetycznego (sieci prądu stałego, sieci prądu przemiennego) za pośrednictwem przekształtników energoelektronicznych, których sprawność powinna być jak najwyższa (> 95%). W odniesieniu od większości przekształtników energoelektronicznych, gdzie głównym celem optymalizacyjnym jest uzyskanie jak najwyższego wskaźnika mocy w przeliczeniu na koszt urządzenia [X6], w przypadku inwerterów solarnych, równie ważną rolę odgrywa sprawność przekształtnika, gdyż to ona w dużej mierze decyduje o faktycznej ilości energii jaka będzie pozyskiwana przez urządzenie (co ma bezpośredni wpływ na czas zwrotu kosztów instalacji PV a co za tym idzie na opłacalność inwestycji). Przekształtniki fotowoltaiczne bardzo rzadko pracują z obciążeniem nominalnym, co podyktowane jest zmiennością źródła jakie stanowi promieniowanie słoneczne. Na ilość energii generowanej przez instalacje fotowoltaiczną ma wpływ pora dnia, pogoda, pora roku, szerokość geograficzna. Stąd, dla inwerterów solarnych przyjęto, że sprawność jest wyliczana według specjalnego algorytmu uwzględniającego, uzyskane na podstawie badań statystycznych przeprowadzonych w danym regionie, współczynniki wagowe dla poszczególnych przedziałów mocy, w których urządzenie pracuje (European Efficiency (Europa) lub CEC Efficiency (USA)). Najwyższą wartość zawsze ma współczynnik wagowy dla obciążenia w okolicy 50% mocy nominalnej inwertera.

Na przestrzeni ostatnich lat, zarówno w przemyśle jak i w ośrodkach akademickich, są prowadzone intensywne prace badawcze zmierzające do zwiększania efektywności pozyskiwania energii elektrycznej w systemach fotowoltaicznych. Polegają one, między innymi, na poszukiwaniu nowych topologii oraz metod sterowania przekształtników energoelektronicznych przy jednoczesnym wykorzystaniu najnowszych osiągnięć w obszarze technologii elementów półprzewodnikowych mocy oraz elementów pasywnych, tj. elementów magnetycznych i kondensatorów.



Z uwagi na to, zająłem się pracą badawczą poświęconą nowym topologiom oraz metodom sterowania przekształtników energoelektronicznych w systemach fotowoltaicznych.

W ramach akademickich prac badawczych zajmowałem się poszukiwaniem nowych metod sterowania dla przekształtników energoelektronicznych [J1], [J2], [K1]-[K4], [N2], [N3], [P1] oraz optymalizacją znanych i opracowaniem nowych topologii przekształtników DC-DC i DC-AC [J1], [J2], [J3], [J4], [P8]-[P10]. Część moich badań dotyczyła modelowania elementów systemu fotowoltaicznego, zarówno programowego [J4], [K1], [K3], [K4], jak i sprzętowego (Hardware In the Loop) w układzie FPGA [J5], [J7], [N1].

Dodatkowo, moja kariera badawcza od 2011 jest związana z pracą na rzecz przemysłu. Rozpocząłem wtedy współpracę z firmą dtw sp.z o.o (obecnie SMA-Magnetics) oraz z firmą SMA Solar Technology (Niemcy), która jest jednym z najbardziej renomowanych a zarazem największym producentem falowników fotowoltaicznych na świecie. W ramach prac badawczo-rozwojowych i przedwdrożeniowych realizowanych w trakcie stażu przemysłowego, wynalazłem nową topologię trójfazowego przekształtnika DC-AC z aktywną celą rezonansową o zredukowanej liczbie elementów (Simplified Active Auxiliary Switching Cell BSNPC inverter) [P1] oraz opracowałem metody sterowania pozwalające na uzyskanie optymalnych parametrów pracy trójpoziomowych, falowników napięcia z pasywną i aktywną celą rezonansową (czego wymiernym efektem są zgłoszenia patentowe [P1],[P2],[P3] obejmujące swym zasięgiem kilkadziesiąt krajów na świecie oraz opracowanie [R17]). Byłem również wykonawcą, realizowanego w latach 2012-2015, projektu NCBiR, „Nowa Generacja elementów indukcyjnych do wysokoczęstotliwościowych przekształtników mocy”, gdzie zajmowałem się opracowaniem, projektowaniem i badaniem nowoczesnych przekształtników energoelektronicznych dedykowanych do testowania elementów magnetycznych. W projekcie pełniłem również funkcję kierownika zespołu ds. budowy i wdrażania systemów sterowania dla przekształtników energoelektronicznych. Dodatkowo, opracowałem i wdrożyłem w przemyśle system wyizolowanej sztucznej sieci o zmiennych parametrach pozwalający na bezpieczne testowanie i badanie inwertorów sieciowych o mocy do 500 kVA warunkach aplikacyjnych. Działania zostały udokumentowane w postaci Raportów i Not technicznych stanowiących część Raportu Końcowego z realizacji projektu [R1]-[R14] oraz zgłoszeń patentowych [P1]-[P7]. Na podkreślenie zasługuje to, że po zakończeniu, za realizację projektu, została przyznana POLSKA NAGRODA INTELIGENTNEGO ROZWOJU 2017.

W trakcie prowadzenia prac badawczych, realizowanych w Akademii Górniczo-Hutniczej oraz działań na rzecz przemysłu, opracowałem i wdrożyłem system sterowania dedykowany do szybkiego prototypowania przekształtników energoelektronicznych (dalej określane jako System Szybkiego Prototypowania FPGA) [R20] bazujący na rozwiązaniach sprzętowych (sterowniki FPGA wraz z kartami rozszerzeń) i programowych (autorska koncepcja sterowania „quasi-analogowego”, moduły biblioteczne posiadające funkcjonalność zmiany kluczowych parametrów takich jak np. czas martwy tranzystorów, częstotliwość przełączeń) badanych przekształtników w czasie rzeczywistym, w trakcie pracy urzędowania.

Projektowanie, badanie i wdrażanie nowoczesnych przekształtników energoelektronicznych wymaga współpracy specjalistów z różnych obszarów techniki, począwszy od energoelektroników i elektroników, przez informatyków przemysłowych, specjalistów od projektowania elementów magnetycznych a skończywszy na mechanikach odpowiedzialnych za chłodzenie oraz konstrukcję przekształtników. W związku z tym, szczególnie w przypadku prowadzenia badań układów średniej i dużej mocy, konieczne jest tworzenie interdyscyplinarnych zespołów badawczych (większość publikacji i zgłoszeń patentowych związanych z praktyczną aplikacją w obszarze energoelektroniki to prace wieloosobowe). Zarówno, w trakcie prowadzenia badań naukowych, jaki i podczas realizacji prac



badawczo-rozwojowych dla przemysłu, byłem członkiem wielu takich zespołów. Między innymi, pracowałem w międzynarodowych zespołach badawczych, w skład których wchodził pracownicy działów badawczo-rozwojowych firmy SMA Solar Technology (wspólne zgłoszenie patentowe w międzynarodowym zespole - [P5]), jak i naukowcy z renomowanych europejskich ośrodków akademickich tj. University College of Cork (wspólne publikacje: [J2] [K3],[K4]) i HTWG Konstanz University of Applied Sciences.

Do oceny osiągnięcia naukowego, przedstawiam cykl **14** powiązanych tematycznie publikacji (z czego 11 dokumentów jest indeksowanych w bazie Web of Science, w tym pięć opublikowanych w czasopiśmie z listy JCR - sumaryczny *Impact Factor=22.517\**), uzupełniony przez opis zrealizowanych, oryginalnych osiągnięć technologicznych udokumentowanych dodatkowo w formie 3 zgłoszeń patentowych oraz raportów z realizacji prac naukowo-badawczych.

### III.2. Omówienie uzyskanych wyników

W trakcie swoich badań zajmowałem się głównie przekształtnikami energoelektronicznymi, z których zbudowane są systemy fotowoltaiczne współpracujące z siecią elektroenergetyczną (ang. „on grid” systems). W systemach tego typu można wydzielić dwa stopnie przetwarzania energii:

- **przekształtnik DC-DC** - odpowiedzialny za dopasowanie napięcia uzyskiwanego z paneli PV (połączonych szeregowo lub równolegle) do wymagań falownika napięcia. Najczęściej wykorzystywane są do tego celu przekształtniki DC-DC podwyższające napięcie. w niektórych systemach (tzw. hybrydowych), stosuje się magazyny energii (tj. akumulatory, wirujące zasobniki energii) i wtedy wymagany jest dodatkowy, dwukierunkowy przekształtnik DC-DC umożliwiający ładowanie i rozładowywanie zasobnika,
- **przekształtnik DC-AC** – jedno- lub trójfazowy falownik napięcia umożliwiający transfer energii ze źródła prądu stałego do sieci elektroenergetycznej.

Swoje badania naukowe związane z przekształtnikami energoelektronicznymi dla fotowoltaiki prowadziłem zarówno na uczelni jak i realizując projekty dla przemysłu.

W ramach działalności akademickiej, poza nielicznymi wyjątkami, przede wszystkim skupiłem się na badaniu układów niewielkiej mocy, przeznaczonych do współpracy z jednofazową siecią prądu przemiennego. Szczegółowy opis moich osiągnięć w tym obszarze przedstawiłem w rozdziale III.2.B.

Podczas mojej współpracy z przemysłem zajmowałem się głównie badaniem i wdrażaniem układów falowników i przekształtników DC-DC średnich mocy (10 kVA-125 kVA). Szczegóły opisałem w rozdziale II.3.C.

W czasie prowadzenia badań naukowych oraz w trakcie realizacji prac w przemyśle opracowałem, wykorzystywany wielokrotnie w różnych aplikacjach ([J1]-[J3], [J5]-[J7], [K1]-[K4], [N1], [N3], [R1]-[R7], [R17], [R18]), System Szybkiego Prototypowania FPGA umożliwiający realizację zamkniętego bądź otwartego układu sterowania dla różnych przekształtników energoelektronicznych. Na system składa się część sprzętowa (jednostka główna z układem FPGA, karty pomiarowe o zwiększonej odporności na zakłócenia elektromagnetyczne oraz karty we/wy obsługujące między innymi

\* Sumaryczny IF wyliczono z uwzględnieniem pozycji [J1] (o statusie IEEE Early Acces Articles). Do sumy przyjęto współczynnik IF=7,05 (wartość za rok 2017)



generatory sygnałów bramkowych (ang. drivers) dla różnych elementów półprzewodnikowych mocy) oraz programowa, którą tworzą opracowane przeze mnie biblioteki funkcji VHDL umożliwiające realizację większości zadań algorytmicznych (wyrafinowane modulatory PWM, generatory „czasów martwych”, moduły PLL do synchronizacji z siecią, układy komunikacji SPI, regulatory PID, filtry typu IIR FIR, moduły zabezpieczeń itd.). Zaletą systemu jest jego elastyczność (w szybki sposób można zaimplementować sterowanie praktycznie każdego przekształtnika energoelektronicznego), odporność na zakłócenia oraz funkcjonalność pozwalająca na zmianę niewrażliwych parametrów pracy przekształtnika (np. : „czas martwy” dla tranzystorów) w trakcie pracy przekształtnika. Na podkreślenie zasługuje to, że System Szybkiego Prototypowania FPGA został wdrożony w przemyśle [R20].

Ponadto, opracowałem system modelowania sprzętowego (zrealizowany w oparciu o układ FPGA wspierany przez blok szybkich przetworników AC/CA) dedykowany do symulacji przekształtników fotowoltaicznych oraz paneli fotowoltaicznych pracujących w różnych konfiguracjach połączeń w odmiennych warunkach (częściowe zacienienie wybranych modułów PV) [J5].

Szczegółowy opis System Szybkiego Prototypowania FPGA oraz układów do modelowania sprzętowego zamieszczono w rozdziale III.A.

### **III.2.A. Autorskie narzędzia wspierające proces projektowania, modelowania i prowadzenia badań laboratoryjnych dedykowane dla energoelektroniki**

Nowe topologie oraz metody sterowania przekształtników energoelektronicznych bardzo często wymagają stosowania złożonych algorytmów sterowania oraz skomplikowanych metod generowania sygnałów sterujących elementy półprzewodnikowe. W szczególności, na etapie weryfikacji koncepcji oraz testów modeli funkcjonalnych, oczekiwana jest elastyczność systemu sterowania pozwalająca na implementacje specjalizowanych modułów peryferyjnych (takich jak np. rozbudowane moduły PWM umożliwiające generację nietypowych sekwencji sterujących) oraz zdolność do wykonywania skomplikowanych obliczeń w czasie rzeczywistym z dużą częstotliwością. Pożądaną cechą jest również uniwersalność oraz łatwość w adaptacji systemu, gdyż na etapie weryfikacji koncepcji często trudno do końca oszacować zasoby sprzętowe i programowe jakie będą wymagane od finalnego sterownika. Dodatkowo, aby możliwe było testowanie nowych koncepcji oraz przeprowadzenie badań w warunkach aplikacyjnych, układ sterowania musi być zaprojektowany tak, aby pozwalał na bezawaryjną pracę w trudnych warunkach środowiskowych takich jak zakłócenia elektromagnetyczne związane z pracą przekształtników energoelektronicznych, wysokie temperatury itd. W 2010 roku, gdy rozpoczynałem badania związane z przekształtnikami dla fotowoltaiki, na rynku nie było dostępnych komercyjnie rozwiązań sterowników cyfrowych dedykowanych dla przekształtników energoelektronicznych, o parametrach gwarantujących równoległe przetwarzanie sygnałów i realizację obliczeń w czasie rzeczywistym z częstotliwością na poziomie 1MHz. W związku z tym, wykorzystując wieloletnie doświadczenia związane z projektowaniem, uruchamianiem i badaniem różnych przekształtników energoelektronicznych opracowałem System Szybkiego Prototypowania FPGA. Bazuje on zarówno na rozwiązaniach sprzętowych jak i algorytmicznych.

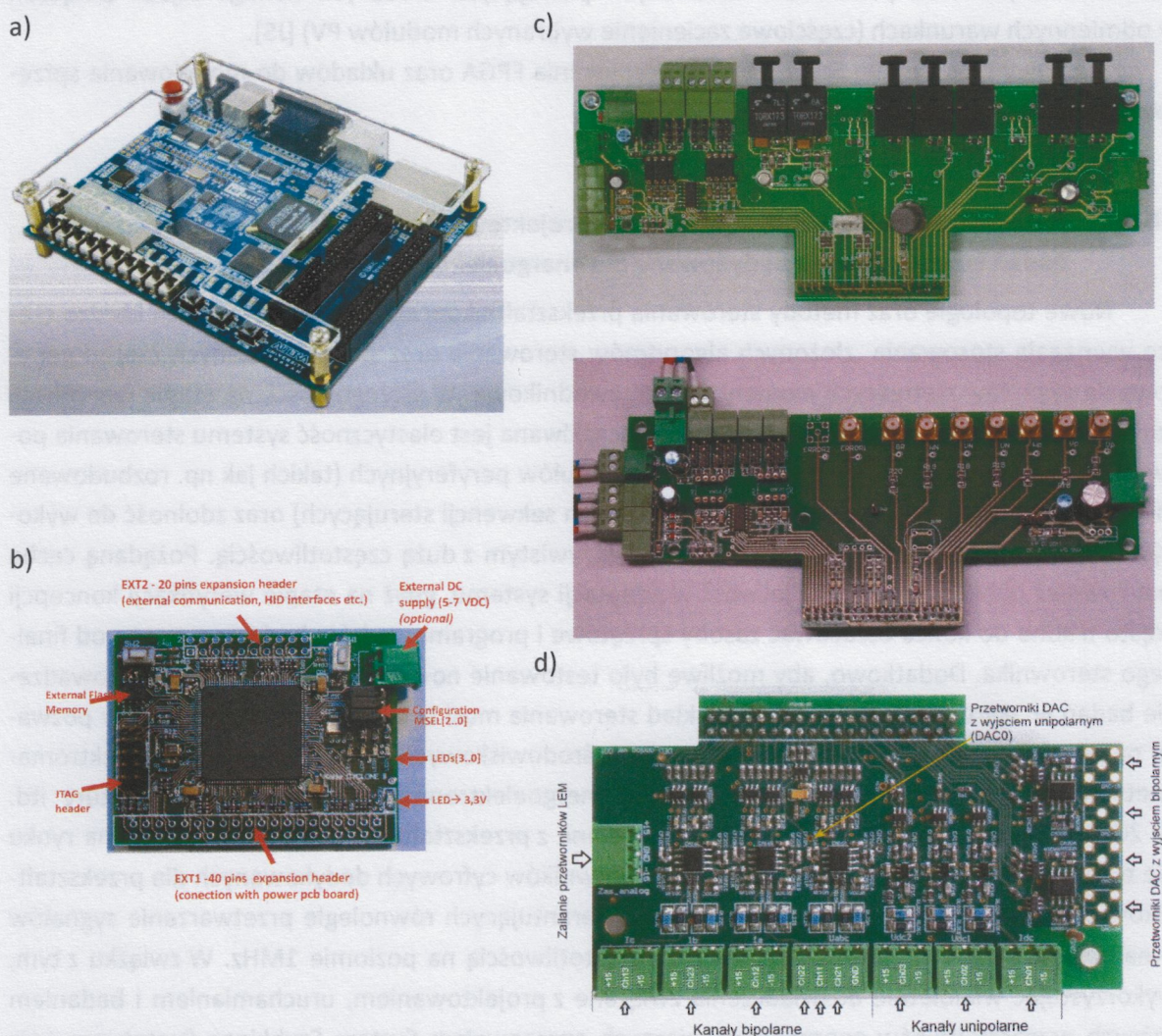
W skład części sprzętowej systemu wchodzi:

- **sterownik główny** - z reguły bazujący, na gotowej karcie FPGA firmy Terasic (DE2, DE0, DECV lub DE NANO)- Rys. 1a, bądź na dedykowanej do konkretnej aplikacji karcie sterującej (opracowanej przeze mnie) posiadającej ustandaryzowane 40-pinowe złącze umożliwiające podłączenie kart rozszerzających o różnych funkcjonalnościach – Rys 1b,



- karta pomiarowa (opracowana i zaprojektowana przeze mnie) – wyposażona w 9 rekonfigurowanych (wejście unipolarne bądź bipolarne) torów analogowych z 12-bitowymi przetwornikami ADC ( $f_{smax} = 3\text{MHz}$ ), pięć 12-bitowych przetworników DAC oraz bardzo szybkie komparatory analogowe. Na podkreślenie zasługuje to, że każdy z przetworników A/C i C/A jest niezależnie wyzwalany co pozwala na pełne wykorzystanie możliwości jakie daje sterownik FPGA (przetwarzanie równoległe, próbkowanie synchroniczne implementowane osobno dla każdego kanału itd.) – Rys. 1d,

- zestaw kart we/wy (opracowany i zaprojektowany przeze mnie), projektowanych indywidualnie pod kątem konkretnej aplikacji (wyjścia PWM), obsługa sygnałów błędów, obsługa automatyki sterowania pracą i zabezpieczeń – Rys. 1c.



Rys. 1 System Szybkiego Prototypowania FPGA – a) Jednostka sterująca firmy Terasic (DE0) b) Karta sterująca FPGA (Cyclone III) c) przykładowe karty wejść/wyjść cyfrowych d) karta analogowa



Aby system sterowania zapewniał prawidłową realizację algorytmów oraz był odporny na zakłócenia generowane przez obiekt jakim jest przekształtnik energoelektroniczny, opracowałem koncepcję sterowania „quasi analogowego” umożliwiającą realizację obliczeń z częstotliwością narzuconą przez przetworniki ADC (standardowo 1 MHz) przy jednoczesnym zapewnieniu prawidłowej sekwencji wykonywania obliczeń przez kolejne bloki implementowane w kaskadowym układzie zamkniętej regulacji. W efekcie wieloletnich doświadczeń aplikacyjnych, opracowałem rozbudowaną bibliotekę specjalizowanych funkcji implementowanych w języku VHDL, umożliwiających obsługę przekształtników energoelektronicznych tj. : moduły PLL [J6], [N3], [K2], [R3], [R4],[R6], wyrafinowane generatory PWM umożliwiające implementację nietypowych sekwencji sterujących [J1], [J3], [R1]-[R4], [K1] oraz posiadające zaawansowane funkcjonalności sterowania pomiarami analogowymi [J2], [K3],[K4], adaptacyjne generatory „czasów martwych” [R1]-[R4], [R17], rozbudowane moduły generowania sygnałów synchronizujących pomiary oscyloskopowe [J1], [R1]-[R7], maszyny stanu zarządzające automatyką procesu załączania, wyłączania i kontroli pracy przekształtników [R2]-[R4], moduły do wizualizacji pracy przekształtnika zarówno w czasie rzeczywistym bądź eksport i obróbkę danych (wykorzystanie narzędzia Signal Tap Logic Analyzer).

Bardzo ważną cechą Systemu Szybkiego Prototypowania FPGA jest możliwość bezpiecznej zmiany newralgicznych parametrów przekształtnika (takich jak np. współczynnik wypełnienia i wzajemne przesunięcie impulsów sterujących elementy półprzewodnikowe, częstotliwość przełączeń, wartość „czasu martwego”) bezpośrednio w trakcie pracy urządzenia, z pomocą dedykowanego interfejsu użytkownika. Jest to możliwe, gdyż każda z opracowanych przeze mnie funkcji bibliotecznych, została wyposażona w mechanizm bezpiecznej podmiany parametrów w trakcie pracy przekształtnika bez ryzyka uszkodzenia urządzenia. Funkcjonalność ta pozwala na manualne dostrajanie wybranych przez użytkownika parametrów przekształtnika w trakcie jego działania. Usprawnia to proces uruchamiania przekształtników energoelektronicznych oraz znacząco skraca czas poszukiwania i doboru optymalnego punktu pracy urządzenia (zmiana parametrów nie wiąże się koniecznością każdorazowego przerywania pracy przekształtnika, a następnie powtarzania procedury załączenia i wyłączenia).

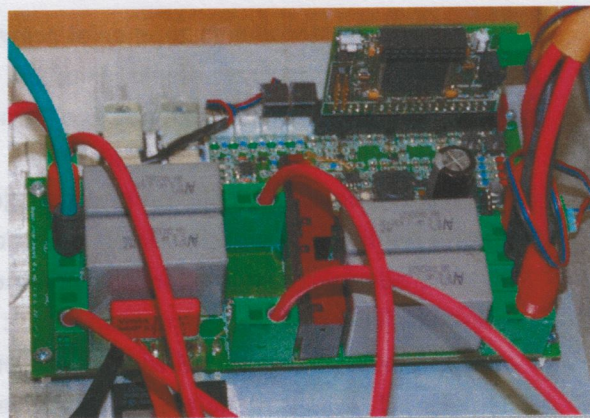
Opracowany przeze mnie System Szybkiego Prototypowania FPGA był z powodzeniem stosowany jako układ sterowania w wielu modelach funkcjonalnych budowanych na potrzeby badań naukowych. Były to min.: dwufazowy przekształtnik DC-DC z cewkami sprzężonymi [J2], [K3],[K4], przekształtniki DC-DC o przełączalnych kondensatorach (wersja 3 i 10 komórkowa) [J1], [J3], [K1], jednofazowy inwerter solarny [J6], [N3] oraz trójfazowy inwerter solarny [K2].

Na podkreślenie zasługuje to, że System Szybkiego Prototypowania FPGA został również wdrożony w przemyśle, gdzie znalazł zastosowanie w wielu aplikacjach [R1]-[R7], i jest w dalszym ciągu stosowany do realizacji prac badawczo-rozwojowych [R20]. Między innymi, został wykorzystany przez firmę SMA Solar Technology jako sterownik dla modelu funkcjonalnego 3-iej generacji trójfazowego inwertera solarnego o mocy 125 kVA [R18]. Na Rys. 2-6 przedstawiono fotografie wybranych aplikacji przekształtników, w których wykorzystano System Szybkiego Prototypowania FPGA.

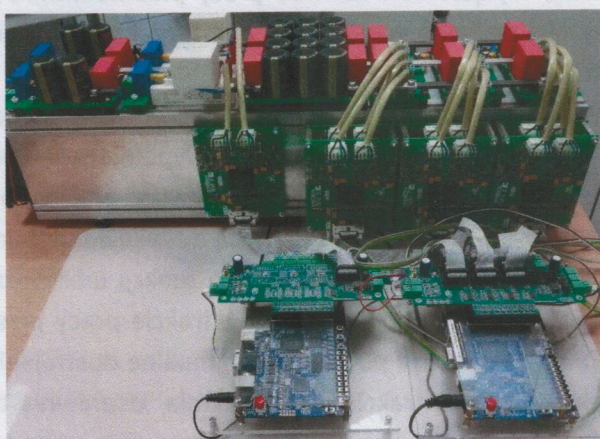




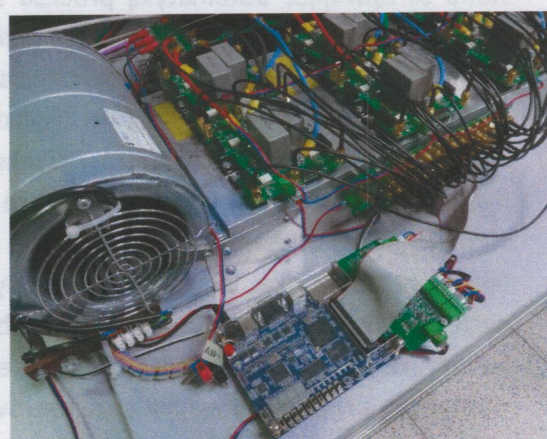
Rys. 2 Zastosowanie Systemu Szybkiego Prototypowania FPGA w Modelu funkcjonalnym Inwertera Solarnego o mocy 125kVA [R18]



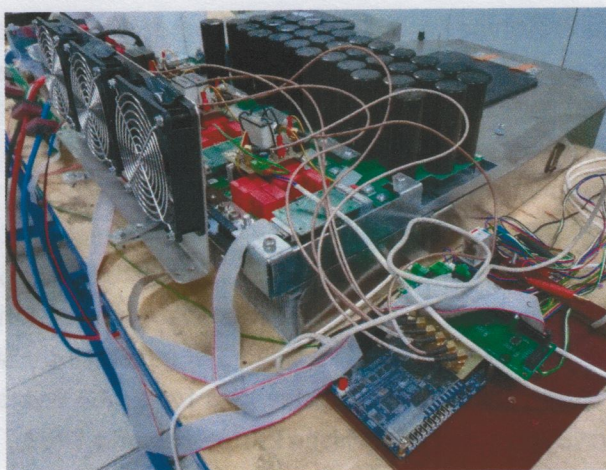
Rys. 3 Aplikacja Systemu Szybkiego Prototypowania FPGA w dwufazowym przekształtniku DC-DC podwyższającym napięcie



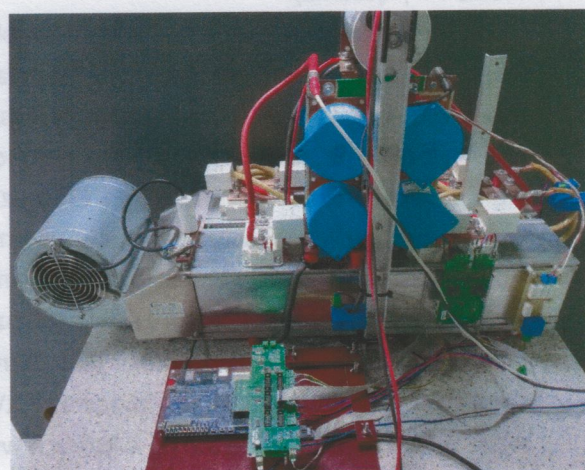
Rys. 4 Zastosowanie Systemu Szybkiego Prototypowania FPGA w 3-fazowym falowniku fotowoltaicznym opisanym w [K1]



Rys. 5 Zastosowanie Systemu Szybkiego Prototypowania FPGA w podwójnym 3-fazowym falowniku fotowoltaicznym opisanym w [R6]



Rys. 6 Zastosowanie Systemu Szybkiego Prototypowania FPGA w 3-fazowym falowniku fotowoltaicznym topologii BSNPC AASC opisanym w [R4]



Rys. 7 Zastosowanie Systemu Szybkiego Prototypowania FPGA w REKONFIGUROWALNYM PRZEKSZTAŁTNIKU DC-DC z RECYRKULACJĄ ENERGII opisanym w [R7]



System Szybkiego Prototypowania może być również stosowany do modelowania sprzętowego (Hardware In the Loop), które pozwala na symulowanie w czasie rzeczywistym przekształtników energoelektronicznych [X18], [X19]. w latach 2008-2011, w trakcie realizacji projektu badawczego MNiSW o numerze N N510389535 pt.: „Modelowanie systemów fotowoltaicznych w układach FPGA, którego byłem jednym z wykonawców, została wykorzystana opracowana przeze mnie koncepcja realizacji sprzętowej symulatora dla systemów fotowoltaicznych [J5] i [J6]. Układ umożliwia emulację numeryczną struktur rozbudowanych systemów PV [N1] i efektywną weryfikację symulacyjną algorytmów sterowania dla przekształtników energoelektronicznych (równocześnie może pełnić rolę sterownika dla rzeczywistego przekształtnika). Działanie symulatora sprzętowego zostało zweryfikowane poprzez badania laboratoryjne przekształtnika DC-DC podnoszącego napięcie. Porównanie wyników symulacji sprzętowej i badań układu rzeczywistego wykazały bardzo dużą zbieżność uzyskanych rezultatów. Wyniki zostały zaprezentowane w [J5], [J7].

### III.2.B. Działalność akademicka

W ramach swojej działalności naukowej zajmowałem się poszukiwaniem nowych rozwiązań mających na celu uzyskanie jak największej sprawności przekształtników energoelektronicznych przy jednoczesnej minimalizacji kosztów i gabarytów. Jednym z najdroższych podzespołów przekształtnika energoelektronicznego są elementy magnetyczne, więc naturalne jest dążenie do ich minimalizacji bądź częściowego lub całkowitego wyeliminowania. Efekt ten można uzyskać poprzez zastępowanie dławików dyskretnych układami sprzężonymi [X1], [X2]. W publikacjach [J2], [K3], [K4], których jestem współautorem, przedstawiono dwufazowy (ang. Interleaved) przekształtnik DC-DC podwyższający napięcie, w którym dwa dyskretnie dławiki zostały zastąpione pojedynczym dławikiem zbudowanym z dwóch uzwojeń wzajemnie sprzężonych nawiniętych na wspólnym rdzeniu. Zastosowanie takiego rozwiązania sprawia, że układ staje się silnie nieliniowy. Analiza teoretyczna i przeprowadzone badania zaprezentowane w [J2] wykazały, że istnieje aż 10 przedziałów pracy: 8 w trybie z nieciągłym prądem (ang. DCM mode) i 2 w trybie z ciągłym prądem wejściowym (ang. CCM mode), w których układ cechuje odmienna dynamika. W związku z tym, każda zmiana warunków pracy (napięcia wejściowe, wyjściowe, stany przejściowe związane ze zmianą obciążenia) powoduje zmianę parametrów układu. Dodatkowo, przekształtnik jest bardzo wrażliwy na błędne sterowanie, gdyż skutkuje ono niesymetrią w rozptywie prądów w cewkach sprzężonych. Nawet chwilowa niesymetria, może spowodować nasycanie się rdzenia (w konsekwencji spadek indukcyjności) skutkujące gwałtownym narastaniem prądu w pojedynczej gałęzi, co z kolei prowadzi do oscylacji w układzie. Pojawienie się nagle dużej pochodnej prądu jest przyczyną występowania silnych zakłóceń elektromagnetycznych. Wszystko to sprawia, że wymagania sprzętowe (odporność na zakłócenia elektromagnetyczne) jaki koncepcyjne stawiane przed układem sterowania są bardzo restrykcyjne. Z przeprowadzonej w [K3] i [J2] analizy modelu wynika, że dla zapewnienia stabilnej pracy w każdym trybie potrzebne są inne nastawy regulatorów, co oznacza, że układ sterowania powinien wykrywać aktualny tryb pracy przekształtnika, identyfikować stan, w którym przekształtnik może potencjalnie znaleźć się w następnej chwili czasu, a w przypadku detekcji zmiany stanu, dokonać podmiany nastaw regulatorów, w sposób który nie spowoduje oscylacji oraz niesymetrii w układzie. Problemy te zostały rozwiązane za pomocą metody opisaną w [K3], co potwierdziły zamieszczone tam wyniki badań eksperymentalnych uzyskanych dla modelu przekształtnika o mocy 1 kW. Do sterowania modelu funkcjonalnego został wykorzystany, opracowany przeze mnie, System Szybkiego Prototypowania FPGA (opisany w rozdziale III.2.A). Ponadto, opracowałem i zaim-



plementowałem algorytm identyfikacji i predykcji trybu pracy przekształtnika, a także opracowałem metodę pozwalającą na implementację sprzętową adaptacyjnego algorytmu sterowania realizującego zmianę nastaw regulatorów prądu w trakcie działania przekształtnika (Bumpless control, Forced Output Control) w odpowiedzi na przejście do innego trybu pracy (np. z CCM1 do DCM8). W pracach [J2], [K3], [K4] udowodniono, że możliwe jest efektywne sterowanie dwufazowym przekształtnikiem DC-DC z dławikiem o indukcyjnościach sprzężonych, a co za tym idzie uzyskanie dwukrotnego zmniejszenie masy i gabarytów elementów magnetycznych stosowanych w przekształtniku DC-DC.

Innym sposobem na optymalizację przekształtnika DC-DC podwyższającego napięcie jest zastosowanie technologii przełączanych kondensatorów (ang. Switched-Capacitor Voltage Multiplier - SCVM) [X3], [X4]. Energia, ze źródła do odbiornika, jest tutaj przekazywana za pośrednictwem kondensatorów, które są cyklicznie ładowane i rozładowywane w obwodzie rezonansowym, jaki tworzą z niewielką indukcyjnością (między kilkaset nanohenrów, a kilka mikrohenrów) zrealizowaną przeważnie w postaci cewki planarnej zintegrowanej z obwodem PCB. Wykorzystanie zjawiska rezonansu zapewnia możliwość pracy w trybie przełączania elementów półprzewodnikowych w warunkach zerowego prądu (ang. Zero Current Switching). W artykule [J3] przeprowadzono analizę sprawności dla trzech wariantów przekształtnika SCVM o mocy 500 W z dławikami powietrznymi zintegrowanymi z obwodem PCB. Opracowane przeze mnie modele symulacyjne (MATLAB) zostały wykorzystane do wyznaczenia optymalnych parametrów układu oraz do weryfikacji rozważań analitycznych zaprezentowanych w artykule. Na potrzeby badań eksperymentalnych zostały również zaprojektowane i wykonane dwa modele rzeczywiste (układ o wzmacnieniu cztero- i dziesięciokrotnym), dla których opracowałem sposób implementacji sprzętowej układu sterowania. Algorytmy zaimplementowałem w sterowniku FPGA (opisanym w punkcie III.2.A).

Elementem decydującym o własnościach danego przekształtnika energoelektronicznego jest wybór odpowiedniej strategii sterowania. w artykule [K2] zostały zestawione i porównane różne znane strategie sterowania dla przekształtnika SCVM, w tym opracowana przeze mnie nowa metoda sterowania, opisana jako Mixed Sequential-Simultaneous Switching Method. Zastosowanie tej metody pozwala na ograniczenie maksymalnego prądu jaki występowałby w przypadku sterowania jednoczesnego (TS-switching strategy), a zarazem gwarantuje, lepsze niż w przypadku sterowania sekwencyjnego (SQ – switching strategy), wykorzystanie energii zgromadzonej w kondensatorach (tą sama moc można uzyskać przy mniejszej pojemności). Wszystkie metody sterowania zostały przebadane za pomocą, opracowanych przeze mnie, modeli symulacyjnych (Matlab Simulink), a następnie algorytmy zostały zaimplementowane w sterowniku FPGA (opisanym w punkcie III.2.A). Wybrane wyniki badań eksperymentalnych modelu rzeczywistego zostały zaprezentowane w artykule [K2].

Istotną wadą klasycznie sterowanych przekształtników SCVM jest stałe wzmacnienie napięciowe. W artykule [J1] została przedstawiona metoda regulacji napięcia wyjściowego poprzez aktywowanie i dezaktywowanie poszczególnych komórek w układzie. Wykorzystując tę metodę, opracowałem algorytm łagodnego rozruchu przekształtnika, pozwalający na ograniczenie prądów związanych z ładowaniem wstępnym kondensatora wyjściowego. Bardzo istotnym aspektem jest odporność przekształtnika na uszkodzenie elementów półprzewodnikowych. Problematyka ta została podjęta w artykule [J3], prezentującym zmodyfikowaną topologię przekształtnika o przełączanych kondensatorach o zwiększonej odporności na stany awaryjne, dla którego opracowałem sposób implementacji sprzętowej algorytmu sterowania pozwalającego na kontynuację pracy w stanie uszkodzenia pojedynczego elementu lub grupy elementów półprzewodnikowych. Do przeprowadzenia badań



eksperymentalnych, opracowałem specjalny moduł generatora impulsów sterujących, pozwalający na emulację stanów błędów przekształtnika (emulowanie stanu uszkodzenia łącznika – na zwarcie lub rozwarcie z zadawanymi przez użytkownika parametrami takimi jak: wybór momentu aktywacji i dezaktywacji pojedynczego łącznika lub grupy łączników półprzewodnikowych, zgodnie ze zdefiniowaną przez użytkownika sekwencją występowania zdarzeń). Moduł generatora impulsów sterujący posiadał również funkcjonalność umożliwiającą synchronizację pomiarów oscyloskopowych, co pozwoliło na uzyskanie wiarygodnych wyników i prawidłową rejestrację przebiegów prądów i napięć w układzie eksperymentalnym.

Technologia przełączanych kondensatorów może być również z powodzeniem stosowana w systemach dużej mocy, budowanych w oparciu o tyrystory jako elementy wykonawcze. W artykule [N4] przedstawiłem dokładną analizę różnych stanów pracy tyrystorowego powielacza napięcia oraz została zaproponowana metoda sterowania, realizująca funkcjonalność zabezpieczenia układu przed awarią w trakcie procedury rozruchu lub w efekcie wystąpienia przeciążenia. Wyniki badań różnych topologii i odpowiednich metod sterowania tyrystorowych powielaczy napięcia dużej mocy zostały zaprezentowane także w publikacji [J4].

Badania związane z technologią przełączanych kondensatorów są cały czas kontynuowane w ramach, będącego w trakcie realizacji, projektu NCBiR pt. „Wysokosprawny przekształtnik rezonansowy o przełączalnych kondensatorach podnoszący napięcie o zredukowanej masie i gabarytach”, którego jestem kierownikiem.

Opisywane układy przekształtników DC-DC mogą być wykorzystywane jako stopień wejściowy dla jednofazowych falowników napięcia współpracujących z siecią elektroenergetyczną. W artykułach [J6] i [N3], których jestem współautorem, podjęta została tematyka aplikacji praktycznej jednofazowego inwertera solarnego. W ramach realizacji badań z tym związanych, opracowałem koncepcję systemu sterowania dla całego przekształtnika. W artykule [J6] opisałem również, opracowaną i zaimplementowaną przeze mnie, metodę synchronizacji jednofazowych falowników napięcia z siecią elektroenergetyczną.

### III.2.C. Osiągnięcia technologiczne związane z pracą na rzecz przemysłu

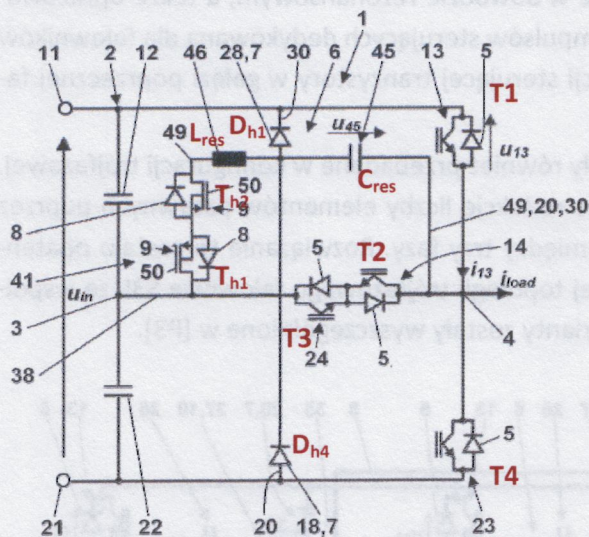
Na początku drugiej dekady XXI wieku, standardowym rozwiązaniem w obszarze inwerterów solarnych średniej mocy współpracujących z siecią niskiego napięcia było stosowanie przekształtników o topologii trójpoziomowego falownika napięcia tj. 3L-NPC, BSNPC (T-NPC), ANPC itd. [X8]-[X10] projektowanych na bazie modułów IGBT wykonywanych w klasycznej technologii krzemowej. Ze względu na relatywnie wolne wyłączanie elementu półprzewodnikowego (zjawiska tzw. ogona prądowego) a co za tym duże straty komutacyjne, częstotliwość przełączeń była ograniczona do kilku kiloherców. Z uwagi na dużą konkurencję na rynku falowników fotowoltaicznych, wszyscy producenci poszukiwali rozwiązań pozwalających na uzyskanie jak najwyższej sprawności [X6], a jednocześnie optymalizację urządzeń poprzez zmniejszenie masy i gabarytów [X16] oraz kosztów [X5]. Metodą na osiągnięcie celu było zwiększenie częstotliwości przełączeń, co pozwala m. in. na minimalizację elementów magnetycznych (które w dużej mierze decydują o kosztach przekształtników energoelektronicznych). Podniesienie częstotliwości przełączeń można było uzyskać na dwa sposoby: poprzez zastosowanie nowoczesnych szerokopasmowych elementów półprzewodnikowych mocy z węgla krzemu (SiC) [X7], [X15], bądź stosując tradycyjne elementy IGBT wykonane w technologii krzemowej [X11]-[X14], lecz o topologiach pozwalających na zmniejszenie strat komutacyjnych poprzez przełączanie elementów półprzewodnikowych mocy przy zerowym prądzie (ang.



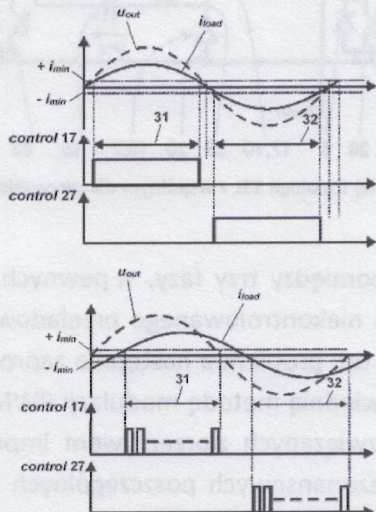
ZCS) lub zerowym napięciu (ang. ZVS). W 2010 roku cena modułów wysoko prądowych z tranzystorami MOSFET z węgla krzemu była wielokrotnie wyższa niż klasycznych modułów IGBT [X15], w dodatku technologia seryjnej produkcji tranzystorów była jeszcze niedopracowana (zbyt wysoki współczynnik awaryjności). Stąd, wielu producentów zdecydowało o prowadzeniu prac nad nowymi topologiami falowników. W 2011 r. podjąłem współpracę z firmą SMA Solar Technology (wtedy i obecnie jednym z największych na świecie producentów inwerterów solarnych) oraz firmą dtw s.p.z.o. (obecnie SMA-Magnetics) producentem wysokiej klasy elementów magnetycznych, w ramach której, między innymi, prowadziłem badania możliwości aplikacyjnych zastosowania jednej z takich topologii – trójpoziomowego falownika napięcia S3L z pasywną celą rezonansową, wspierającą komutację elementów półprzewodnikowych w gałęzi podłużnej falownika. Zarówno topologię jak i sposób działania falownika S3L opisano w [X12]-[X14]. W ramach odbywanego przeze mnie stażu przemysłowego, brałem udział w opracowaniu koncepcji, badaniach symulacyjnych, projektowaniu i uruchomieniu modeli funkcjonalnych przekształtników oraz prowadziłem badania zmierzające do porównania topologii S3L z klasycznym przekształtnikiem BSNPC [R17]. We wszystkich wykonanych modelach funkcjonalnych, do sterowania został zastosowany System Szybkiego Prototypowania FPGA (opisany w rozdziale III.2.A.). Wykorzystując opracowane przeze mnie dedykowane generatory PWM, implementowałem i badałem różne metody sterowania umożliwiające podniesienie efektywności pracy celi rezonansowej w warunkach gdy chwilowa wartość prądu obciążenia jest relatywnie niska (zjawisko to jest związane z niepełnym przeładowaniem kondensatora w celi rezonansowej i zostało opisane w [R17]). W rezultacie, opracowałem, zaimplementowałem i zweryfikowałem eksperymentalnie nowe metody podnoszenia napięcia na kondensatorze celi rezonansowej: poprzez generowanie dodatkowych impulsów dla tranzystorów w gałęzi poprzecznej falownika oraz poprzez zastosowanie adaptacyjnego generatora czasów martwych dla tranzystorów w gałęzi poprzecznej (optymalna wartość czasu martwego jest wyliczana na podstawie pomiaru wartości chwilowej prądu AC i zmieniana w czasie rzeczywistym podczas pracy falownika). W trakcie prowadzenia prac badawczych zidentyfikowałem i opisałem w [R17] zjawisko cyklicznego przeładowania kondensatora celi rezonansowej krótkim impulsem prądowym o bardzo dużej amplitudzie (kilkaset amperów), który powoduje bardzo silne zakłócenie elektromagnetyczne w układzie. Wyeliminowałem to zjawisko, opracowując nową metodę sterowania polegającą na generowaniu specjalnej sekwencji sterującej dla tranzystorów. Dzięki temu, falownik o topologii S3L znacząco poprawił parametry w obszarze kompatybilności elektromagnetycznej. Ze względu na zastosowanie dławika rezonansowego w układzie trójfazowego falownika S3L, teoretycznie, tranzystory mogą pracować z czasem martwym równym zero (a nawet dla krótkiego przedziału czasu, w warunkach jednoczesnego przewodzenia komplementarnych par tranzystorów - w [X13] określonego jako „negative deadtime”). W ramach prac badawczych, eksperymentalnie zweryfikowałem wpływ zmiany wartości czasu martwego dla poszczególnych tranzystorów na sprawność przekształtnika i dowiodłem, że korzystna jest wyłącznie praca z małymi wartościami czasów martwych dla tranzystorów w gałęzi poprzecznej. Rezultaty zostały przeze mnie opisane i przeanalizowane w [R17], gdzie również wykazałem, że minimalna wymagana wartość napięcia wejściowego DC dla przekształtnika o topologii S3L może być w określonych warunkach mniejsza niż dla klasycznego trójpoziomowego przekształtnika BSNPC. Z przeprowadzonych i opisanych w [R17] badań jednoznacznie wynika, że zastosowanie topologii S3L pozwala na ograniczenie strat komutacyjnych w modułach IGBT (sprawność przekształtnika S3L jest o 0,2% większa niż przekształtnika BSNPC), a co za tym idzie umożliwia podniesienie częstotliwości przełączeń przy zachowaniu wysokiej sprawności.



Uzyskane rezultaty badań związanych z topologią S3L były na tyle obiecujące, że prace badawcze były kontynuowane w ramach realizowanego w latach 2012-2015 projektu NCBiR pt. „Nowa generacja elementów indukcyjnych do wysokoczęstotliwościowych przekształtników mocy” (POIG.01.04.00-12-203/12), w którym uczestniczyłem jako wykonawca. Jednym z zadań w projekcie było: „Przeprowadzenie badań przemysłowych związanych z topologią wysokoczęstotliwościowych przekształtników mocy”. Realizacja badań doprowadziła min. do opracowania i opatentowania dwóch nowych topologii trójpoziomowych przekształtników z aktywną celą rezonansową wspierającą proces komutacji tranzystorów: topologii AASC (Active Auxilary Switching Cell) [P2] oraz **wynalezionej przez mnie** topologii SAASC (Simplified Active Auxilary Switching Cell) [P1] będącej zoptymalizowaną wersją topologii AASC. Na rys. 8 przedstawiono schemat falownika o topologii SAASC.

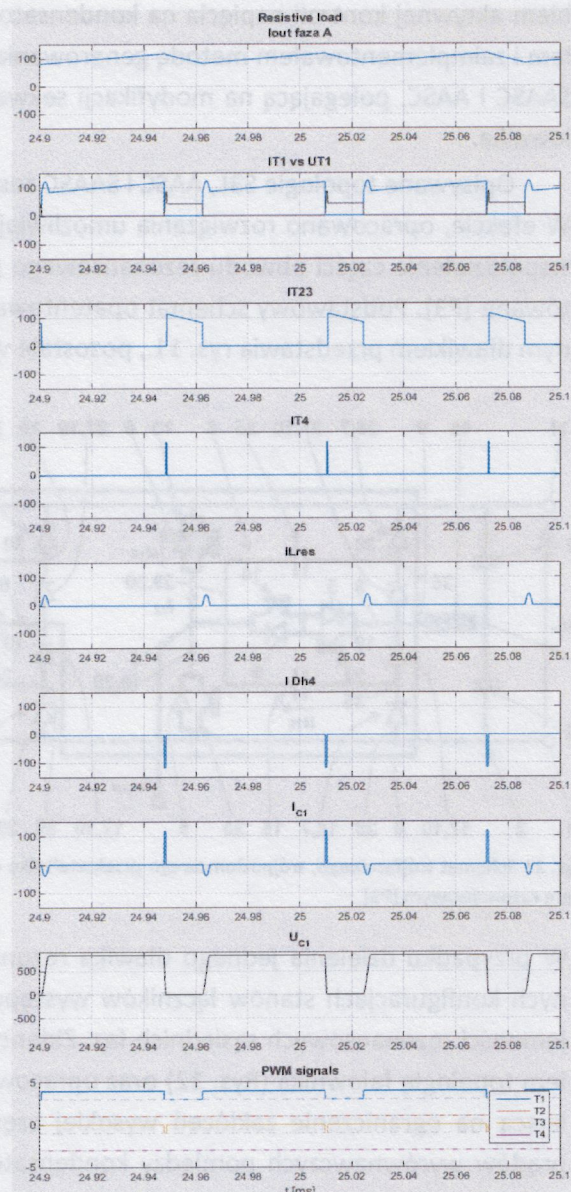


Rys. 8 Schemat jednej fazy, trójpoziomowego falownika BSNPC z aktywną celą rezonansową SAASC(źródło: [P1])



Rys. 9 Podstawowa i zmodyfikowana koncepcja sterowania tranzystorów Th1 i Th2 w aktywnej celi rezonansowej (źródło: [P1])

Zastąpienie stosowanych w topologii S3L diod, sterowanymi elementami półprzewodnikowymi ( $T_{h1}$  i  $T_{h2}$ ) pozwala w topologiach AASC i SAASC na aktywne kontrolowanie parametrów pracy celi rezonansowej (np. w sytuacji niewielkiego obciążenia falownika, gdy straty w obwodzie rezonansowym

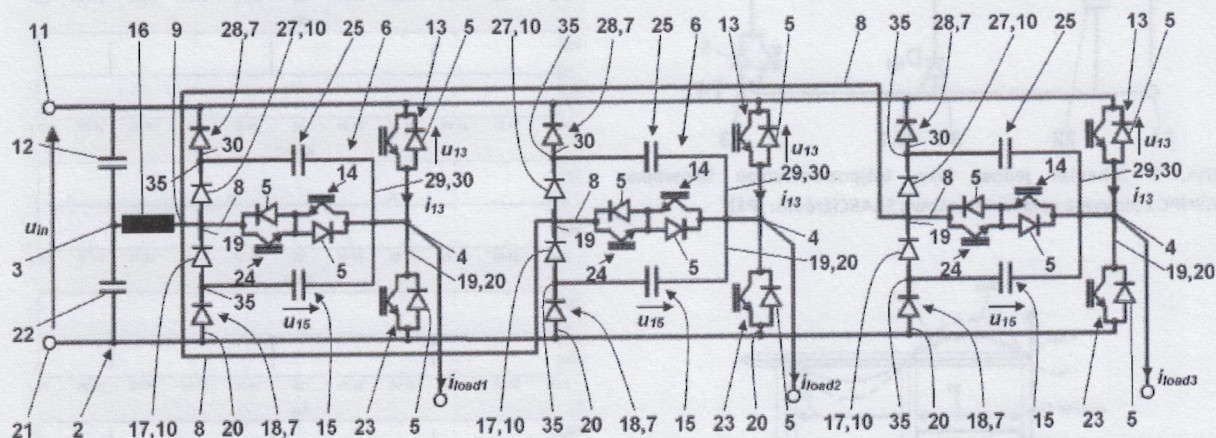


Rys. 10 Idea działania trójpoziomowego falownika o topologii BSNPC z aktywną celą rezonansową SAASC



przewyższają straty przełączeń elementów półprzewodnikowych, celę rezonansową można dezaktywować). Dodatkową zaletą topologii AASC i SAASC jest to, że przez dławiki (dławik) rezonansowy nie płynie prąd roboczy całego falownika (tak jak w układzie o topologii S3L z pasywną celą rezonansową), a co za tym idzie element ten może mieć zdecydowanie mniejsze gabaryty. Zaletą topologii SAASC, w stosunku do układu AASC, jest zredukowana liczba elementów pasywnych celi rezonansowej oraz konfiguracja tranzystorów (oznaczonych na rys. 8 jako  $T_{h1}$  i  $T_{h2}$ ), w sposób umożliwiający zasilanie obwodów bramkowych obydwu łączników jednym wspólnym zasilaczem. Mniejsza liczba elementów pasywnych oraz elektroniki wspomagającej, w znacznym stopniu upraszcza projekt celi rezonansowej i zmniejsza jej koszty oraz rozmiar. W ramach badań związanych z topologiami AASC i SAASC, opracowałem i zaimplementowałem algorytm umożliwiający identyfikację obszarów, w których aktywna cewa rezonansowa powinna pracować (rys. 9), rozwiązałem problem aktywnej kontroli napięcia na kondensatorze w obwodzie rezonansowym, a także opracowałem i zaimplementowałem metodę generowania impulsów sterujących dedykowaną dla falowników SAASC i AASC, polegającą na modyfikacji sekwencji sterującej tranzystory w gałęzi poprzecznej falownika.

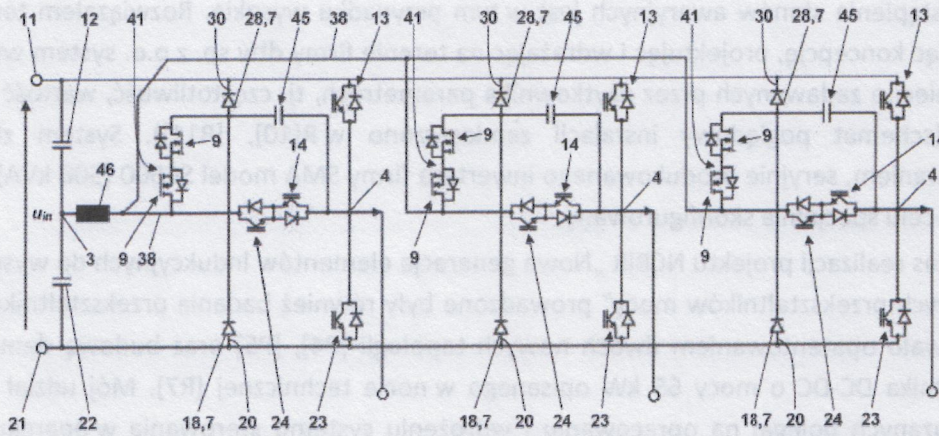
Opisywane topologie S3L, AASC i SAASC zostały również przebadane w konfiguracji trójfazowej. W efekcie, opracowano rozwiązania umożliwiające redukcję liczby elementów pasywnych poprzez współdzielenie części obwodu rezonansowego pomiędzy trzy fazy. Rozwiązanie to zostało opatentowane [P3]. Podstawowy schemat opatentowanej topologii trójfazowego falownika S3L ze wspólnym dławikiem przedstawia rys. 11., pozostałe warianty zostały wyszczególnione w [P3].



Rys. 11 Schemat trójfazowego, trójpoziomowego przekształtnika o zmodyfikowanej topologii S3L z wspólnym dla wszystkich faz dławikiem rezonansowym [P3]

W przypadku dzielenia jednego dławika rezonansowego pomiędzy trzy fazy, w pewnych określonych konfiguracjach stanów łączników występuje zjawisko niekontrolowanego przetądowania pojemności rezonansowych sąsiednich faz. Zidentyfikowałem ten problem a następnie zaproponowałem topologię falownika (Rys. 12) oraz opracowałem odpowiednią metodę modulacji PWM pozwalającą na ograniczenie zakłóceń wysokiej częstotliwości związanych z przepływem impulsowych prądów wyrównawczych pomiędzy kondensatorami celi rezonansowych poszczególnych faz przekształtnika (wynikających z zastosowaniem wspólnego dławika rezonansowego). Analogiczne schematy falowników o topologii BSNPC AASC i BSNPC SAAC w konfiguracji trójfazowej zostały zaprezentowane w zgłoszeniu patentowym [P1].





Rys. 12 Schemat trójfazowego, trójpoziomowego przekształtnika o zmodyfikowanej topologii SAASC z wspólnym dla wszystkich faz, dławikiem rezonansowym [P1]

Większość z opisywanych topologii falowników, została zaimplementowana i przebadana w stanowiskach czterech demonstratorów (największy z nich o mocy nominalnej 125 kVA) opracowanych, zaprojektowanych i wykonanych na potrzeby realizacji projektu „Nowa generacja elementów indukcyjnych do wysokoczęstotliwościowych przekształtników mocy”. Opis i parametry stanowisk znajdują się w Notach Technicznych [R1]-[R4]. Wybrane wyniki badań zostały zaprezentowane w raportach technicznych [R8]-[R13].

Demonstratory falowników zostały wykonane w sposób umożliwiający łatwą podmianę oraz prowadzenie badań elementów magnetycznych, do czego też były w trakcie trwania projektu wykorzystane. Opracowany i wdrożony przeze mnie system sterowania FPGA (oprogramowanie oraz rozwiązania sprzętowe) [R12] umożliwił implementację w poszczególnych stanowiskach badawczych wielu wariantów pracy falownika (wybór metody modulacji PWM, zmiana parametrów sygnałów PWM tj., „czasy martwe”, częstotliwości przełączeń, możliwość pracy z mocą bierną itd., emulowanie nietypowych stanów pracy), co pozwoliło na sprawne testowanie elementów indukcyjnych w różnych warunkach aplikacyjnych. Na potrzeby systemu sterowania demonstratorów, zostały przeze mnie opracowane i zaprojektowane karty we/wy obsługujące każdy rodzaj obwodów bramkowych („driverów”) wykorzystywanych w przekształtnikach. Dodatkowo opracowałem, zaprojektowałem i wdrożyłem karty pomiarowe odporne na zakłócenia generowane przez działający przekształtnik, umożliwiające pomiar 9 sygnałów (bipolarnych bądź unipolarnych) z rozdzielczością 12-bitową i częstotliwością 1 MHz (na każdy z kanałów indywidualnie). Opracowałem i zaimplementowałem w sterowniku FPGA zamknięty układ regulacji dla trójfazowych, trójpoziomowych falowników napięcia, tak aby mogły pracować na obciążeniu pasywnym, bądź współpracować z siecią elektroenergetyczną. Moduły peryferyjne (tworzone w języku VHDL), tj. np. generatory PWM, generatory „czasów martwych”, zostały przeze mnie opracowane tak, aby umożliwiały w bezpieczny sposób „strojenie” wybranych parametrów przekształtnika bezpośrednio w trakcie jego działania.

Dużym wyzwaniem technologicznym, w przypadku badania przekształtników sieciowych średniej mocy, jest prowadzenie testów laboratoryjnych z pełnym obciążeniem. Część badań można przeprowadzić stosując obciążenie pasywne. Nie jest to jednak rozwiązanie optymalne ze względu na duże koszty, gdyż cała przetwarzana w falowniku energia jest zamieniana na ciepło, a co za tym idzie tracona. Poza tym, warunki pracy z obciążeniem pasywnym odbiegają od tych, w jakich normalnie pracują inwertery solarne, tzn. współpracując z systemem energetycznym. Aby przeprowadzić pełne testy urządzenia, konieczne jest podłączenie przekształtnika do sieci. Oczywiście, nie jest możliwe prowadzenie badań urządzenia podłączając go do sieci publicznej czy też zakładowej, gdyż



ryzyko wystąpienia stanów awaryjnych jest w tym przypadku wysokie. Rozwiązałem ten problem opracowując koncepcję, projektując i wdrażając na terenie firmy dtw sp. z o.o. system wydzielonej, sztucznej sieci o zadawanych przez użytkownika parametrach, tj. częstotliwość, wartość skuteczna napięcia (schemat poglądowy instalacji zamieszczono w R[10], [R11]). System zbudowano z wykorzystaniem, seryjnie produkowanego inwertera firmy SMA model SC500 (500 kVA), który został w tym celu specjalnie skonfigurowany.

Podczas realizacji projektu NCBiR „Nowa generacja elementów indukcyjnych do wysokoczęstotliwościowych przekształtników mocy” prowadzone były również badania przekształtników DC-DC, co owocowało opatentowaniem dwóch nowych topologii [P4], [P5] oraz budową demonstratora przekształtnika DC-DC o mocy 65 kW opisanego w nocie technicznej [R7]. Mój udział w pracach z tym związanych polegał na opracowaniu i wdrożeniu systemu sterowania w oparciu o System Szybkiego Prototypowania FPGA.

### III.3. Podsumowanie

Do najważniejszych osiągnięć, w przedstawionym przeze mnie do oceny dorobku, stanowiącym jednotematyczny cykl publikacji oraz udokumentowanych osiągnięć technologicznych, należą:

- Wynalezienie, przebadanie i opatentowanie nowej topologii trójfazowego, trójpoziomowego falownika napięcia z aktywną celą rezonansową wspomagającą proces komutacji (SAASC),
- Opracowanie metod sterowania dla trójfazowych, trójpoziomowych falowników napięcia z pasywną i aktywną celą rezonansową umożliwiających m. in. ograniczenie zakłóceń elektromagnetycznych generowanych przez przekształtnik, podwyższenie sprawności oraz obniżenie progu minimalnego napięcia wejściowego DC wymaganego w przypadku inwerterów sieciowych,
- Opracowanie i wdrożenie w przemyśle autorskiego Systemu Szybkiego Prototypowania FPGA, dedykowanego do sterowania przekształtników energoelektronicznych, cechującego się dużą elastycznością (rozbudowana biblioteka autorskich modułów peryferyjnych) oraz odpornego na zakłócenia występujące w przekształtnikach energoelektronicznych.
- Opracowanie koncepcji sterowania, implementacja zamkniętego układu regulacji, a następnie uruchomienie modelu funkcjonalnego trójfazowego, trójpoziomowego inwertera o topologii S3L o mocy 125 kVA dla firmy SMA Solar Technology.
- Opracowanie implementacji sprzętowej adaptacyjnego algorytmu sterowania dla dwufazowego przekształtnika DC-DC typu BOOST ze sprzężonymi dławikami, pozwalającego na zmianę nastaw regulatorów w trakcie pracy przekształtnika (bumpless control, forced output control - FOC) w odpowiedzi na zmianę warunków pracy.
- Opracowanie nowej strategii sterowania (Mixed Sequential-Simultaneous Switching Method) dla przekształtników podwyższających napięcie w technologii przełączanych kondensatorów.



#### **IV. Omówienie pozostałych osiągnięć naukowo – badawczych, organizacyjnych i dydaktycznych wnioskodawcy, świadczących o istotnej aktywności naukowej habilitanta**

W latach 2004-2018 brałem udział w pięciu projektach badawczych finansowanych przez Komitet Badań Naukowych bądź Narodowe Centrum Badań i Rozwoju. W jednym z projektów pełniłem funkcję kierownika.

Jestem współautorem zgłoszeń patentowych kilkunastu wynalazków (sumaryczna liczba patentów, zgłoszeń patentowych oraz rozszerzeń patentów na różne regiony świata, indeksowanych w bazie publikacji pracowników AGH na grudzień 2018 wynosi 31).

Mam wieloletnie doświadczenie przemysłowe, które zdobyłem jako pracownik Akademii Górniczo-Hutniczej, realizując prace badawcze na rzecz przedsiębiorstw (min. kierowanie dwoma umowami) oraz w trakcie odbywania stażu w działach badawczo-rozwojowych firm krajowych (dtw sp. z o.o., 2011-2016, stanowisko Starszy Inżynier ds. Elektroniki Mocy) oraz międzynarodowych (SMA Solar Technology, 2013, stanowisko Senior Engineer).

W czasie swojej kariery zawodowej wielokrotnie pracowałem w międzynarodowych zespołach badawczych, w skład których wchodziły pracownicy działów badawczo-rozwojowych firm (SMA Solar Technology) jak i naukowcy z renomowanych europejskich ośrodków Akademickich, tj. University College of Cork, HTWG Konstanz University of Applied Sciences, Nazarbayew University.

Na przestrzeni kilku ostatnich lat, występowałem w roli eksperta merytorycznego w zespołach audytujących projekty NCBiR (Program Operacyjny Inteligentny Rozwój - PO IR 2014-2020, INNO-TECH). Zasiadałem również w Komisji oceniającej wnioski o pozyskanie środków w ramach projektu POIG.03.01.00-00-015/08 pn. „Karpackie Centrum Inicjatyw Ekologicznych – Inkubator Technologiczny” finansowanego z Europejskiego Funduszu Rozwoju Regionalnego w ramach Programu Operacyjnego Innowacyjna Gospodarka.

Równoległe do prowadzonych przeze mnie badań naukowych oraz prac w przemyśle, od momentu uzyskania stopnia doktora prowadzę bardzo intensywną działalność dydaktyczną. Jestem autorem lub współautorem, wprowadzonych do programu nauczania, dziewięciu nowych przedmiotów (w tym dwa w języku angielskim), które były, bądź są realizowane w formie wykładów, ćwiczeń laboratoryjnych lub ćwiczeń projektowych dla studentów ostatnich lat studiów inżynierskich oraz magisterskich na wydziale Elektrotechniki Automatyki Informatyki i Inżynierii Biomedycznej (dawniej Elektrotechniki Automatyki Informatyki i Elektroniki). Od wielu lat, każdego roku, jestem promotorem prac inżynierskich i magisterskich z dziedziny energoelektroniki, z których duża część kończy się realizacją praktyczną (do dnia 1 grudnia 2018, wypromowałem łącznie ok. 90 studentów). Jestem również promotorem pomocniczym w przewodzie doktorskim mgr inż. Adama Kawy.

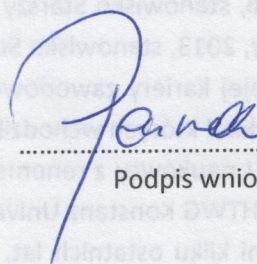
Ponadto, bardzo intensywnie angażuję się w rozbudowę infrastruktury dydaktycznej macierzystej uczelni. W latach 2003-2011 zbudowałem Laboratorium DSP (zaprojektowanie zestawów laboratoryjnych do nauki programowania mikrokontrolerów DSP, nawiązanie współpracy z firmą Texas Instruments, która zaowocowała donacją w postaci wyposażenia laboratorium na łączną kwotę 17500 USD, opracowanie programu zajęć praktycznych dla studentów 4. i 5. roku studiów). Od 2016 roku aktywnie uczestniczę w budowie Nowoczesnego Laboratorium Energoelektroniki Praktycznej (udział w opracowaniu koncepcji zajęć praktycznych z Energoelektroniki, projektowanie stanowisk dydaktycznych, poszukiwanie środków na zakup narzędzi i aparatury pomiarowej, pozyskiwanie



sponsorów i nawiązywanie kontaktów z przemysłem, co między innymi, w 2018 roku zaowocowało przekazaniem przez firmę SMA Solar Technology 20 wysokiej klasy zasilaczy laboratoryjnych o łącznej nominalnej wartości rynkowej ok. 200 000 PLN). Za prowadzoną przeze mnie działalność dydaktyczną zostałem w 2010 roku wyróżniony Medalem Komisji Edukacji Narodowej.

W latach 2002-2013 byłem opiekunem, bardzo aktywnie działającego, Koła Naukowego Elektroniki Przemysłowej. Między innymi, w efekcie mojej pracy ze studentami, zostało przygotowanych i wygłoszonych łącznie 71 referatów na dorocznie organizowanych przez AGH Sesjach Studenckich Kół Naukowych. Ponadto, w latach 2003-2011 pełniłem funkcję Koordynatora Sekcji Elektroniki Przemysłowej w ramach Sesji Studenckich Kół Naukowych Pionu Hutniczego.

Za swoją działalność związaną z ruchem Studenckich Kół Naukowych uzyskałem dwa Dyplomy uznania oraz dwie nagrody Rektora AGH.



Podpis wnioskodawcy



## Bibliografia tematyki

- [X1] S. Chandrasekaran and L.U. Gokdere, "Integrated magnetics for interleaved dc-dc boost converter for fuel cell powered vehicles," 35th Annual IEEE Power Electronics Specialists Conference, pp.356-361, June 2004.
- [X2] K.J. Hartnett, M.S. Rylko, J.G. Hayes and B.C. Barry, "Comparison of 8-kW CCTT IM and discrete inductor interleaved boost converter for renewable energy applications" IEEE Transactions on Power Electronics, vol. 51, no. 3, pp. 2455-2469, May 2015.
- [X3] A. Ioinovici, "Switched-capacitor power electronics circuits," IEEE Circuits Syst. Mag., vol. 1, no. 3, doi: 10.1109/7384.963467, pp. 37-42, Jul.-Sep. 2001.
- [X4] Y. P. B. Yeung, K. W. E. Cheng, S. L. Ho, K. K. Law, and D. Sutanto, "Unified analysis of switched-capacitor resonant converters," IEEE Trans. Ind. Electron., vol. 51, no. 4, doi: 10.1109/TIE.2004.831743, pp. 864 - 873, Aug. 2004.
- [X5] B. J. Masserant, E. W. Beans, and T. A. Stuart, "A study of volume versus frequency for soft switching IGBT converters," IEEE Trans. Aerosp. Electron. Syst., vol. 31, no. 1, pp. 280-287, Jan. 1995.
- [X6] Michael Frisch, Temesi Ernő "High Efficient Topologies for Next Generation Solar Inverter", Bodo's Power , August 2008, p.20-24.
- [X7] Fabio Brucchi, Infineon Technologies Italia S.r.l. and Klaus Sobe and Davide Chiola, Infineon Technologies Austria AG " A Practical Study on Three-Level Hybrid SiC/Si Inverters", Bodo's Power , April 2017, p.24-27 (porównanie NPC dla Si Sic)
- [X8] Jose Rodriguez, Steffen Bernet, Peter K. Steimer, Ignacio E. Lizama, " A Survey on Neutral-Point-Clamped Inverters", IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, VOL. 57, NO. 7, JULY 2010 p.2219-2229,
- [X9] Nupur Mittal ; Bindeshwar Singh ; S.P Singh ; Rahul Dixit ; Dasharath Kumar, "Multilevel Inverters: A Literature Survey on Topologies and Control Strategies " in 2012 2nd International Conference on Power, Control and Embedded Systems p.1-11
- [X10] Nabae, I. Takahashi and H. Akagi, "A New Neutral-Point-Clamped PWM Inverter," in IEEE Transactions on Industry Applications, vol. IA-17, no. 5, pp. 518-523, Sept. 1981.
- [X11] Y. Wang, W. W. Shi, N. Xie and C. M. Wang, "Diode-Free T-Type Three-Level Neutral-Point-Clamped Inverter for Low-Voltage Renewable Energy System," in IEEE Transactions on Industrial Electronics, vol. 61, no. 11, pp. 6168-6174, Nov. 2014,
- [X12] Manfred W. Gekeler, "Soft Switching Three Level Inverter with Passive Snubber Circuit (S3L Inverter)", In proceeding of 14th European Conference Power Electronics and Applications (EPE 2011), Aug. 30 2011-Sept. 1 2011, Birmingham.
- [X13] Manfred W. Gekeler "Soft switching three level inverter (S3L inverter)" In proceeding of 15th European Conference Power Electronics and Applications (EPE 2013), 2-6 Sept. 2013 Lile.
- [X14] Manfred W. Gekeler, Patent DE102010008426B4, "3-Stufen-Pulsewechselrichter mit Entlastungsnetzwerk".
- [X15] "Market & Technology trends in Wide BandGap power packaging" : <https://www.pdma.com/sites/default/files/uploads/tech-forums-semiconductor/presentations/11-market-and-technology-trends-wbg-power-module-packaging.pdf>, konferencja APEC 2015
- [X16] H. Alan Mantooth ; Michael D. Glover ; Paul Shepherd „Wide Bandgap Technologies and Their Implications on Miniaturizing Power Electronic Systems" IEEE Journal of Emerging and Selected Topics in Power Electronics, Year: 2014 , Volume: 2 , Issue: 3, Page s: 374 - 385,
- [X17] Fraunhofer Institute for Solar Energy Systems, ISE "PHOTOVOLTAICS REPORT" Freiburg, 27 August 2018
- [X18] In kwon Park; Paul Forsyth ; Rick Kuffel ; Ehsan Tara „Hardware in the loop (HILS) testing of a power electronics controller with RTDS" IECON 2013 - 39th Annual Conference of the IEEE Industrial Electronics Society
- [X19] Seung Tae Cha; Qiuwei Wu; Arne Hejde Nielsen ; Jacob Østergaard; In Kwon Park „Real-Time Hardware-In-The-Loop (HIL) Testing for Power Electronics Controllers" 2012 Asia-Pacific Power and Energy Engineering Conference, Year: 2012, Page s: 1 - 6



[X1] S. ChandraSekaran and L.J. Goleker, "Integrated magnetics for interfaced dc-dc boost converter for fuel cell powered vehicles", 35th Annual IEEE Power Electronics Specialists Conference, pp.350-353, June 2004.

[X2] K.J. Harman, M.S. Rytka, J.G. Hayes and B.C. Bary, "Comparison of 8-kW DCTM and discrete inductor interfaced boost converter for renewable energy applications", IEEE Transactions on Power Elec- tronics, vol. 21, no. 3, pp. 2452-2469, May 2012.

[X3] A. Jaiswal, "Switched capacitor power electronic circuits", IEEE Circuits Syst. Mag., vol. 1, no. 3, doi: 10.1109/7394.563467, pp. 37-43, Jul.-Sep. 2001.

[X4] Y. F. & Young, K. W. E. Cheng, S. L. Ho, K. K. Lau, and D. Sutanto, "Unified analysis of switched capacitor resonant converters", IEEE Trans. Ind. Electron., vol. 51, no. 4, doi: 10.1109/718.2004.831743, pp. 884-875, Aug. 2004.

[X5] B. J. Messerant, E. W. Beans, and T. A. Stuart, "A study of volume versus frequency for soft switching IGBT converters", IEEE Trans. Power Electron., vol. 31, no. 1, pp. 280-287, Jan. 1995.

[X6] Michael Frisch, Tamas Erdi, "High Efficient Topologies for Next Generation Solar Inverter", Solar Power, August 2008, p. 20-24.

[X7] Fabio Buschi, Infrared Technologies Inc. S.L. and Klaus Zehn and Davide Chiole, Infrared Technol- ogy Austria AG, "A Practical Study on Three-Level Hybrid SiC/Si Inverters", Solar Power, April 2012, p. 24-27 (Germanische WPC die 24 bis)

[X8] Klaus Hübner, Stefan Bärner, Peter K. Steiner, Ingrid E. Uecker, "A Survey on Neutral-Point Clamped Inverters", IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS, VOL. 57, NO. 7, JULY 2010, pp. 2219-2229.

[X9] Rakesh Mishra; Binduwar Singh; S. P. Singh; Rakesh Dixit; Gokulraj Kumar, "Multilevel Inverters: A re- cent survey on Topologies and Control Strategies", in 2013 2nd International Conference on Power, Control and Embedded Systems p.1-11

[X10] Hideo I. Takahashi and H. Akagi, "A New Neutral-Point-Clamped PWM Inverter", in IEEE Transactions on Industry Applications, vol. IA-23, no. 2, pp. 218-223, Sept. 1987.

[X11] Y. Wang, W. Shi, N. Xia and C. M. Wang, "Diode-Free T-Type Three-Level Neutral-Point-Clamped Inverter for Low-Voltage Renewable Energy System", in IEEE Transactions on Industrial Electronics, vol. 61, no. 11, pp. 6168-6174, Nov. 2014.

[X12] Michael W. Gabel, "Soft Switching Three Level Inverter with Passive Snubber Circuit (3L Inver- ter)", in proceeding of 14th European Conference Power Electronics and Applications (EPE 2012), Aug. 30-31, 2012, Birmingham.

[X13] Michael W. Gabel, "Soft Switching Three level inverter (3L inverter)", in proceeding of 14th Euro- pean Conference Power Electronics and Applications (EPE 2012), 3-8 Sept. 2012, Lille.

[X14] Michael W. Gabel, Patent DE102010004264A1, "3-stufen-Pulswechselrichter mit Totzeitunterstützung".

[X15] Market & Technology trends in Wide Bandgap power packaging, <https://www.psm.com/tech/abstract/Research/forums-semiconductor/presentations/11-market-and-technology-trends-wide-power-module-packaging-041-konferenz-apbc-2013>

[X16] H. Alan Mantooth; Michael G. Glover; Paul Shepherd, "Wide Bandgap Technologies and Their Impli- cations on Miniaturizing Power Electronic Systems", IEEE Journal of Emerging and Selected Topics in Power Electronics, Year: 2014, Volume: 2, Issue: 3, pp. 374-382.

[X17] Fraunhofer Institute for Solar Energy Systems, ISE "PHOTOVOLTAIC REPORT", Freiburg, 31 August 2013.

[X18] Inwon Park, Paul Forsyth; Rick Kuffel; Brian Tan, "Hardware in the loop (HIL) testing of a power electronic controller with RTDS", IECON 2013 - 38th Annual Conference of the IEEE Industrial Electronics Society.

[X19] Seung-Tae Cho; Gyuwei Wu; Arne Hildebrand; Jacob Watsen; Inwon Park, "Real-Time Hard- ware-in-the-Loop (HIL) Testing for Power Electronics Controller", 2013 Asia-Pacific Power and Energy Engineering Conference, Year: 2013, Page: 1-6.