

dr inż. Piotr Kmon
Akademia Górniczo-Hutnicza im. S. Staszica w Krakowie
Wydział Elektrotechniki, Automatyki, Informatyki i Inżynierii Biomedycznej
Katedra Metrologii i Elektroniki
al. A. Mickiewicza 30
30-059 Kraków
tel. 12 617 28 73
faks 12 633 85 65
e-mail: kmon@agh.edu.pl

AUTOREFERAT

Wykształcenie, uzyskane stopnie i tytuły naukowe

2002 - 2007	Studia magisterskie na Wydziale Elektrotechniki, Automatyki, Informatyki i Elektroniki Akademii Górniczo-Hutniczej im. Stanisława Staszica w Krakowie, Elektronika i Telekomunikacja, Specjalność: Aparatura Elektroniczna
2007	Obrona pracy magisterskiej pod tytułem "Opracowanie wybranych elementów topologii układu scalonego, przenośnego urządzenia do detekcji i identyfikacji promieniowania radioaktywnego w czasie rzeczywistym"
30.06.2011	Uzyskanie stopnia doktora w dyscyplinie elektroniki po obronie z wyróżnieniem pracy doktorskiej pt. "Niskoszumne wielokanałowe układy scalone dla potrzeb rejestracji sygnałów z żywych sieci neuronowych", Wydział Elektrotechniki, Automatyki, Informatyki i Elektroniki, Akademia Górniczo-Hutnicza w Krakowie

Doświadczenie zawodowe

2007 – II.2008	Doktorant na Wydziale Elektrotechniki, Automatyki, Informatyki i Elektroniki AGH w Krakowie
II.2008 – X.2011	Akademia Górniczo-Hutnicza im. S. Staszica w Krakowie, Katedra Metrologii i Elektroniki Stanowisko: asystent
X. 2011 - do dzisiaj	Akademia Górniczo-Hutnicza im. S. Staszica w Krakowie, Katedra Metrologii i Elektroniki Stanowisko: adiunkt

Osiągnięcie naukowe habilitanta przedstawione do oceny:

Zbiór publikacji powiązanych tematycznie

Tytuł osiągnięcia naukowego:

Minimalizacja szumów i efektów niedopasowania w wielokanałowych układach scalonych w technologiach submikronowych do odczytu sygnałów z matryc mikrosensorów

Lista publikacji powiązanych tematycznie

Autor do oceny swojego dorobku załącza dziewięć publikacji, z których siedem stanowią publikacje z listy JCR, zaś dwie są publikacjami z międzynarodowych konferencji indeksowanymi w bazie WOS. Trzy spośród wspomnianych prac są publikacjami samodzielnymi, sześć współautorskimi (w czterech publikacjach wkład autora jest z zakresu 60%-80% a w jednej publikacji wynosi 25%) z czego w pięciu Autor jest wymieniony jako pierwszy na liście wszystkich Autorów. Do najnowszych publikacji z 2016 roku przypisano współczynniki impact factor za rok poprzedzający. Oświadczenia współautorów dotyczące indywidualnego wkładu w powstanie poszczególnych publikacji znajdują się w odrębnym załączniku.

Publikacje z listy JCR

Ip.	Autorzy, tytuł publikacji, rok wydania, nazwa wydawnictwa, indywidualny wkład autora	Impact factor
H1	<p>P. Kmon, P. Gryboś, "Energy Efficient Low-Noise Multichannel Neural Amplifier in Submicron CMOS Process", IEEE Transactions on Circuits and Systems—I: Vol. 60, No. 7, pp. 1764–1775, 2013.</p> <p><u>Indywidualny wkład Autora:</u> Przeprowadzenie analiz szumowych przedwzmacniacza wraz z doбором wymiarów kanałów tranzystorów pary wejściowej. Wymiarowanie tranzystorów wszystkich bloków układu scalonego. Koncept pracy tranzystora MOS w głębokim zakresie podprogowym i w zakresie liniowym jako elementu o bardzo dużej i regulowalnej w szerokim zakresie rezystancji. Analizy rozrzutów wartości rezystancji opartej na tranzystorze MOS pracującym w zakresie słabej inwersji. Koncept architektury kanału pomiarowego w kontekście minimalizacji zajętości powierzchni układu scalonego przez tenże blok. Zastosowanie układów korekcyjnych umożliwiających minimalizację powierzchni zajmowanej przez układy analogowe. Realizacja pomiarów głównych parametrów układu scalonego, realizacja pomiarów biomedycznych i korekcji głównych parametrów tegoż układu. Projekt topologii masek układu scalonego.</p> <p><u>Procentowy wkład Autora: 80%</u> Liczba autorów: 2</p>	2.303

H2	<p>P. Kmon, "Digitally assisted neural recording and spike detection multichannel integrated circuit designed in 180 nm CMOS technology", <i>Microelectronics Journal</i>, Vol. 45, Iss. 9, pp. 1187-1193, 2014.</p> <p><u>Indywidualny wkład Autora:</u> Propozycja nowej architektury toru pomiarowego wspieranego przez układy korekcyjne. Projekt układów korekcyjnych odpowiedzialnych za kontrolę dolnej częstotliwości granicznej, kontrolę symetrii wejścia przedwzmacniacza, minimalizację offsetów napięciowych toru pomiarowego, regulację górnej częstotliwości granicznej toru sygnałów LFP, ustawianie progu dyskryminacji sygnałów AP oraz minimalizację napięć niezrównoważenia dyskryminatora. Projekt układu scalonego, realizacja pomiarów.</p> <p><u>Procentowy wkład Autora:</u> praca samodzielna</p> <p>Liczba autorów: 1</p>	0.836
H3	<p>P. Kmon, P. Gryboś, M. Zoladz, A. Lisicka, "A Fast and Effective Method of CMRR Enhancement for Multichannel Integrated Circuits Dedicated to Biomedical Measurements", <i>Electronics Letters</i>, 2015, Vol. 51, No. 22, pp. 1736–1738.</p> <p><u>Indywidualny wkład Autora:</u> Koncept nowatorskiej metody zwiększającej współczynnik CMRR w wielokanałowych układach scalonych, projekt układów poprawiających symetrię stopnia wejściowego kanału pomiarowego. Przygotowanie systemu pomiarowego, realizacja wstępnych pomiarów, pomiary wpływu braku symetrii na CMRR i pomiary porównawcze: zaproponowanej przez Autora metody oraz metody powszechnie stosowanej.</p> <p><u>Procentowy wkład Autora:</u> 70%</p> <p>Liczba autorów: 4</p>	0.93
H4	<p>P. Kmon, "Noise minimization limits in multichannel integrated circuits dedicated to neurobiology experiments", <i>Microelectronics Journal</i>, 2016, Vol. 51, pp. 67–74.</p> <p><u>Indywidualny wkład Autora:</u> Określenie limitów dotyczących minimalizacji wejściowych szumów napięciowych w wielokanałowych układach scalonych przeznaczonych do eksperymentów neurobiologicznych. Analiza wejściowych szumów napięciowych uwzględniająca szumy termiczne i 1/f. Propozycja nowej metody pozwalającej na efektywne wykorzystanie dostępnego budżetu mocy i powierzchni celem minimalizacji szumów wejściowych kanału pomiarowego. Realizacja masek układu scalonego, projekt systemu pomiarowego i przeprowadzenie pomiarów układu.</p> <p><u>Procentowy wkład Autora:</u> praca samodzielna</p> <p>Liczba autorów: 1</p>	0.884

H5	<p>P. Kmon, R. Szczygieł, P. Maj, P. Gryboś, R. Kłeczek, "High-speed readout solution for single-photon counting ASICs", Journal of Instrumentation, 2016, Vol. 11, C02057, pp. 1–13.</p> <p><u>Indywidualny wkład Autora:</u> Dominujący wkład w realizacji analizy szumowej kanału pomiarowego przy uwzględnieniu wpływu minimalizacji szumów na szybkość działania tegoż kanału. Analizy symulacyjne szybkości przetwarzania impulsów wejściowych przez tor pomiarowy. Analiza porównawcza standardowego trybu pracy toru pomiarowego (tryb ładunkowy) z trybem zaproponowanym przez Autora (tryb transimpedancyjny) w kontekście szybkiego formowania impulsów. Udział przy wymiarowaniu parametrów tranzystora wejściowego wzmacniacza CSA (analizy symulacyjne ENC vs. współczynnik inwersji kanału tranzystora). Analiza porównawcza szumów i szybkości działania kanału pomiarowego przy uwzględnieniu poziomu schematu, elementów pasożytniczych i rzeczywistego układu. Projekt masek głównych bloków układu oraz ich rozmieszczenia, nadzór procesu przekazywania masek układu scalonego do produkcji.</p> <p><u>Procentowy wkład Autora:</u> 60%</p> <p>Liczba autorów: 5</p>	1.399
H6	<p>P. Grybos, P. Kmon, P. Maj, R. Szczygieł, "32k Channel Readout IC for Single Photon Counting Pixel Detectors with 75 μm Pitch, Dead Time of 85 ns, 9 e⁻ rms Offset Spread and 2% rms Gain Spread", IEEE Transactions on Nuclear Science, Vol. 63, No. 2, 2016, pp. 1155-1161.</p> <p><u>Indywidualny wkład Autora:</u> Symulacje szybkości przetwarzania impulsów wejściowych toru pomiarowego i projekt tegoż toru. Koncepcja metodologii korekcji offsetów napięciowych toru pomiarowego. Realizacja masek głównych bloków toru pomiarowego, symulacje uwzględniające elementy pasożytnicze tego toru. Nadzór procesu przekazywania masek układu scalonego do produkcji oraz udział w pomiarach.</p> <p><u>Procentowy wkład Autora:</u> 25%</p> <p>Liczba autorów: 4</p>	1.283
H7	<p>P. Kmon, P. Maj, P. Gryboś, R. Szczygieł, „Trimming the threshold dispersion below 10 e-rms in a large area readout IC working in a single photon counting mode”, Journal of Instrumentation, ISSN 1748-0221, 2016 vol. 11 art. no. C01067, 1–8.</p> <p><u>Indywidualny wkład Autora:</u> Analizy symulacyjne różnych trybów korekcji rozrzutów napięć poziomów dyskryminacji i propozycja metody pozwalającej zmniejszyć ilość potrzebnego miejsca i mocy dla przetwornika C/A. Analizy porównawcze różnych metod korekcji offsetów napięciowych toru pomiarowego.</p> <p><u>Procentowy wkład Autora:</u> 60%</p> <p>Liczba autorów: 4</p>	1.399
Sumaryczny impact factor:		9.034

Publikacje konferencyjne

lp.	Autorzy, tytuł publikacji, rok wydania, nazwa wydawnictwa lub konferencji, indywidualny wkład autora	Indeksowane w Web of Science (WOS)
C1	<p>P. Kmon, P. Gryboś, R. Szczygieł, M. Żołędź, "Area efficient low power neural amplifiers using MOS and MIM capacitors in submicron technologies for ultra low corner frequencies", MIXDES 2012, Warsaw, Poland 24–26 May, 2012.</p> <p><u>Indywidualny wkład Autora:</u> Koncept struktury testowej i jego adaptacja na układzie scalonym celem przeprowadzenia testów. Wymiarowanie tranzystorów bloków analogowych układu scalonego i analiza porównawcza elementów pasywnych różnych technologii produkcji układów scalonych. Przygotowanie systemu pomiarowego i realizacja pomiarów. Analiza wyników pomiarów.</p> <p><u>Procentowy wkład Autora:</u> 70% Liczba autorów: 4</p>	WOS
C2	<p>P. Kmon, "CMRR improvement for multichannel integrated recording circuits processed in submicron technologies dedicated to neurobiology experiments", MIXDES 2014, Mixed Design of Integrated Circuits and Systems, Lublin, Poland June 19–21, 2014.</p> <p><u>Indywidualny wkład Autora:</u> Analizy wpływu elementów składowych toru pomiarowego na parametr CMRR. Realizacja pomiarów CMRR 64 kanałowego układu scalonego i analiza otrzymanych wyników. Uwzględnienie wpływu elementów pasywnych na parametr CMRR. Analizy symulacyjne wpływu wielkości parametru CMRR na jakość otrzymywanych podczas eksperymentów neurobiologicznych wyników pomiarowych. Projekt układów korygujących współczynnik CMRR.</p> <p><u>Procentowy wkład Autora:</u> praca samodzielna Liczba autorów: 1</p>	WOS

2.1 Wprowadzenie do tematyki badań habilitanta

Habilitant jest adiunktem Katedry Metrologii i Elektroniki i pracuje w grupie mikroelektroniki zajmującej się badaniami związanymi ze specjalizowanymi scalonymi układami elektronicznymi dedykowanymi do zastosowań w biomedycynie, fizyce i przemyśle. Głównym nurtem prac grupy mikroelektronicznej jest adaptowanie nowoczesnych technologii produkcji mikrosensorów i zintegrowanych układów elektronicznych, do budowy wielokanałowych systemów przeznaczonych do rejestracji sygnałów biomedycznych oraz promieniowania X. Systemy takie składają się z matrycy mikrosensorów połączonej z elektroniką odczytu (w odniesieniu do rejestracji sygnałów biomedycznych mikrosensory są elektrody pomiarowe płaskie bądź ostrzowe, z kolei przy rejestracji promieniowania X są to najczęściej zaporowo spolaryzowane złącza p-n).

O istocie tych badań świadczą miejsca oraz cel stosowania wspomnianych systemów. Otóż, przykładem mogą tu być szeroko pojęte nauki biomedyczne, gdzie w licznie prowadzonych eksperymentach istnieje potrzeba monitorowania aktywności złożonych struktur komórek neuronowych. Celem prowadzonych badań jest poznanie sposobu przetwarzania i kodowania informacji w żywych sieciach neuronowych. Tak pozyskana wiedza ma posłużyć m. in. do wprowadzenia nowych technik leczenia chorób związanych z układem nerwowym człowieka (np. Parkinson, Alzheimer, epilepsja, depresja). Co więcej, w ostatnich latach zauważa się wzmożone badania naukowe zmierzające do wytworzenia sztucznych protez wspomagających życie codzienne osób z różnymi dysfunkcjami. Mowa tu m. in. o wszczepianych w mózg układach elektronicznych odpowiedzialnych za rejestrację i stymulację elektryczną komórek nerwowych odpowiedzialnych za ruch czy też o protezach sztucznej siatkówki oka. Dodatkowo, obecny postęp technologiczny umożliwia zestawianie ze sobą elektroniki użytkowej z zespołami czujników, tak by móc monitorować rozmaite funkcje życiowe (sygnały biomedyczne EKG, EMG czy temperaturę i ciśnienie). Powyższe potencjalne aplikacje wskazują szerokie spektrum sygnałów, które mogą być rejestrowane, czy to na potrzeby eksperymentu naukowego, czy też przez urządzenia przeznaczone na rynek konsumencki.

Z kolei detekcja promieniowania X ma szerokie zastosowanie zarówno w fizyce, biologii, medycynie jak i w przemyśle. Warto tu wymienić choćby diagnostykę medyczną, gdzie promieniowanie X umożliwia wizualizację układu kostnego czy tkanek miękkich, radioterapię oraz różnego rodzaju badania materiałowe, wśród których najpopularniejszymi są badania strukturalne materiałów i badania spektrometryczne. Promieniowanie X odgrywa również dużą rolę w systemach bezpieczeństwa (lotniska, przejścia graniczne) i kryminalistyce.

Autor niniejszego autoreferatu habilitacyjnego w 2011 roku obronił z wyróżnieniem pracę doktorską (w dyscyplinie elektronika) zatytułowaną "Niskoszumne wielokanałowe układy scalone dla potrzeb rejestracji sygnałów z żywych sieci neuronowych", a od tamtego czasu brał czynny udział w realizowanych przez grupę mikroelektroniczną projektach o zasięgu krajowym i międzynarodowym (załącznik nr 2.3). Wyniki tych prac zaowocowały licznymi publikacjami w regularnych czasopiśmie z listy ministerialnej A, nagrodami na międzynarodowych konferencjach i wystawach, nawiązaniem współpracy z przemysłem czy też naukowcami z renomowanych ośrodków naukowych (załącznik 2.3). W ramach powyższych projektów autor koncentrował się nad rozwojem analogowych bloków

układów elektronicznych dedykowanych do rejestracji sygnałów biomedycznych oraz promieniowania X. Efekty tych prac obrazują nowatorski i indywidualny wkład autora w rozwój elektroniki i zostały zawarte w publikacjach:

- [H1-H4] oraz [C1, C2] - artykuły poświęcone układom przeznaczonym do rejestracji sygnałów biomedycznych,

- [H5 – H7] – artykuły dotyczące układów dedykowanych do rejestracji promieniowania X.

Powyższe prace stanowią tematycznie powiązany cykl artykułów opublikowanych na przestrzeni ostatnich czterech lat potwierdzający wkład autora w dziedzinę nauk technicznych (elektronikę), a mianowicie w **minimalizację szumów i efektów niedopasowania w wielokanałowych układach scalonych w technologiach submikronowych do odczytu sygnałów z matryc mikrosensorów.**

2.2 Prace badawcze dotyczące rozwoju analogowych bloków dedykowanych do eksperymentów neurobiologicznych

H1. P. Kmon, P. Gryboś, "Energy Efficient Low-Noise Multichannel Neural Amplifier in Submicron CMOS Process", IEEE Transactions on Circuits and Systems—I: Vol. 60, No. 7, pp. 1764–1775, 2013.

H2. P. Kmon, "Digitally assisted neural recording and spike detection multichannel integrated circuit designed in 180 nm CMOS technology", Microelectronics Journal, Vol. 45, Iss. 9, pp. 1187-1193, 2014.

H3. P. Kmon, P. Gryboś, M. Zoladz, A. Lisicka, "A Fast and Effective Method of CMRR Enhancement for Multichannel Integrated Circuits Dedicated to Biomedical Measurements", Electronics Letters, 22nd October 2015, Vol. 51, No. 22, pp. 1736–1738.

H4. P. Kmon, "Noise minimization limits in multichannel integrated circuits dedicated to neurobiology experiments", Microelectronics Journal, 2016 Vol. 51, pp. 67–74.

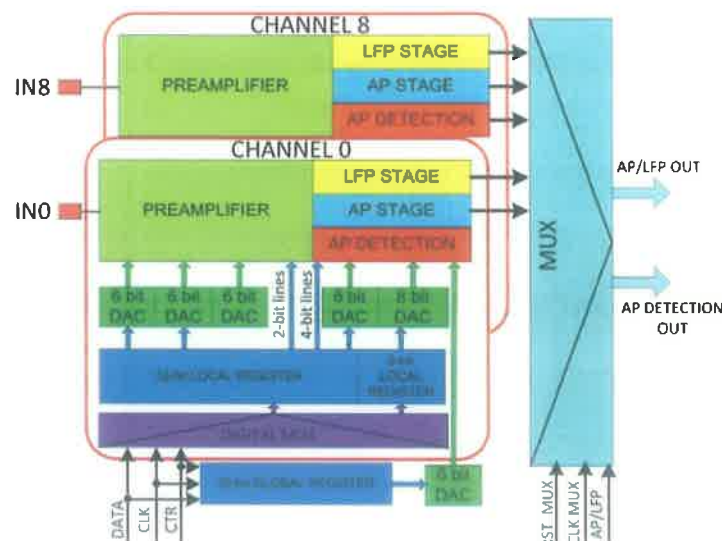
C1. P. Kmon, P. Gryboś, R. Szczygieł, M. Żołądź, "Area efficient low power neural amplifiers using MOS and MIM capacitors in submicron technologies for ultra low corner frequencies", MIXDES 2012, Warsaw, Poland 24–26 May, 2012.

C2. P. Kmon, "CMRR improvement for multichannel integrated recording circuits processed in submicron technologies dedicated to neurobiology experiments", MIXDES 2014, Mixed Design of Integrated Circuits and Systems, Lublin, Poland June 19–21, 2014.

Szczególnym rodzajem wspomnianych pomiarów biomedycznych są badania ukierunkowane na rejestrację aktywności neuronalnej złożonych sieci neuronowych. Prowadzone są one dzięki umieszczonym w niewielkiej odległości od badanych komórek neuronowych elektrodom pomiarowym, które połączone są z elektroniką odczytu. Za wzmacnianie i kondycjonowanie tak pozyskiwanych sygnałów odpowiedzialne są układy zwane dalej w skrócie układami odczytowymi lub elektroniką odczytu. Co ważne, elektronika odczytu w związku ze specyfiką eksperymentu powinna charakteryzować się m. in. : bardzo niskim poborem mocy, niskimi szumami własnymi, małą zajętością powierzchni układu scalonego i szerokim spektrum rejestrowanych sygnałów. Z kolei elektrody odpowiedzialne są za konwersję prądu jonowego (będącego skutkiem zaistniałej w sąsiedztwie neuronu lokalnej depolaryzacji błony komórkowej) na prąd elektronowy i są umieszczane w bliskim sąsiedztwie badanych komórek. Taki sposób pozyskiwania sygnału nazywany jest zewnątrzkomórkowym a jego cechą charakterystyczną są sygnały elektryczne o amplitudach od dziesiątek do setek mikrowoltów, które, w zależności od typu sygnału, lokują się w paśmie od ułamków Hz od kilku kHz. Przykładowo, neurobiolodzy wykazują szczególne zainteresowanie rejestracją sygnałów wolnozmiennych (tzw. Local Field Potentials – LFP) bądź szybkozmiennych (tzw. Action Potentials – AP), których amplitudy oraz pasmo częstotliwościowe przyjmuje się odpowiednio na poziomie 10 μV – 5 mV oraz <1Hz – 500 Hz (LFP) i 10 μV – 500 μV oraz 300 Hz – 7 kHz (AP). Przy tym typie rejestracji należy również uwzględnić znaczne, sięgające setek miliwoltów, potencjały stałe występujące na interfejsie elektroda pomiarowa - ośrodek fizjologiczny. Napięcie to może w sytuacji stosowania sprzężonego stałoprądowo wzmacniacza, powodować jego nasycenie. Co więcej,

w związku z tym, że zarówno parametry elektrod (ich wymiary czy materiał z jakich są zbudowane) jak i parametry środowiska, w którym realizowane są pomiary sygnałów biomedycznych (temperatura, płyny fizjologiczne, umiejscowienie elektrod) mogą przyjmować różne wielkości, wspomniane napięcia stałe nie mają z góry ustalonej wartości.

Co ważne, pomiary sygnałów biomedycznych a w szczególności eksperymenty neurobiologiczne ukierunkowane są na rejestracje bardzo dużej liczby (setki/tysiące) sygnałów jednocześnie. Dzięki temu realizowane eksperymenty umożliwiają właściwą interpretację skomplikowanych zależności pomiędzy badanymi sieciami połączeń neuronalnych. Bardzo ważną cechą systemu odczytowego jest więc jego wielokanałowa architektura, a dodatkowym i obecnie niezwykle pożądanym atutem jest duża rozdzielczość przestrzenna na poziomie odległości międzyneuronowych. Przykład architektury takiego układu pokazany jest na Rys. 2.2.1, gdzie wyszczególniono zarówno część analogową jak i część cyfrową układu. Wspomniane wyżej wymagania systemu niosą w związku z tym potrzebę wytworzenia wielokanałowego układu scalonego, którego pojedynczy kanał rejestracyjny zajmowałby bardzo małą powierzchnię krzemu. Ponadto, obecne kierunki badań zmierzające do budowy implantowalnych w badanym organizmie systemów odczytowych o wielokanałowej architekturze oraz potrzeba bezprzewodowego zasilania, przesyłu danych czy też specyfika eksperymentów neurobiologicznych, niosą ze sobą wiele bardzo wymagających i co ważne wzajemnie przeciwstawnych wymagań projektowych.



Rys. 2.2.1. Poglądowy schemat blokowy wielokanałowego układu elektronicznego przeznaczonego do rejestracji sygnałów biomedycznych [H2].

Jednym z tych wymagań jest konieczność rejestracji bardzo małych, o amplitudach rzędu dziesiątek mikrowoltów, sygnałów biomedycznych, co narzuca potrzebę stosowania układów odczytowych o bardzo niskich wejściowych szumach własnych (na poziomie pojedynczych mikrowoltów). Z kolei minimalizacja szumów wejściowych do tak niskich poziomów wiąże się z koniecznością wydatkowania znacznej energii bądź powierzchni w układzie scalonym co, uwzględniając uprzednio wymienione cechy takiego systemu, nie jest pożądanym rozwiązaniem.

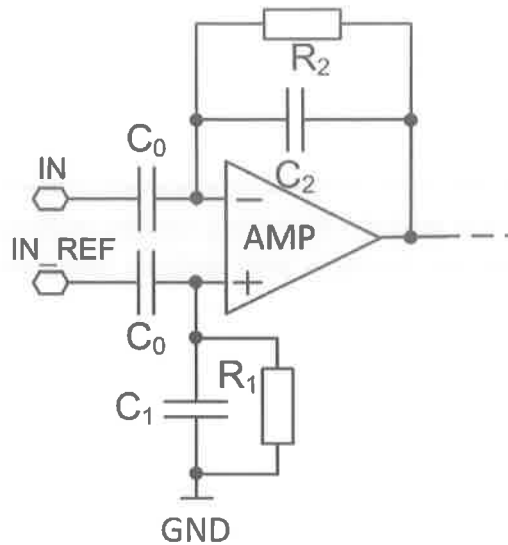
Dodatkowo, z architekturą wielokanałową wiąże się problem jednorodności głównych parametrów układu co również stoi w sprzeczności z koniecznością minimalizacji zarówno powierzchni jak i mocy układów elektronicznych. Podobnie i sposób pozyskiwania sygnałów neurobiologicznych narzuca wiele wymagań niekorzystnie wpływających tak na zajętość powierzchni jak i pobór mocy układów rejestrujących. Mianowicie, rejestrowane sygnały występują zarówno na tle kilkuset razy większych zmiennych sygnałów wspólnych jak i na tle napięcia stałego sięgającego kilkuset miliwoltów. Narzuca to stosowanie architektury różnicowej wzmacniaczy o wysokim stopniu symetrii wejść, które to dodatkowo powinny charakteryzować się odpornością na duże zmiany napięć stałych na wejściach (wymóg stosowania sprzężenia pojemnościowego AC). Jednocześnie należy uwzględnić, że zarówno prowadzone współcześnie eksperymenty badawcze jak i prace sektora komercyjnego, ukierunkowane są na realizację układów pozwalających rejestrować szeroką gamę sygnałów medycznych (sygnały neurobiologiczne z wyszczególnieniem aktywności wolno i szybko-zmiennej czy sygnały pochodzące z rejestracji EKG, EMG, EcOG). Skutkuje to bardzo często koniecznością zaproponowania rozwiązania pozwalającego na taką zmianę głównych parametrów układów odczytowych (mowa tu m.in. o wzmocnieniu napięciowym czy częstotliwościach granicznych stosowanych filtrów) by układ mógł być zastosowany do rejestracji różnych sygnałów biomedycznych. Tym samym należy wypracować rozwiązania pozwalające z jednej strony uzyskać pożądaną wartość i zakres przestrajania częstotliwości granicznych (od setek mHz do setek Hz) a z drugiej strony umożliwiające osiągnięcie dużej jednorodności tych częstotliwości i charakteryzujące się małą zajętością powierzchni. Wiadomo jednak, że również i te wymagania są wzajemnie ze sobą sprzeczne.

Reasumując, układ odczytowy dedykowany do złożonych eksperymentów biomedycznych powinien charakteryzować się następującymi parametrami:

- wielokanałową architekturą (setki/tysiące pól odczytowych),
- niskimi szumami wejściowymi (kilka mikrowoltów),
- małą zajętością powierzchni przez pojedynczy kanał (znacznie poniżej $500 \times 500 \mu\text{m}^2$),
- niewielkim poborem mocy na pojedynczy kanał (kilka mikrowatów),
- wysoką jednorodnością głównych parametrów tj. wzmocnienia napięciowego, częstotliwości granicznych, napięcia niezrównoważenia, itp. (na poziomie kilku procent),
- możliwością rejestracji szerokiej gamy sygnałów biomedycznych.

Co istotne, opracowanie pojedynczego stopnia układu odczytowego, spełniającego powyższe wymagania bez respektowania ograniczeń dotyczących pobieranej przez niego mocy czy zajmowanej powierzchni, nie stanowi większego problemu. Jednakże, biorąc pod uwagę wielokanałowe rozwiązania, specyfikę eksperymentów neurobiologicznych oraz potrzebę wypracowania systemów implantowalnych, spełnienie powyższych wytycznych nie jest zadaniem prostym. Z tego też względu, autor podjął się wypracowania technik umożliwiających spełnienie przytoczonych wymagań.

Autor dokonał przeglądu literaturowego dostępnych rozwiązań układowych, które mogłyby stanowić rdzeń do zrealizowania omawianych systemów. W opinii autora szczególnie atrakcyjnym rozwiązaniem pozwalającym rejestrować sygnały biomedyczne, jest blok wzmacniacza operacyjnego pracujący w oparciu o pojemnościowe sprzężenie zwrotne (jak na Rys. 2.2.2). Ta konfiguracja jest bardzo atrakcyjna pod względem prostoty układowej, poboru mocy, parametrów szumowych, zakresu dynamicznego i co więcej posiada na wejściu sprzężenie AC.



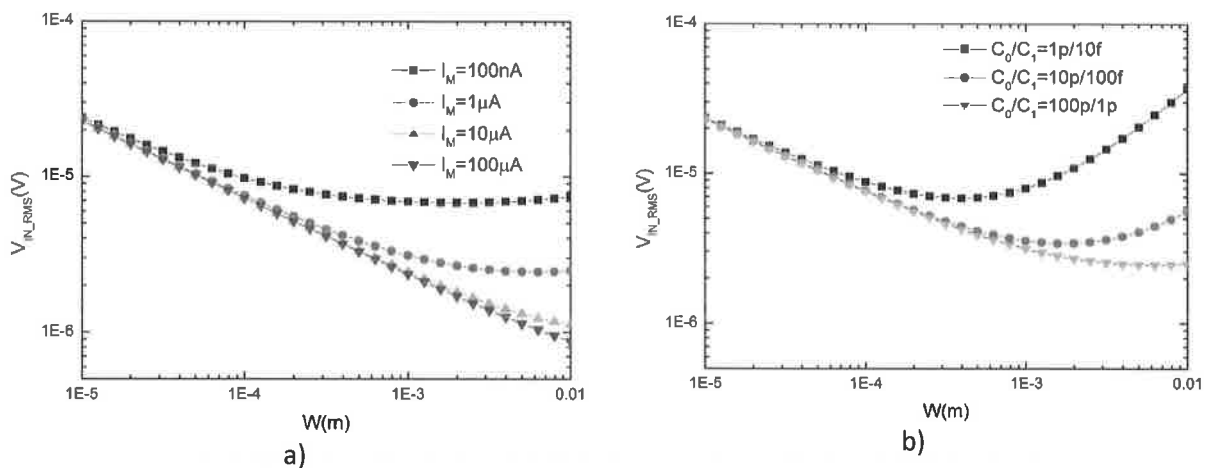
Rys. 2.2.2. Schemat ideowy przedwzmacniacza stosowanego do rejestracji sygnałów biomedycznych [H3].

Analizując dostępne rozwiązania układowe stopni przeznaczonych do rejestracji sygnałów biomedycznych autor napotkał szereg przykładów charakteryzujących się bardzo dobrymi parametrami w kontekście szumów własnych. Równocześnie autor dostrzegł, że znaczącą część spośród tych układów stanowią rozwiązania zrealizowane w oparciu o bardzo już dojrzałe technologie (CMOS 1.5 μm , CMOS 0.5 μm) i co więcej, w wielu spośród nich nie rozpatruje minimalizacji powierzchni ani rozrzutów głównych parametrów. Powszechnie jednak wiadomo, że te dwa parametry wzajemnie i co istotne przeciwstawnie na siebie wpływają. Dodatkowo, stosowanie starszych technologii pozwoliło zaniedbać szumy strukturalne $1/f$ i rozpatrywać jedynie szumy termiczne. Podejście to w świetle wykorzystania nowych submikronowych czy nanometrycznych technologii nie jest poprawne ze względu na szumy $1/f$ będące znacząco większe aniżeli w technologiach starszych. Wiadomo również, że stosowanie nowoczesnych technologii jest w wielu zastosowaniach niezbędne w związku z tym, że wielokanałowe układy do rejestracji sygnałów biomedycznych wymagają stosowania bloków cyfrowych odpowiedzialnych m.in. za wstępną analizę czy kompresję danych. Ponadto, potrzeba bezprzewodowego zasilania takich układów preferuje rozwiązania systemowe zasilane niższymi napięciami.

Z tego względu autor podjął się opracowania metod pozwalających z jednej strony zaadoptować nowoczesną technologię produkcji układów scalonych, a z drugiej strony uzyskać parametry układów analogowych porównywalne z rozwiązaniami zrealizowanymi w starszych technologiach i znacząco poszerzyć funkcjonalność tych układów.

Jednym z rezultatów prac autora było wskazanie metod optymalizacji szumów przedwzmacniacza sygnałów biomedycznych w przypadku wykorzystania nowoczesnych technologii produkcji układów scalonych [H1]. W ramach realizowanej tematyki, autor dokonał nowej analizy wkładów zarówno szumów 1/f jak i szumów termicznych wzmacniacza i wskazał optymalną szerokość tranzystorów pary wejściowej, dla której całkowite szumy wejściowe wzmacniacza są minimalne. W pracy [H1] rozpatrzył kilka różnych podejść projektowych i wskazał na różnice przy doborze szerokości kanału tranzystora. Jeden ze scenariuszy dotyczył minimalizacji wyłącznie powierzchni przedwzmacniacza, drugi zaś odnosił się do minimalizacji zarówno mocy jak i powierzchni tego układu.

Jak wykazały przeprowadzone analizy, optymalna szerokość tranzystora znacząco zależy od prądu zasilającego przedwzmacniacz oraz wartości zastosowanych pojemności C0, C1 (Rys. 2.2.3). Co więcej, o ile charakterystyka zmian wartości skutecznej szumów wejściowych jest stroma dla małych pojemności C0, C1 (projektant ma mniejsze pole wyboru właściwej szerokości tranzystora by osiągnąć minimalne szumy) to dla dużych pojemności posiada ona szerszy płaski zakres (Rys. 2.2.3b). Związane jest to m.in. z tym, że dla małych pojemności C0, C1 wymiary kanału wejściowego tranzystora (a zatem i jego pojemność) jedynie w wąskim zakresie spełniają warunek na minimalną wartość wejściowych szumów napięciowych.



Rys. 2.2.3. Wyniki symulacji wartości skutecznej wejściowych szumów przedwzmacniacza dla różnych wartości: a) prądów zasilających przedwzmacniacz ($C_0/C_1=100$ pF/1 pF, $L=500$ nm), b) pojemności C0, C1 ($I_M=1$ μ A, $L=500$ nm) [H1].

Na podstawie przeprowadzonych analiz szumowych, autor dobrał parametry pary wejściowej tranzystorów przedwzmacniacza. Tranzystory te pracują z prądem $I_M = 2$ μ A i mają wymiary kanału $W/L = 400$ μ m/1 μ m. W związku z wymogami dotyczącymi powierzchni zajmowanej przez przedwzmacniacz, pojemności C0 oraz C1 mają wartość odpowiednio 49 pF oraz 2.3 pF. W efekcie, zgodnie z analizami, szumy wejściowe takiego wzmacniacza powinny wynosić 4.6 μ V_{RMS}. Wykonane przez autora pomiary wykazały, że wynoszą one 5 μ V_{RMS} w paśmie 1 Hz – 8 kHz.

Biorąc z kolei pod uwagę zajętość powierzchni omawianego układu, jest ona w znaczącej mierze zdeterminowana wartością zastosowanych pojemności C0-C2 (mogą to być zarówno pojemności pasywne, np. pojemności Metal-izolator-Metal, z ang. MIM – Metal-Insulator-Metal,

bądź pojemności zbudowane na odpowiednio spolaryzowanym tranzystorze MOS). Związane jest to z tym, że wiele spośród obecnie stosowanych technologii produkcji układów scalonych pozwala by pojemności MIM umieszczane były nad pozostałymi elementami składowymi układu (tranzystorami, rezystorami, czy też ścieżkami łączącymi), co tym samym oznacza, że w wielu przypadkach można postrzegać zajętość powierzchni wzmacniacza jako sumaryczną powierzchnię zastosowanych kondensatorów. Warto w tym miejscu podkreślić, że we współczesnych technologiach produkcji układów scalonych skalowalność elementów pasywnych jest mało efektywna (Tab. I) co może oznaczać ograniczenia przy chęci zmniejszania powierzchni zajmowanej przez elektronikę odczytu.

Tab. I Zestawienie parametrów komponentów pasywnych dla różnych technologii produkcji układów CMOS [C1].

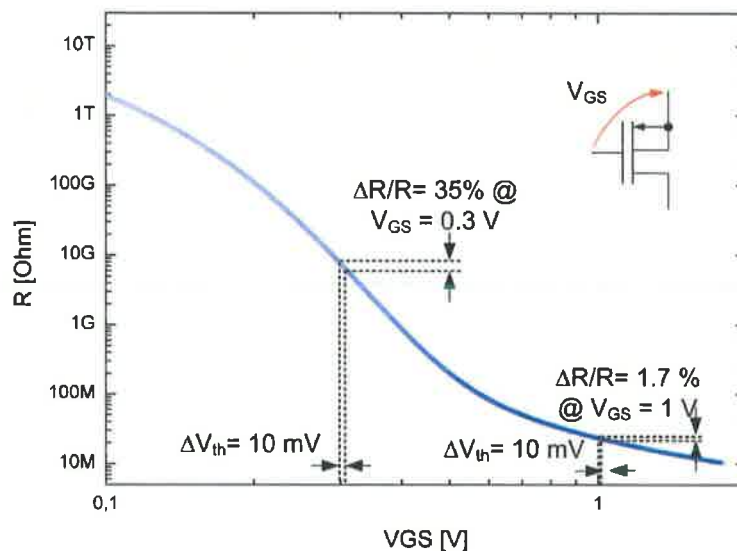
Technologia [μm]	Zajętość pojemności MIM [$\text{fF}/\mu\text{m}^2$]	Zajętość wysokorezystywnych rezystorów [$\text{k}\Omega/\text{sq}$]
0.7	0.75	2
0.5	0.9	1
0.35	1	1
0.25	1	0.75
0.18	1	1.03
0.13	1	0.98
0.09	1.5	1.01
0.065	2	1.05

Autor wykonał szereg prac mających na celu zaproponowanie metod pozwalających z jednej strony znacząco zmniejszyć powierzchnię zajmowaną przez elektronikę odczytu a z drugiej strony na osiągnięcie wspomnianych wcześniej parametrów układu. Jednym z problemów, z jakim uporał się autor, było zaproponowanie rozwiązania umożliwiającego osiągnięcie bardzo niskich wartości dolnej częstotliwości granicznej wzmacniacza pomiarowego (na poziomie kilkuset mHz) przy minimalizacji powierzchni zajmowanej przez układ oraz osiągnięcie szerokiego zakresu przestrajania tej częstotliwości (w zakresie od setek mHz do kilkuset Hz). O istocie pierwszego z problemów świadczy fakt, iż by zminimalizować powierzchnię zajmowaną przez wzmacniacz, należy zmniejszyć użyte w jego bloku pojemności. Równocześnie należy mieć na uwadze konieczność utrzymywania wzmocnienia napięciowego na właściwym poziomie tak, by można, przy projekcie stopni następujących po przedwzmacniaczu, m.in. zaniedbać ich szumy własne. Co więcej, zmniejszanie pojemności w przedwzmacniaczu pociąga za sobą potrzebę wytworzenia bardzo dużych rezystancji, które dodatkowo powinny być kontrolowane w szerokim zakresie.

Aby rozwiązać powyższy problem, autor zdecydował się zmniejszyć zarówno powierzchnię zajmowaną przez pojemności jak i wypracować metodę pozwalającą na uzyskanie bardzo dużych i regulowalnych w szerokim zakresie rezystancji. W jednym z pierwszych z zaproponowanych rozwiązań minimalizacja zajętości powierzchni została zrealizowana poprzez zastąpienie kondensatora pasywnego CO pojemnością zbudowaną na tranzystorze MOS pracującym w zakresie silnej inwersji. Autor w tym celu użył tranzystora NMOS umieszczonego w dodatkowej, izolującej wejście wzmacniacza od wspólnego podłoża układu scalonego, studni. Wymiary kanału tego tranzystora wynoszą $W/L = 114 \mu\text{m}/50 \mu\text{m}$ co przy uwzględnieniu zakresu silnej inwersji kanału

pozwoiliło uzyskać pojemność 49 pF (w przeliczeniu na powierzchnię jest to pojemność niemalże sześciokrotnie większa od pojemności opartych na kondensatorach MIM).

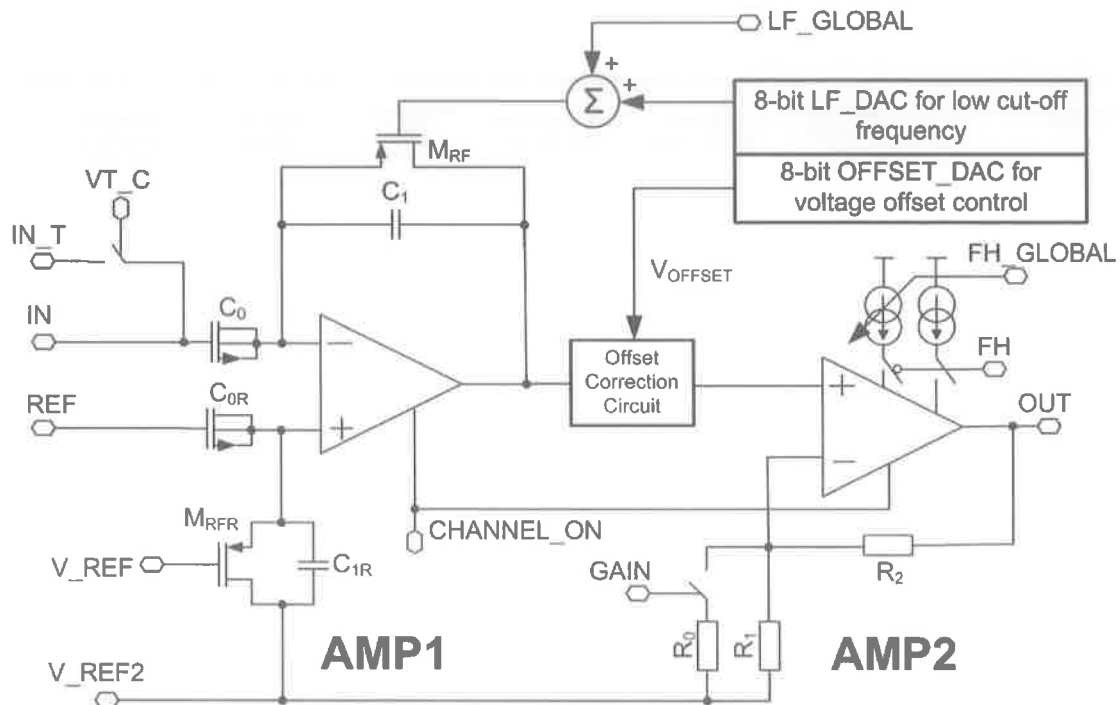
Dodatkowo, w celu uzyskania bardzo dużych rezystancji autor wykorzystał podprogową pracę tranzystora MOS pracującego w zakresie liniowym. Co więcej, autor użył dostępnych w wykorzystywanej przez niego technologii CMOS 180 nm tranzystorów o grubym tlenku bramkowym ($t_{ox} = 7.3$ nm). Są to tranzystory dedykowane do pracy przy napięciu 3.3 V, podczas gdy nominalnymi tranzystorami są tranzystory o cieńszym tlenku bramkowym ($t_{ox} = 4.2$ nm), przeznaczone do pracy przy napięciach 1.8 V. Dzięki grubszyemu tlenkowi bramkowemu autor mógł uzyskać mniejszą pojemność bramkową tranzystora MOS i tym samym większą rezystancję kanału tranzystora. Autor wykorzystał tranzystor PMOS przez co otrzymał większe rezystancje kanału w porównaniu do tranzystora NMOS (w związku z mniejszą ruchliwością dziur w porównaniu do elektronów). Dodatkowo, by uzyskać zarówno bardzo dużą rezystancję wyjściową tranzystora jak i właściwy zakres przestrajania dolnej częstotliwości granicznej autor zdecydował się użyć głębokiego zakresu podprogowego tranzystora. Jak pokazują wyniki symulacji takiego tranzystora (nominalne napięcie progowe to 0.5 V, wymiary kanału to $W/L = 0.4 \mu\text{m} / 300 \mu\text{m}$) w zakresie tym możliwe jest osiągnięcie bardzo dużych rezystancji kanału regulowanych w szerokim zakresie (Rys. 2.2.4). Zabieg ten został zaadoptowany w 8 kanałowym układzie scalonym [H1], a wyniki pomiarów pokazały możliwość kontroli dolnej częstotliwości granicznej w zakresie 0.3 Hz – 900 Hz w każdym z kanałów odczytowych. W układzie tym pojemność C2 jest równa 2.3 pF co oznacza, że dzięki zaproponowanemu rozwiązaniu rezystancja tranzystora MOS jest regulowana w zakresie 230 G Ω – 77 M Ω .



Rys. 2.2.4. Wyniki symulacji rezystancji kanału tranzystora PMOS [H1].

Biorąc pod uwagę uzyskane wyniki optymalizacji szumowej, konieczność uzyskiwania bardzo niskich wartości dolnej częstotliwości granicznej przedwzmacniacza oraz wymóg dotyczący wysokiej impedancji wejściowej przedwzmacniacza, autor zaproponował architekturę całego toru wzmacniającego (Rys. 2.2.5). Uwzględnił następujące zależności:

- zwiększanie relacji C_0/C_1 pozwala zmniejszyć wejściowe szumy napięciowe dla ustalonego poboru mocy,
- zwiększanie pojemności C_0, C_1 powoduje wzrost zajmowanej na krzemie przez przedwzmacniacz powierzchni,
- zmniejszanie pojemności C_1 (w celu zwiększenia wzmocnienia i ograniczenia szumów) może ograniczyć minimalną, dostępną w systemie dolną częstotliwość graniczną,
- zwiększanie pojemności C_0 prowadzi do zmniejszenia impedancji wejściowej przedwzmacniacza.



Rys. 2.2.5. Schemat ideowy zastosowanego kanału pomiarowego [H1].

Zaproponowany układ składa się z dwóch stopni wzmacniających. Para wejściowych tranzystorów przedwzmacniacza (tranzystory PMOS o wymiarach kanału $W/L = 400 \mu\text{m} / 1 \mu\text{m}$) zasilana jest prądem $2 \mu\text{A}$. By umożliwić zmianę głównych parametrów toru pomiarowego, autor zastosował kontrole niezależne pomiędzy kanałami oraz globalne dla wszystkich kanałów. Są one zrealizowane w oparciu o przetworniki cyfrowo-analogowe oraz rejestry cyfrowe umieszczone w każdym z kanałów. Dolna częstotliwość graniczna jest regulowana zarówno globalnie (wejście LF_GLOBAL) jak i lokalnie (8 bitowy przetwornik LF_DAC). By zminimalizować zarówno zauważalny w nowoczesnych technologiach, efekt prądów upływu tranzystorów jak i napięć niezrównoważenia wzmacniaczy (zwanymi często offsetami), pomiędzy stopniami wzmacniającymi został umieszczony blok odpowiedzialny za korygowanie wyjściowych napięć stałych toru pomiarowego. Drugi stopień wzmacniający posiada kontrolę zarówno wzmocnienia napięciowego (kontrola niezależna) oraz górnej częstotliwości granicznej (niezależna kontrola poprzez wejście FH oraz ciągła kontrola globalna

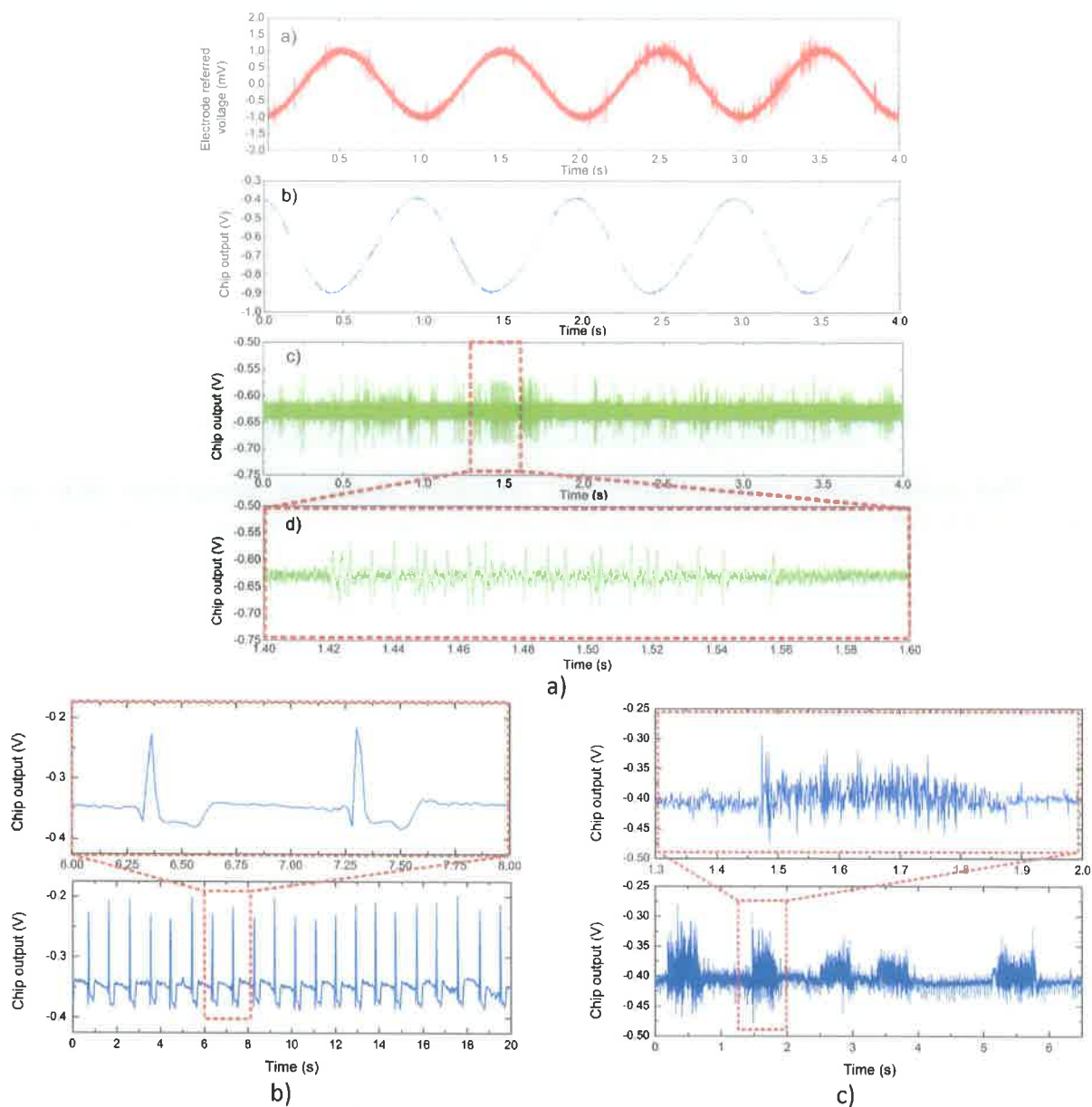
wejściem FH_GLOBAL). Opisywana architektura układu została zaimplementowana w 8 kanałowym układzie scalonym.

Zaadoptowane przez autora metody pozwoliły uzyskać bardzo atrakcyjne główne parametry układu (Tab. II) i co więcej zrealizować szereg pomiarów różnych sygnałów biomedycznych (Rys. 2.2.6). Warto w tym miejscu w szczególności zwrócić uwagę na zakres zmian głównych parametrów układu tj. wzmocnienia napięciowe czy pasmo częstotliwościowe, które, na tle układów o większej powierzchni i porównywalnych szumach, są zdecydowanie lepsze.

Tab. II Porównanie scalonych układów przeznaczonych do rejestracji sygnałów biomedycznych [H1].

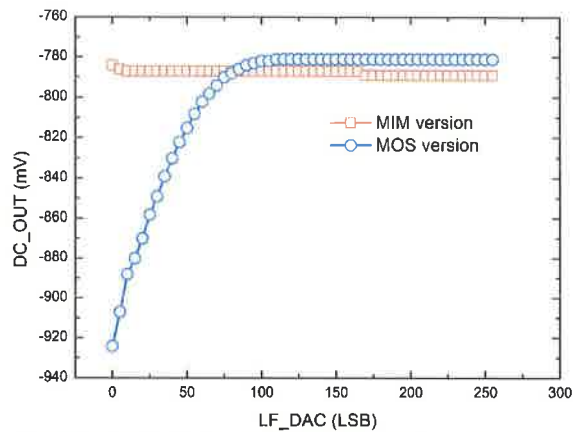
Parameter	Shahrokhi et al.[1]/2010	Leblebici et al. [2]/2011	Wattanapanitch et al. [3]/2007	Gosselin et al. [4]/2009	Sin et al. [5]/2009	Rodriguez-Perez et al. [6]/2012	This work
Number of channels	128	4	1	16	16	1	8
CMOS Technology [nm]	350	180	500	180	350	130	180
Supply Voltage [V]	3	1.8	2.8	1.8	1	1.2	1.8
Gain [dB]	54–73	39.4	40.8	70	45.7/49.3/ 53.7/60.5	47.5/65.5	48/60
THD [%]	N.A.	1@ 5.7mV _{pp}	1@ 7.3mV _{pp}	N.A.	0.53@5mV _{pp}	1@4.1 mV _{pp}	1.2@1mV_{pp}
Tuning of low cut-off frequency [Hz]	0.5–50	10	0.39/45	100	0.23-217	11.5-167	0.3-900
Tuning of high cut-off frequency [kHz]	0.5–10	7.2	0.295/5.32	9.2	7.8	4.8/9.8	0.03-0.29 / 9
Power per channel [μW]	12.75	7.92	7.56	25**	3.77	3.1	11
Equivalent input noise [μV]	6.08 (10Hz–5kHz)*	3.5 (10Hz–100kHz)	3.06 (45Hz–5.32kHz)	5.4 (100Hz–9.2 kHz)	4.43 (1Hz-12kHz)	3.8 (1Hz-100 kHz)	5 (1 Hz – 8 kHz)
NEF	5.6*	3.35	2.67	4.9	N.A.	N.A.	4.6
Occupied area [mm ²]	0.02	0.0625	0.16	0.0975	0.31***	0.08***	0.065
CMRR [dB]	N. A.	70.1	66	52.7	58	83	48
PSRR [dB]	N. A.	63.8	75	52	40	N.A.	55

*1st stage of the 2 stages recording channel is provided, ** the whole recording channel is considered, ***calculated by authors



Rys. 2.2.6. Przykłady zrealizowanych rejestracji sygnałów biomedycznych:
a) sygnały neurobiologiczne, b) EKG, c) EMG [H1].

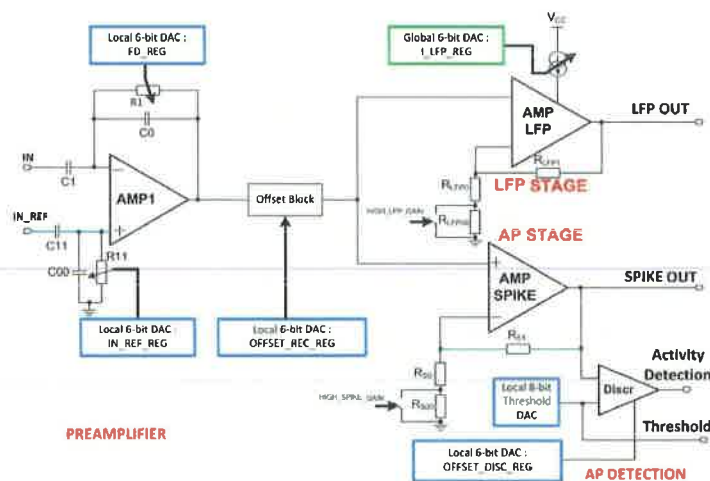
Doświadczenia autora wyniesione z realizowanych eksperymentów neurobiologicznych [7, 8] stały się impulsem do zaproponowania nowego rozwiązania toru odczytowego. Jednym z poruszanych problemów była kwestia możliwie największego ograniczenia prądów stałych przedwzmacniacza. Z tego względu autor wykonał struktury testowe by móc zweryfikować, które z możliwych do zastosowania pojemności będą lepsze dla realizowanego projektu [C1]. Przeprowadzone pomiary (Rys. 2.2.7) dowiodły, że znacząco większymi prądami upływu charakteryzują się pojemności zrealizowane na tranzystorach MOS.



Rys. 2.2.7. Wyniki pomiarów spadku napięcia na wyjściu toru pomiarowego przy wykorzystaniu tranzystora MOS pracującego jako kondensator i kondensatora MIM [C1].

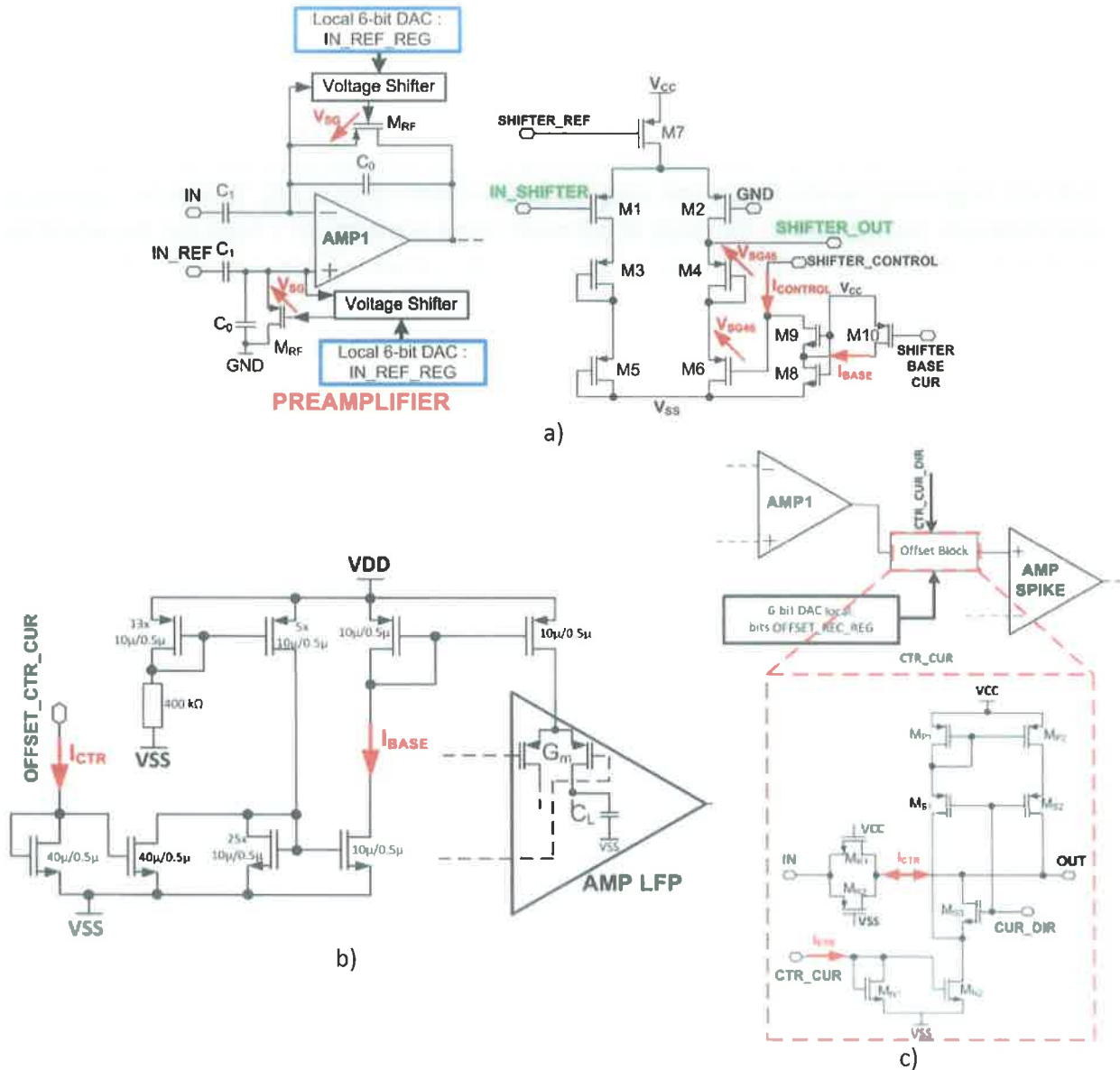
Tym samym autor zamienił pojemności wejściowe oparte na tranzystorze MOS na pojemności MIM. Dodatkowo, autor rozbudował architekturę kanału pomiarowego o dyskryminator sygnałów AP (Rys. 2.2.8). Ponieważ powierzchnia toru pomiarowego miała nie ulec zmianie a jako pojemności wejściowych użyto kondensatorów MIM to ich pojemność ustalono na 10 pF (pojemność wejściowa) i 0.2 pF (pojemność pracująca w sprzężeniu zwrotnym). By nie zmniejszyć funkcjonalności układu, autor zastosował układy korekcyjne oparte na przetwornikach cyfrowo-analogowych (Rys. 2.2.9), które są odpowiedzialne odpowiednio za:

- FD_REG – kontrolę dolnej częstotliwości granicznej,
- IN_REF_REG – kontrolę symetrii wejścia przedwzmacniacza,
- OFFSET_REC_REG – minimalizację offsetów napięciowych toru pomiarowego,
- I_LFP_REG – regulację górnej częstotliwości granicznej toru sygnałów LFP,
- Threshold_DAC – ustawianie progu dyskryminacji sygnałów AP,
- OFFSET_DISC_REG – minimalizację napięć niezrównoważenia dyskryminatora.



Rys. 2.2.8. Schemat ideowy zastosowanego kanału pomiarowego [H2].

W celu zmniejszenia mocy pobieranej przez przetworniki i utrzymania satysfakcjonujących rozrzutów, autor wykorzystał przetworniki z ważonym prądem, których tranzystory zostały spolaryzowane w zakresie podprogowym. Przesuwnik poziomów (Rys. 2.2.9 a) został zbudowany na wzmacniaczu różnicowym o wzmacnieniu 1 V/V. Dzięki temu, że zarówno wymiary kanałów tranzystorów M1 – M6 jak i ich prądy są takie same, ograniczono rozrzuty wzmacnienia tego stopnia i możliwym było zminimalizowanie mocy pobieranej przez ten blok do około 540 nW.



Rys. 2.2.9. Schematy ideowe układów korekcyjnych: a) dolnej częstotliwości granicznej, b) górnej częstotliwości granicznej stopnia AP, c) offsetów napięciowych [H2].

Kontrolę górnej częstotliwości granicznej, autor oparł na metodzie polegającej na modyfikacji transkonduktancji wzmacniacza różnicowego poprzez zmianę prądu I_{BASE} jego pary wejściowej. Zrealizowane jest to za pośrednictwem prądu I_{CTR} regulowanego z poziomu przetwornika cyfrowo-analogowego (Rys. 2.2.9 b). Z kolei, korekcja napięć niezrównoważenia (Rys. 2.2.9 c) została zrealizowana z wykorzystaniem bloku dwóch źródeł prądowych (tranzystory MN2, MP2)

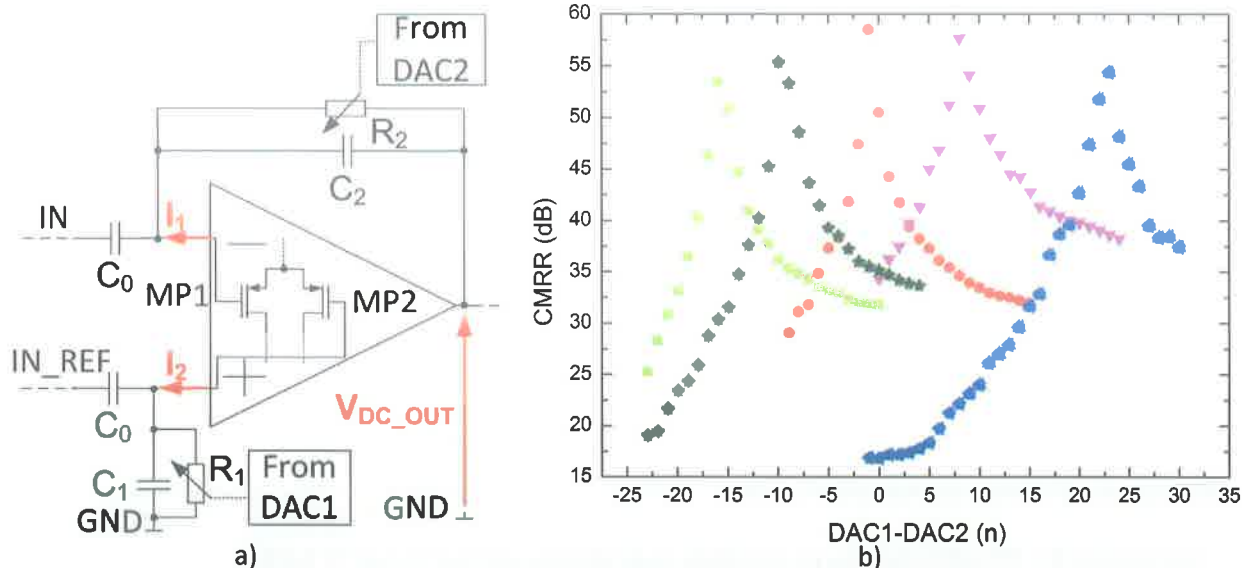
generujących stały prąd o kierunku zależnym od wejścia CUR_DIR. Prąd ten powoduje spadek napięcia na rezystancji opartej na równoległe połączonych rezystorach zbudowanych z użyciem tranzystorów M_{R1} , M_{R2} . Wymiary tych tranzystorów wynoszą $W_{R1}/L_{R1} = 0.3 \mu\text{m}/12.5 \mu\text{m}$, $W_{R2}/L_{R2} = 0.5 \mu\text{m}/7 \mu\text{m}$ a ich rezystancja 500 k Ω , co pozwoliło zmniejszyć wartość prądu korekcyjnego do zakresu 1 nA – 60 nA.

Powyższe metody zostały zaadoptowane w 8 kanałowym układzie scalonym wykonanym w technologii CMOS 180nm. Rezultaty pomiarów pokazują, że wdrożone rozwiązania pozwoliły utrzymać tą samą powierzchnię całego toru i zmniejszyć pobieraną przez niego moc do poziomu poniżej 5 μW przy nieznacznym zwiększeniu szumów wejściowych (6.2 μV_{RMS}).

Jednym z negatywnych efektów pracy tranzystora MOS w zakresie podprogowym jest silna zależność rezystancji kanału od napięcia progowego tranzystora (Rys. 2.2.4). W efekcie rezystancje wspomnianych rezystorów R1, R2 mogą przyjmować różne wartości. To z kolei ma bezpośrednie przełożenie na symetrię wejścia przedwzmacniacza a tym samym na jego współczynnik tłumienia sygnałów wspólnych (CMRR – Common Mode Rejection Ratio). Autor wykonał szereg prac pokazujących jak istotnym, z punktu widzenia współczynnika CMRR, jest zarówno właściwy dobór elementów pasywnych przedwzmacniacza jak i równoważenie wartości rezystancji R1, R2 [C2, H3]. Praca [C2] wskazuje główne czynniki wpływające na CMRR przedwzmacniacza oraz projekt prototypowego układu scalonego, gdzie autor wprowadził metody poprawiające ten współczynnik. Praca ta była prezentowana na międzynarodowej konferencji MIXDES 2014, a autor otrzymał za nią nagrodę Outstanding Paper. Z kolei praca [H3] dotyczy zaproponowanej przez autora, w 64 kanałowym układzie scalonym, szybkiej metody polepszania współczynnika CMRR.

Autor wykazał, że brak równoważenia rezystancji R1, R2 skutkuje znaczącym pogorszeniem się współczynnika CMRR dla sygnałów wspólnych o częstotliwościach poniżej dolnej częstotliwości granicznej przedwzmacniacza. Wiadomym jest natomiast, że podczas eksperymentów neurobiologicznych na tle szybkozmiennych sygnałów użytecznych, występują wspólne sygnały wolnozmiennie o amplitudzie niejednokrotnie kilkadziesiąt razy większej od sygnałów użytecznych.

Z tego też względu, autor podjął się wypracowania nowych metod pozwalających zwiększyć symetrię wejścia przedwzmacniacza przy zachowaniu zakresu pracy tranzystorów MOS pracujących jako rezystor. W tym celu autor zaproponował niezależną kontrolę rezystancji R1, R2 by móc doprowadzić do ich równoważenia (Rys. 2.2.10 a). Przeprowadzone pomiary, zaprojektowanego przez autora, 64 kanałowego prototypu pokazały silną zależność współczynnika CMRR od rozbieżności pomiędzy rezystancjami R1, R2. Na poniższym rysunku (Rys. 2.2.10 b) zaprezentowane są wyniki pomiarów, gdzie zmierzono wartość współczynnika CMRR w zależności od wzajemnego odstrojenia rezystancji R1, R2 (na osi poziomej umieszczono wielkość DAC1-DAC2 oznaczającą różnicę we wzajemnym ustawieniu przetworników cyfrowo-analogowych zastosowanych do kontroli rezystancji opartych na tranzystorach PMOS). Wyniki te ilustrują jak istotnym jest równoważenie rezystancji R1, R2 oraz jak w systemie wielokanałowym rozrzuty wpływają na degradację parametru CMRR.



Rys. 2.2.10. a) Uproszczony schemat przedwzmacniacza b) oraz zależność współczynnika CMRR od wzajemnego ustawienia rezystancji R1 i R2 (oś pozioma oznaczona jest jako DAC1-DAC2 co odzwierciedla wzajemne ustawienie rezystancji – DAC1, DAC2 są przetwornikami cyfrowo-analogowymi kontrolującymi wartości rezystancji R1, R2) [H3].

Jednym ze sposobów równoważenia wspomnianych rezystancji jest wykorzystanie standardowej metody pomiaru odpowiedzi wzmacniacza na wejściowy sygnał wspólny. W takim podejściu należy mierzyć odpowiedź wzmacniacza i szukać takiego wzajemnego ustawienia rezystancji R1 i R2, dla którego wzmocnienie wspólne będzie przyjmowało wartość minimalną. Jednakże, takie rozwiązanie wymusza konieczność monitorowania wolnozmiennych sygnałów (potrzeba korekcji poniżej dolnej częstotliwości granicznej toru odczytowego) czyniąc ten proces czasochłonnym. Dodatkowo, amplituda sygnałów wspólnych, w przypadku wysokich współczynników CMRR, może przyjmować bardzo małe wartości co narzuca stosowanie bardzo precyzyjnych układów pomiarowych charakteryzujących się niskimi poziomami szumów własnych. Co więcej, w układach scalonych o architekturze wielokanałowej takie parametry układów korekcyjnych (moc i powierzchnia) są nie do przyjęcia. Realizacja powyżej przytoczonych wyników pomiarowych odbyła się z wykorzystaniem precyzyjnego zewnętrznego systemu pomiarowego zbudowanego na bazie wielofunkcyjnej karty pomiarowej NI-USB 6351 (zakres wejściowych napięć ± 0.1 V, rozdzielczość pomiaru 3 μ V). Jak więc można zauważyć, w kontekście budowy wielokanałowego układu scalonego, powyżej zaproponowany sposób symetryzacji wejścia wzmacniacza, jest rozwiązaniem niepraktycznym. Z tego też względu autor w dalszej kolejności, podjął się opracowania efektywnej metody symetryzacji rezystancji R1, R2. W zamierzeniu powinna to być metoda umożliwiająca jej łatwe zaimplementowanie w docelowym wielokanałowym układzie scalonym i charakteryzująca się zarówno szybkością, precyzją działania jak i małym poborem mocy i małą powierzchnią.

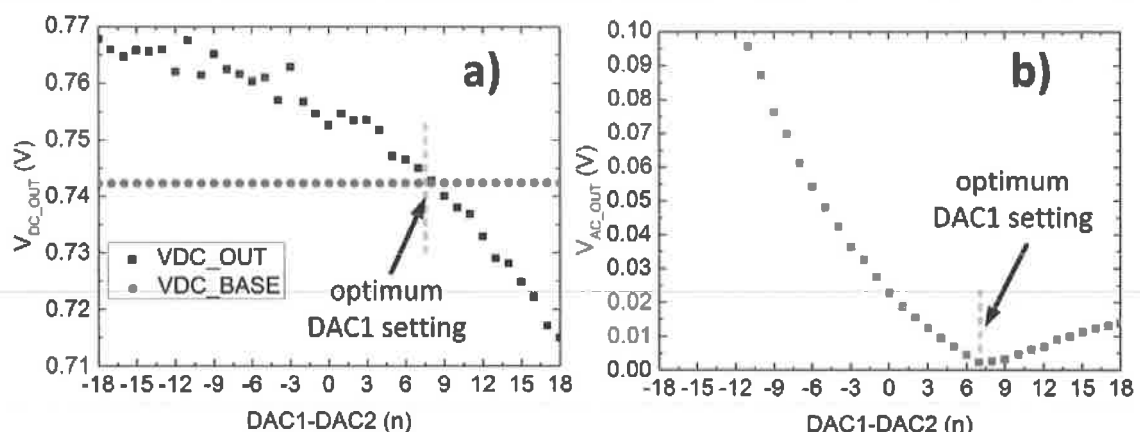
Wynikiem prac autora, jest nowatorska metoda symetryzacji wejść wzmacniacza wykorzystująca prądy upływu bramek tranzystorów MOS [H3]. Prądy te wynikają z tunelowania nośników prądu przez bardzo cienkie warstwy izolatora tworzącego bramkę tranzystora MOS (są one symbolicznie pokazane na Rys. 2.2.10). Ze względu na duże rozmiary tranzystorów wejściowych MP1 i MP2 (co wynika m.in. z wymagań dotyczących niskich szumów wejściowych przedwzmacniacza) oraz

ich bardzo zbliżone punkty pracy, autor przyjął, że oba te prądy tak co do wartości jak i kierunku są jednakowe. Zaproponowana metoda wykorzystuje fakt powstawania znaczących spadków napięć na rezystancjach R1, R2 w wyniku przepływu przez nie prądów upływu tranzystorów MOS i opiera się na pomiarze wyjściowego napięcia stałego przedwzmacniacza.

Jeśli zarówno oba prądy I1, I2 oraz rezystancje R1, R2 są sobie wzajemnie równe, to napięcie wyjściowe jest oznaczane dalej jako VDC_BASE. Taką samą wartość przyjmuje to napięcie, gdy mimo nierówności rezystancji R1, R2 są one na tyle małe, że spadki napięć wynikłe z przepływu prądów I1, I2 są zanedbywalnie niskie. Jeśli natomiast, rezystancje R1, R2 nie są sobie równe i mają znaczące wartości to powstają na nich różne spadki napięć i w konsekwencji wyjściowe napięcie stałe jest różne od VDC_BASE. Te spostrzeżenia doprowadziły autora do zaimplementowania metody działającej wg następującego algorytmu:

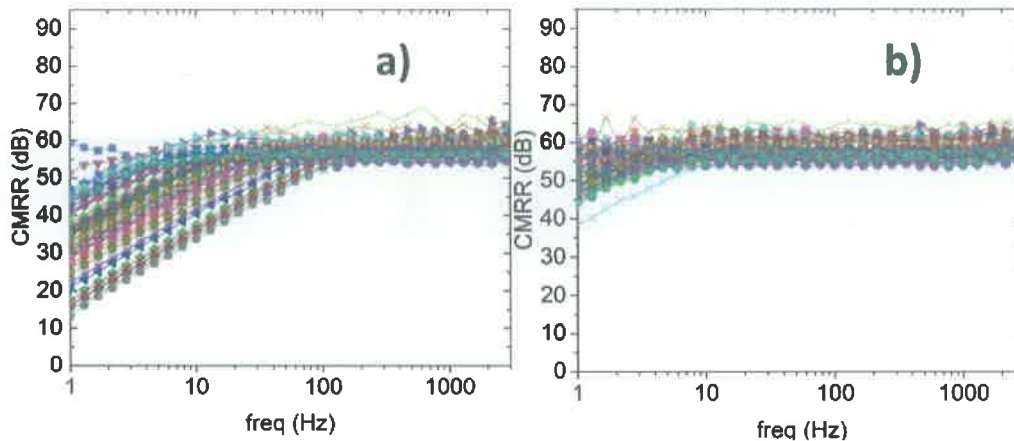
- rezystancje R1, R2 ustawiane są na możliwie najmniejszą wartość (tutaj 77 MΩ),
- dla takich warunków mierzone jest wyjściowe napięcie stałe przedwzmacniacza (oznaczane jest ono jako VDC_BASE),
- rezystancja R2 ustawiana jest tak by osiągnąć wymaganą dolną częstotliwość graniczną przedwzmacniacza,
- rezystancja R1 regulowana jest w taki sposób by wyjściowe napięcie stałe VDC_OUT osiągnęło wartość VDC_BASE.

Wyniki pomiarów uzyskane opisaną metodą zilustrowane są na Rys. 2.2.11. Autor wykonał dodatkowe prace by dowieść równoważności tej metody ze standardową procedurą pomiaru współczynnika CMRR. Na Rys. 2.2.11 zaprezentowano wyniki pomiarów amplitudy wyjściowego sygnału przedwzmacniacza, dla wymuszenia wspólnego, w funkcji odstrojenia wzajemnego rezystancji R1, R2. Oba pomiary dotyczą tego samego kanału pomiarowego i potwierdzają, że dla tego samego ustawienia DAC1-DAC2, współczynnik CMRR osiąga wartość maksymalną.



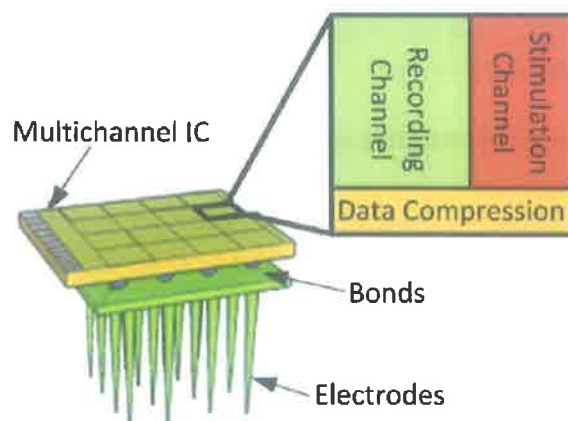
Rys. 2.2.11. Porównanie metod symetryzacji wejść wzmacniacza w funkcji ustawienia DAC1-DAC2: a) metoda zaproponowana przez Autora, b) standardowa metoda oparta na pomiarze odpowiedzi wzmacniacza na wymuszenie zmiennym sygnałem wspólnym [H3].

Autor wykorzystał zaproponowaną metodę w 64-o kanałowym układzie scalonym dedykowanym do eksperymentów neurobiologicznych. Pomiary wykazały, że dzięki zaproponowanemu rozwiązaniu poprawiono współczynniki CMRR nawet o 30 dB (Rys.2.2.12). Co ważne, zaproponowane przez autora rozwiązanie nie wymaga stosowania precyzyjnych układów odczytowych (jak wspomniano wyżej) i przetwarzania rejestrowanego sygnału wspólnego by stwierdzić osiągnięcie prężeń wartości minimalnej, a do jego realizacji można użyć wyłącznie stopnia komparatora z przestrajalnym poziomem porównawczym.



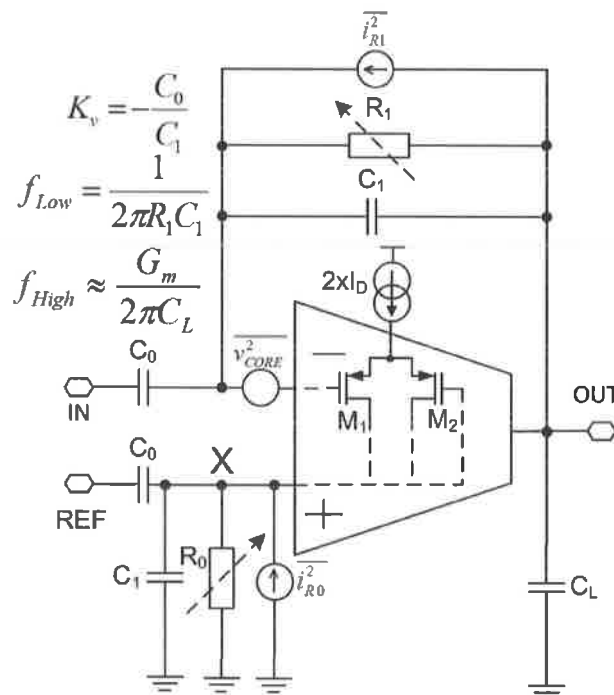
Rys. 2.2.12. Wyniki pomiarów współczynnika CMRR zrealizowane w oparciu o zaproponowaną metodę: a) przed korekcją, b) po korekcji [H3].

Dotychczas opisane przez autora prace koncentrowały się wokół układów przeznaczonych do eksperymentów neurobiologicznych prowadzonych metodami zarówno in vivo jak i in vitro. Jednakże oddzielną i bardzo intensywnie rozwijaną obecnie dziedziną są układy elektroniczne przeznaczone do systemów implantowalnych. W zamierzeniu układy takie mają być wszczepiane do badanego organizmu, a zarówno ich zasilanie jak i dwukierunkowa transmisja danych mają odbywać się na drodze bezprzewodowej. System taki ma być zestawiony z matrycy czujników połączonych z elektronicznym układem scalonym (Rys. 2.2.13) i ma realizować m.in. operacje rejestracji i stymulacji aktywności neuronalnej czy też kompresję przesyłanych drogą radiową danych. Co istotne, ze względu na wymóg wysokiej rozdzielczości przestrzennej takich układów, pojedyncze pole układu scalonego (Rys. 2.2.13) może zajmować powierzchnię poniżej $400 \times 400 \mu\text{m}^2$ i zdeteterminowane jest przez rodzaj wykorzystanych elektrod pomiarowych.



Rys. 2.2.13. Poglądowy rysunek systemu implantowalnego [H4].

Autor podjął się przeprowadzenia analiz, które pozwoliłyby określić limity dotyczące minimalizacji mocy i powierzchni torów odczytowych takich układów [H4]. Jest to bardzo istotne zagadnienie dla realizacji implantowalnych systemów rejestracyjno-stymulacyjnych o znacznej funkcjonalności i wielokanałowej architekturze pikselowej. W tym celu autor dokonał analizy architektury, wykorzystywanego uprzednio przedwzmacniacza, w kontekście ograniczeń dotyczących mocy, zajętości powierzchni i wejściowych szumów napięciowych. W związku z tym, że analiza autora miała dotyczyć warunków brzegowych dotyczących minimalnej mocy oraz powierzchni przedwzmacniacza, autor uwzględnił trzy główne składowe szumów przedwzmacniacza: szumy wzmacniacza transkonduktancyjnego (zarówno termiczne jak i 1/f) oraz szumy termiczne rezystorów R_0 , R_1 (Rys. 2.2.14). Warto nadmienić, że tak szumy 1/f jak i szumy rezystorów bardzo często są w analizach pomijane, co w ujęciu poruszanego problemu nie jest poprawne.



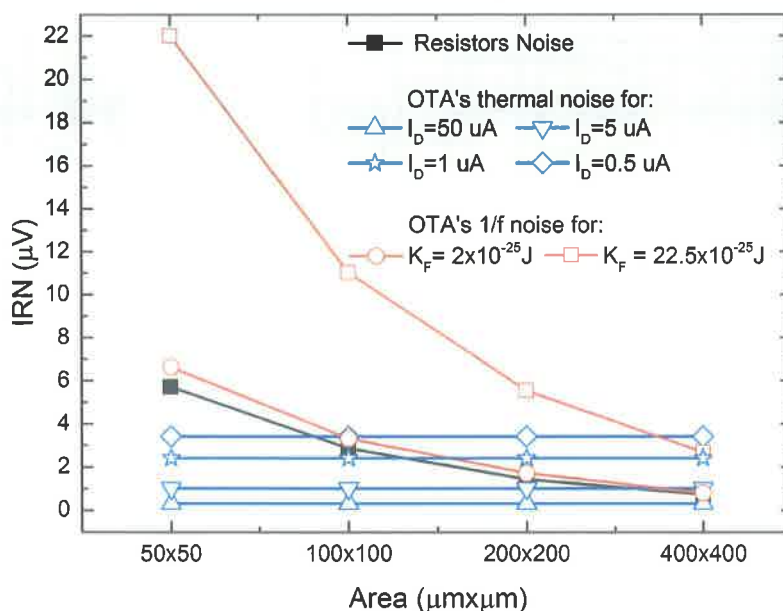
Rys. 2.2.14. Uproszczony schemat przedwzmacniacza z uwzględnieniem szumów [H4].

Poczynione analizy wykazały jak, w zależności od warunków pracy (pobierana moc, zajmowana powierzchnia) kształtują się poszczególne kontrybucje szumowe [H4]. Autor wskazał na główne ograniczenia przy zmniejszaniu szumów wejściowych w układach rejestracyjnych o zaokrąglonych wymogach dotyczących zarówno pobieranej mocy jak i zajmowanej powierzchni (Rys. 2.2.15):

- jeśli obszar zajmowany przez elektronikę odczytu nie jest głównym wymogiem, to dominującą komponentą szumową będą szumy termiczne wzmacniacza oraz rezystorów R_0 , R_1 . Szumy termiczne wzmacniacza mogą być zredukowane przez właściwy dobór prądu zasilającego przedwzmacniacza za rezystorów przez zwiększenie wzmocnienia napięciowego przedwzmacniacza (ograniczeniem będzie tutaj powierzchnia zajmowana przez kondensatory),
- jeśli obszar zajmowany przez tor rejestracyjny ma być mniejszy aniżeli $100 \times 100 \mu\text{m}^2$, to główną komponentą szumów wejściowych będą szumy 1/f. Co istotne, nie mogą być one skompensowane

przez dodatkowy prąd zasilający przedwzmacniacz, a dobór procesu z niewielkim współczynnikiem szumów K_f również może być mało korzystny. Dodatkowo, dla małych powierzchni istotną kontrybucją szumową będą również szумы termiczne rezystorów R_0 i R_1 , które mogą być zredukowane przez zwiększenie wzmocnienia napięciowego pierwszego stopnia (wiąże się to ze zwiększeniem zajętości powierzchni),

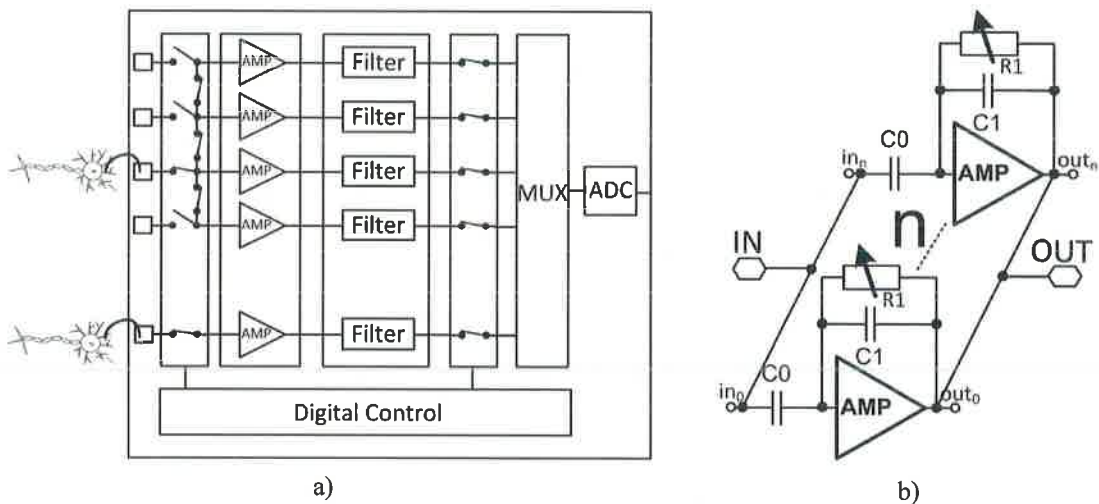
- korzystanie z nowoczesnych technologii skutkuje większymi współczynnikami szumowymi K_f co oznacza, że przy rozpatrywaniu omawianej architektury, tradycyjne metody minimalizacji szumów napięciowych stają się mało skuteczne, gdyż powodują wydatkowanie dodatkowej mocy i powierzchni.



Rys. 2.2.15. Wkład szumowy poszczególnych komponent w zależności od powierzchni i mocy pobieranej przez przedwzmacniacz [H4].

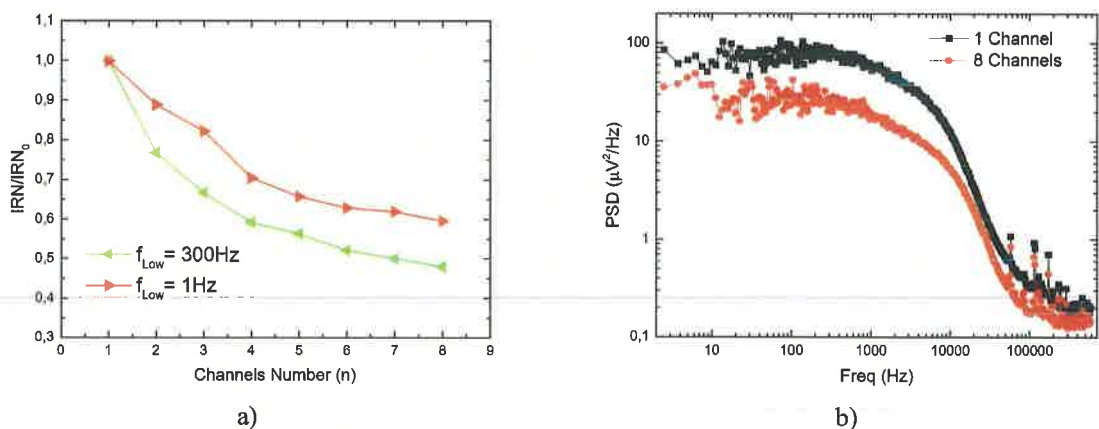
Z powyższych rozważań wynika, że w sytuacji, gdy zarówno moc jak i powierzchnia są krytyczne, pojawia się problem efektywnej minimalizacji szumów na drodze standardowych rozwiązań. W związku z tym autor zaproponował alternatywną metodę efektywnego wykorzystania dostępnego budżetu mocy oraz powierzchni układu scalonego celem zmniejszania szumów wejściowych układów rejestracyjnych. Metoda ta jest wynikiem prowadzonych przez autora obserwacji realizowanych z jego udziałem eksperymentów neurobiologicznych [7, 8]. Prowadzone eksperymenty wykazały, że znacząca część spośród obserwowanych kanałów pomiarowych było nieaktywnych podczas rejestracji (ok. 40 %) co może być spowodowane licznymi czynnikami. Jednym z nich może być niewłaściwe umiejscowienie elektrody pomiarowej względem obserwowanego neuronu co skutkuje znacznie zwiększoną rezystancją występującą pomiędzy neuronem a elektrodą pomiarową i w efekcie znacznymi szumami systemu. Dodatkowo, część elektrod w wyniku ich wielokrotnego wykorzystania w eksperymencie może mieć pogorszone parametry (w szczególności zwiększoną rezystancję), a obserwowana grupa neuronów może być obumarła np. wskutek operacji wkłuwania elektrod przed eksperymentem.

Biorąc powyższe pod uwagę autor zaproponował wykorzystanie kanałów pomiarowych, na których nie występuje aktywność neuronalna, do wspierania tych kanałów, gdzie ta aktywność występuje. Schemat poglądowy tego rozwiązania ilustruje Rys. 2.2.16. Dzięki zaimplementowaniu w układzie scalonym programowalnego multipleksera, użytkownik może ze sobą równolegle zestawiać wiele kanałów pomiarowych. W rezultacie operacja ta jest równoważna uśrednianiu i pozwala na zmniejszenie szumów proporcjonalnie do $1/(n)^{1/2}$, gdzie n oznacza liczbę zestawionych ze sobą kanałów pomiarowych. Rozwiązanie to umożliwi efektywne wykorzystanie dostępnego budżetu mocy i powierzchni.



Rys. 2.2.16. Zaproponowana metoda minimalizacji szumów: a) schemat poglądowy architektury układu scalonego, b) schemat ideowy proponowanego rozwiązania [H4].

Zaproponowane rozwiązanie zostało przetestowane w 8 kanałowym prototypowym układzie scalonym. Zrealizowane pomiary szumów napięciowych wykazały (Rys. 2.2.17), że zaproponowana alternatywa jest bardzo atrakcyjna dla układów wielokanałowych, gdzie obszar oraz moc, przeznaczony na pojedynczy kanał, sięgają granic wskazanych uprzednio przez autora (Rys. 2.2.15).



Rys. 2.2.17. Wyniki pomiarów szumów: a) wartość skuteczna szumów w zależności od liczby zestawionych ze sobą kanałów, b) widmo szumów dla jednego oraz ośmiu równolegle połączonych kanałów pomiarowych [H4].

- [1] F. Shahrokhi, K. Abdelhalim, D. Serletis, P. L. Carlen, and R. Genov, "The 128-Channel Fully Differential Digital Integrated Neural Recording and Stimulation Interface," *IEEE Transactions On Biomedical Circuits and Systems*, vol. 4, pp. 149-161, Jun. 2010.
- [2] V. Majidzadeh, A. Schmid, and Y. Leblebici, "Energy Efficient Low-Noise Neural Recording Amplifier With Enhanced Noise Efficiency Factor," *IEEE Transactions On Biomedical Circuits and Systems*, vol. 5, pp. 262-271, Jun. 2011.
- [3] W. Wattanapanitch, M. Fee, and R. Sarpeshkar, "An energy-efficient micropower neural recording amplifier," *IEEE Trans. Biomed. Circuits Syst.*, vol. 1, pp. 136-147, Jun. 2007.
- [4] B. Gosselin, A. E. Ayoub, J.-F. Roy, M. Sawan, F. Lepore, A. Chaudhuri, and D. Guitton, "A Mixed-Signal Multichip Neural Recording Interface With Bandwidth Reduction," *IEEE Transactions On Biomedical Circuits and Systems*, vol. 3, pp. 129-141, Jun. 2009.
- [5] L. Wen-Sin, Z. Xiaodan, Y. Libin, and L. Yong, "A 1-V 60-uw 16-channel interface chip for implantable neural recording," *Proc. IEEE Custom Integrated Circuits Conf.*, pp. 507-510, 2009.
- [6] A. Rodriguez-Perez, J. Ruiz-Amaya, M. Delgado-Restituto, and A. Rodriguez-Vazquez, "A Low-Power Programmable Neural Spike Detection Channel With Embedded Calibration and Data Compression," *IEEE Transactions on Biomedical Circuits and Systems*, vol. 6, pp. 87-100, April 2012.
- [7] M. Żołędź, P. Kmon, J. Rauza, P. Gryboś, T. Błasiak, "Multichannel neural recording system based on family ASICs processed in submicron technology", *Microelectronics Journal*, 2014 Vol. 45, Iss. 9, pp. 1226-1231.
- [8] P. Gryboś, P. Kmon, M. Żołędź, R. Szczygieł, M. Kachel, M. Lewandowski, T. Błasiak, "64 channel neural recording amplifier with tunable bandwidth in 180 nm CMOS technology", *Metrology and Measurement Systems*, quarterly of Polish Academy of Sciences, ISSN 0860-8229, 2011 vol. 18 no. 4 s. 631-643

2.3 Prace badawcze związane z rozwojem bloków analogowych w układach scalonych przeznaczonych do rejestracji promieniowania X

H5. P. Kmon, R. Szczygieł, P. Maj, P. Gryboś, R. Kłeczek, "High-speed readout solution for single-photon counting ASICs", *Journal of Instrumentation*, 2016, Vol. 11, C02057, pp. 1–13.

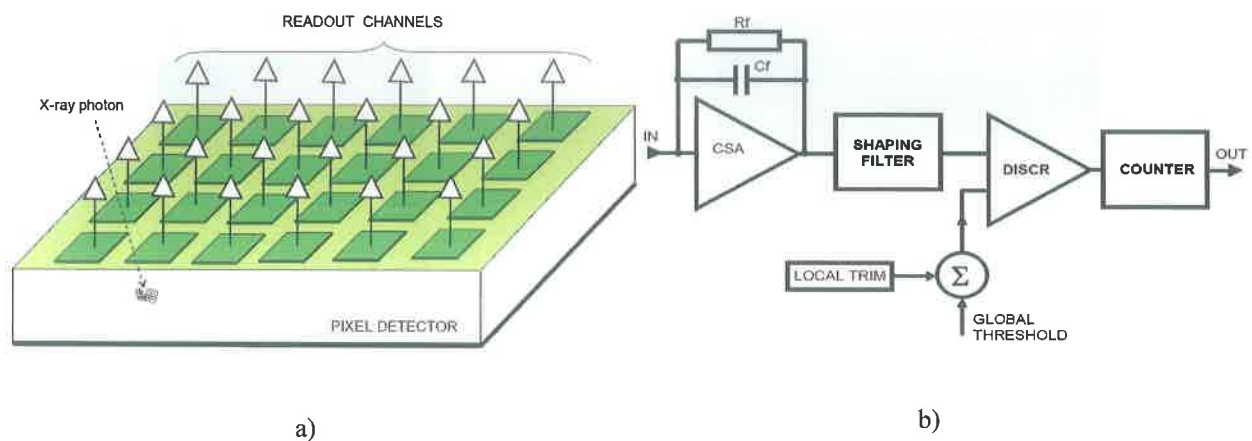
H6. P. Grybos, P. Kmon, P. Maj, R. Szczygieł, "32k Channel Readout IC for Single Photon Counting Pixel Detectors with 75 μm Pitch, Dead Time of 85 ns, 9 e^- rms Offset Spread and 2% rms Gain Spread", *IEEE Transactions on Nuclear Science*, Vol. 63, No. 2, 2016, pp. 1155-1161.

H7. P. Kmon, P. Maj, P. Gryboś, R. Szczygieł, „Trimming the threshold dispersion below 10 e^- rms in a large area readout IC working in a single photon counting mode”, *Journal of Instrumentation*, ISSN 1748-0221, 2016 vol. 11 art. no. C01067, 1–8.

Promieniowanie X wpadając do detektora generuje ładunek elektryczny, który pod wpływem przyłożonego pola elektrycznego, w formie impulsów prądowych, zbierany jest na elektrodach detektora. Biorąc pod uwagę sposób przetwarzania przez elektronikę odczytu impulsów z detektora systemy detekcyjne można podzielić na integracyjne (CCD, CMOS), bądź pracujące w trybie zliczania pojedynczych impulsów (z ang. Single Photon Counting, zwane dalej SPC). W systemach wykorzystujących tryb integracyjny, ładunek wytworzony w detektorze jest sumowany, zaś w trybie SPC zliczany jest każdy z padających fotonów (pod warunkiem, że zdeponowany ładunek w detektorze przekracza zadany próg dyskryminacji). Dzięki temu w systemach typu SPC, w porównaniu do detektorów integracyjnych, możliwe jest odcięcie sygnału od szumu dla każdego z padających fotonów, a ponadto można zliczać (przy zastosowaniu dwóch progów dyskryminacji) fotony należące do określonego okna energetycznego. Fotony zliczane są przez liczniki cyfrowe, co przy odpowiedniej ich pojemności, pozwala uzyskać bardzo duży zakres dynamiczny. Jednakże, w porównaniu do systemów integracyjnych, detektory pracujące w trybie SPC charakteryzują się mniejszą rozdzielczością przestrzenną co wynika z większego obszaru pojedynczego piksela detektora, powodowanego rozbudowaną funkcjonalnością elektroniki odczytu. Istotnym ograniczeniem systemów SPC jest możliwość ich nasycania się przy pracy z dużym natężeniem promieniowania X, tzn. pojedynczy piksel posiada ograniczenie na maksymalną liczbę impulsów, którą jest w stanie poprawnie zliczyć w jednostce czasu. Mając jednak na uwadze szereg uprzednio wymienionych i bardzo istotnych zalet trybu SPC, w wielu renomowanych ośrodkach naukowych trwają prace zmierzające do wypracowania rozwiązań, które mogłyby zarówno zwiększyć rozdzielczość przestrzenną, jak i szybkość zliczania impulsów przez detektory pracujące w trybie SPC. W tematykę tych badań wpisują się prace autora, który zajmował się problematyką szybkiego kształtowania impulsów elektroniki odczytu oraz minimalizacją powierzchni układów korekcyjnych wykorzystywanych w każdym z torów odczytowych.

Przykładem systemu detekcyjnego pracującego w trybie SPC jest hybrydowy detektor pikselowy składający się z pikselowego detektora oraz układu scalonego o architekturze pikselowej. Materiał, z którego wykonany jest detektor zależy od energii, przy której ma pracować system i może to być Si, Ge, GaAs bądź CdZnTe, itp.. W detektorach hybrydowych każdy z pikseli detektora podłączony jest do wejścia niezależnego toru kondycjonowania sygnału (Rys. 2.3.1 a) a jego

powierzchnia determinuje rozdzielczość przestrzenną całego systemu (w rozważanych rozwiązaniach powierzchnia piksela może zajmować poniżej $100 \times 100 \mu\text{m}^2$). Elektronika odczytu takiego systemu składa się z kilku bloków (Rys. 2.3.1 b) odpowiedzialnych najpierw za wzmacnianie i filtrację impulsów wejściowych (wzmacniacz ładunkowy CSA – z ang. Charge Sensitive Amplifier - oraz układy filtrów Shaping Filter), bloków realizujących dyskryminację energii padających na detektor fotonów (dyskryminator) oraz zespołu liczników odpowiedzialnych za rejestrację liczby padających fotonów (Counter). Dodatkowo, by układ mógł być użyty przy pracy z różnymi wartościami energii promieniowania X, tor pomiarowy wyposażony jest w regulowany poziom detekcji energii (Thresholds). Jeśli padający foton wygeneruje w detektorze ładunek powyżej ustawionego progu, to zostanie on zarejestrowany przez system liczników.

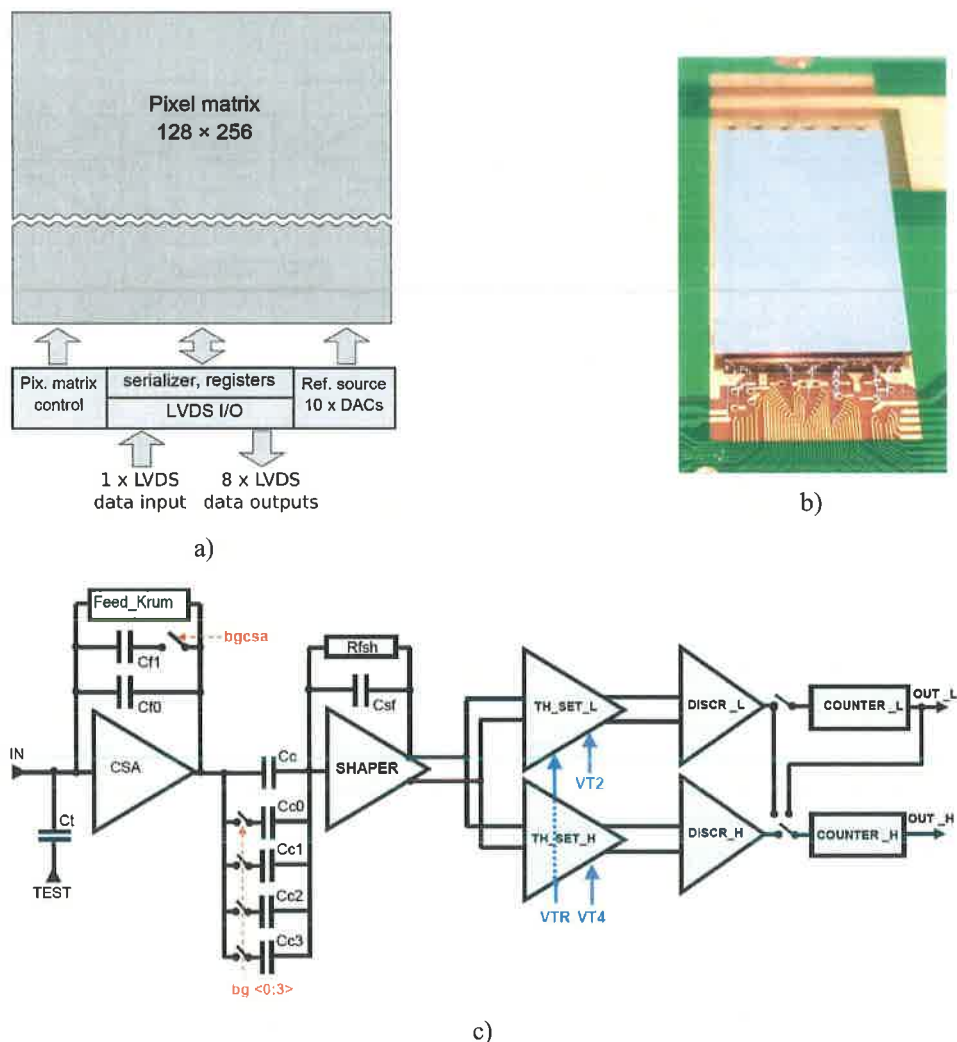


Rys. 2.3.1. a) Poglądowy rysunek układu do obrazowania promieniowania X oraz b) uproszczony schemat toru pomiarowego [1, H5].

W ramach realizowanego projektu badawczego NCBiR („Ultra szybka cyfrowa kamera promieniowania X z odczytem ciągłym pracująca w trybie zliczania pojedynczych fotonów”, PBS1/A3/12/2012) prowadzono badania nad opracowaniem wielokanałowego układu scalonego przeznaczonego do hybrydowych detektorów pikselowych pracujących w trybie SPC. Podstawowym zastosowaniem takiego systemu są badania materiałowe, ale może on również być wykorzystywany w obrazowaniu medycznym czy w systemach bezpieczeństwa (np. prześwietlanie bagaży na lotniskach). Cechą istotną układu scalonego miała być możliwość wykorzystania go do budowy wielkoformatowych i ultra szybkich kamer promieniowania X o wysokiej rozdzielczości zarówno przestrzennej jak i energetycznej. Z tego też względu głównymi wymaganiami realizowanego projektu były:

- właściwa, do budowy wielkoformatowych kamer promieniowania X, architektura kompletnego układu scalonego,
- niskie szumy wejściowe układu (poniżej 150 el. rms),
- niski pobór mocy przypadający na jeden tor pomiarowy (poniżej $30 \mu\text{W}$),
- bardzo duża szybkość zliczeń impulsów wejściowych (powyżej 1 Mcps),
- mały obszar zajmowany przez pojedynczy tor pomiarowy (poniżej $100 \times 100 \mu\text{m}^2$).

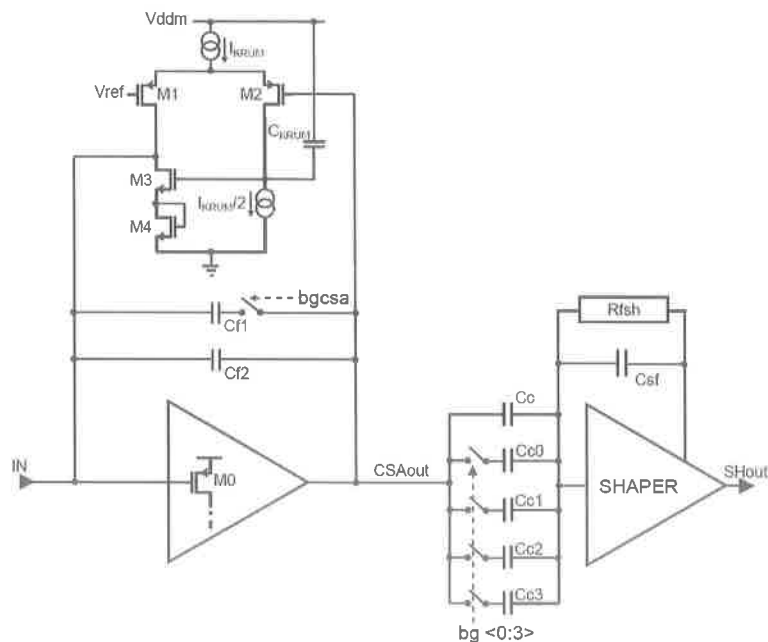
W ramach tego projektu autor był odpowiedzialny za analizy optymalizacyjne zarówno pod względem szybkości działania jak i szumów wejściowych toru pomiarowego z uwzględnieniem symulacji post-layoutowych, analizy efektów niedopasowania z wykorzystaniem symulacji Monte-Carlo oraz za złożenie planu masek układu scalonego. Projekt podzielony był na kilka etapów, z których pierwszy polegał na produkcji prototypu układu scalonego celem weryfikacji wypracowanych rozwiązań. Finalny układ scalony (nazwany UFXC32k, z ang. Ultra Fast X-ray Chip with 32k channels) został zaprojektowany i wyprodukowany w technologii CMOS 130 nm, zajmuje powierzchnię $9.63 \text{ mm} \times 20.15 \text{ mm}$ i składa się z około 50 milionów tranzystorów. Jądem układu scalonego jest matryca pikseli 128×256 (pojedynczy piksel zajmuje obszar $75 \times 75 \mu\text{m}^2$), z których każdy piksel niezależnie wzmacnia i formuje sygnały pochodzące z detektora (Rys. 2.3.2).



Rys. 2.3.2 a) Schemat blokowy układu UFXC32k, b) jego zdjęcie oraz c) schemat ideowy pojedynczego pikselu [H5, H6].

Zastosowana w układzie UFXC32k architektura kanału pomiarowego zaprezentowana jest na Rys. 2.3.2 c). Składa się on zarówno z części analogowej jak i z części cyfrowej. Bloki analogowe odpowiedzialne są za kondycjonowanie sygnału oraz rejestrację sygnału, gdy jego amplituda przekroczy zadany próg dyskryminacji (układy determinujące próg dyskryminacji

TH_SET_L/TH_SET_H i dyskryminatory DISCR_L/DISCR_H). Z kolei, bloki cyfrowe realizują operację zliczania impulsów wejściowych poprzez układy liczników COUNTER_L/COUNTER_H. W prezentowanym rozwiązaniu występują dwa dyskryminatory oraz dwa liczniki co związane jest z wymaganiami stawianymi przez docelowe eksperymenty (mowa tu o konieczności rejestracji fotonów z określonego okna energetycznego jak i możliwości pracy w tzw. trybie ciągłym – z ang. *zero dead time mode*). W tego typu układach kondycjonujących zachodzi konieczność rozładowywania pojemności pracujących tak w układzie wzmacniacza ładunkowego jak i w układzie kształtującym toru pomiarowego. Rozładowywanie tych pojemności w opisywanym projekcie odbywa się za pośrednictwem bloków o kontrolowanej wartości rezystancji. Mianowicie, wzmacniacz ładunkowy wykorzystuje w tym celu układ Krummenachera [14], który poza funkcją rozładowywania pojemności CF ze sprzężenia CSA odpowiedzialny jest również za minimalizację negatywnego wpływu prądów upływu detektora (Rys. 2.3.4). Przez zmianę prądu I_{KRUM} tego bloku (odbywa się to za pośrednictwem przetwornika cyfrowo-analogowego) można wpływać na zmianę jego efektywnej impedancji (reprezentowanej w uproszczonym schemacie jako równoległe połączenie rezystancji i indukcyjności) i w rezultacie na szybkość działania toru pomiarowego. Przykładowo, dla $I_{KRUM} = 10$ nA efektywna rezystancja bloku Krummenachera wynosi 12,8 M Ω a indukcyjność 146 H, podczas gdy dla $I_{KRUM} = 36$ nA efektywna rezystancja i indukcyjność wynoszą odpowiednio 3,6 M Ω i 14 H. Z kolei w układzie kształtującym, jako regulowaną rezystancję, użyto tranzystora PMOS (pracującego w zakresie liniowym) z aktywnie ustawianym napięciem bramka-źródło [H5, H6].



Rys. 2.3.4. Uproszczony schemat toru pomiarowego zastosowanego w układzie prototypowym [H5].

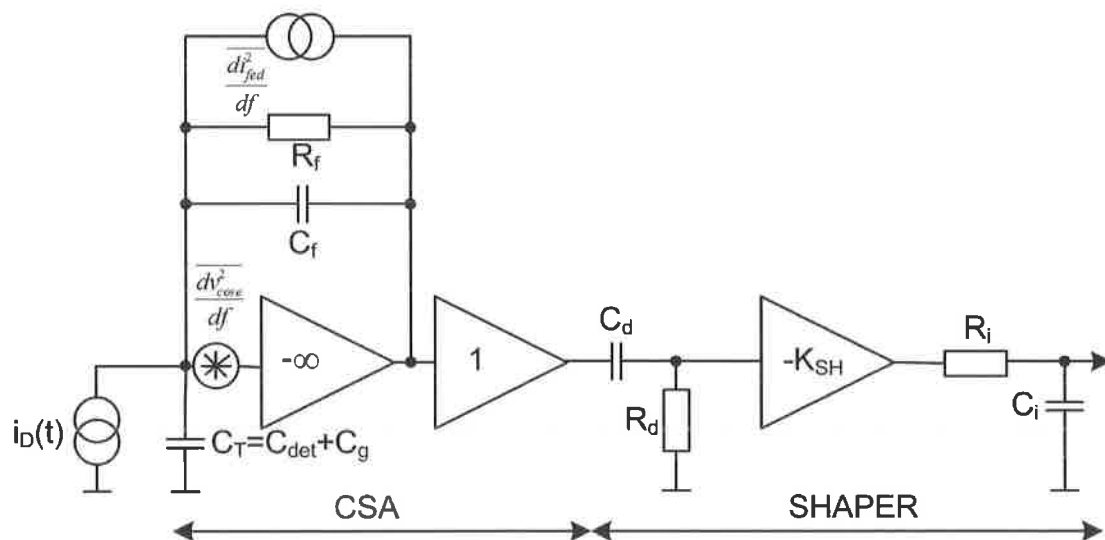
W poprawnie zrealizowanym projekcie parametry dotyczące szybkości formowania impulsów i ekwiwalentnych szumów wejściowych ENC są zdeterminowane przez wzmacniacz ładunkowy oraz układy kształtujące. W związku z tym autor dokonał analizy tych stopni celem wypracowania metod umożliwiających zwiększenie szybkości pracy układu przy jednoczesnym utrzymaniu jego niskich szumów wejściowych [H5].

Autor w sposób ilościowy zestawiał ze sobą klasyczne ujęcie formowania impulsów wejściowych (tryb ładunkowy) z podejściem zaadoptowanym w projekcie (tryb transimpedancyjny). Te dwa rozwiązania zostały porównane pod kątem możliwości szybkiego formowania impulsów oraz szumów wejściowych, a autor na drodze symulacji oraz pomiarów wykazał, że praca wzmacniacza CSA w trybie transimpedancyjnym, w porównaniu do trybu ładunkowego, umożliwia:

- znaczące zwiększenie szybkości zliczanych impulsów,
- minimalizację prawdopodobieństwa efektu spiętrzenia impulsów,
- efektywniejsze wykorzystanie niskiego napięcia zasilania.

Analiza szumowo-szybkościowa kanału pomiarowego została przeprowadzona w oparciu o model toru składający się ze wzmacniacza ładunkowego oraz zespołu filtrów CR-RC (Rys. 2.3.5). W analizie szumowej uwzględniono szumy wejściowe wzmacniacza ładunkowego będące w poprawnie zaprojektowanym układzie głównymi komponentami szumów całkowitych. Są to:

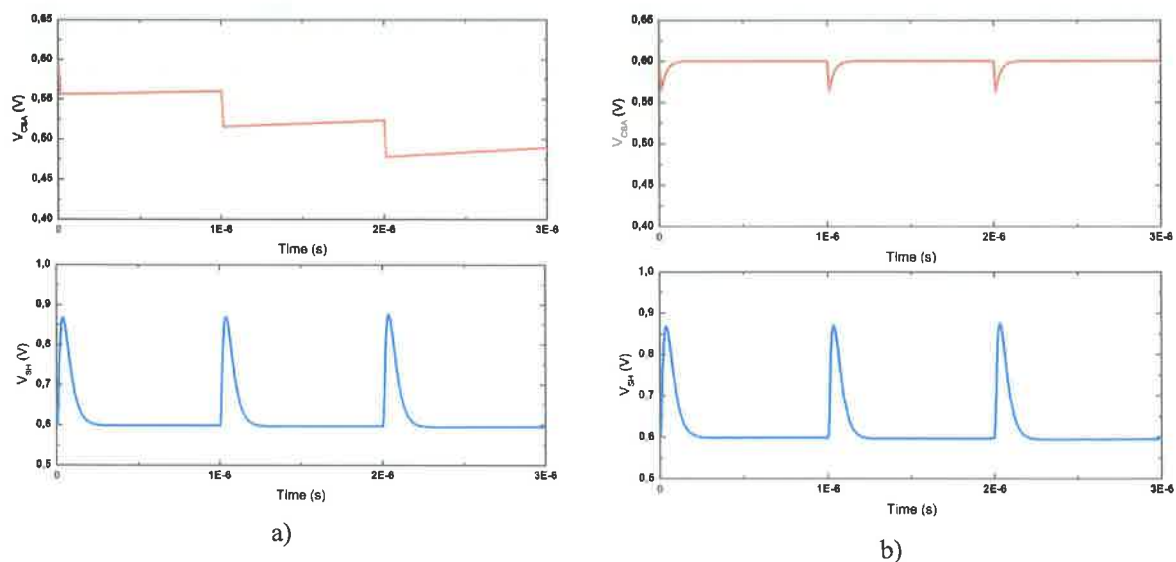
- szumy rdzenia wzmacniacza ładunkowego,
- szumy układu sprzężenia zwrotnego.



Rys. 2.3.5. Uproszczony schemat toru pomiarowego z uwzględnieniem źródeł szumów [H5].

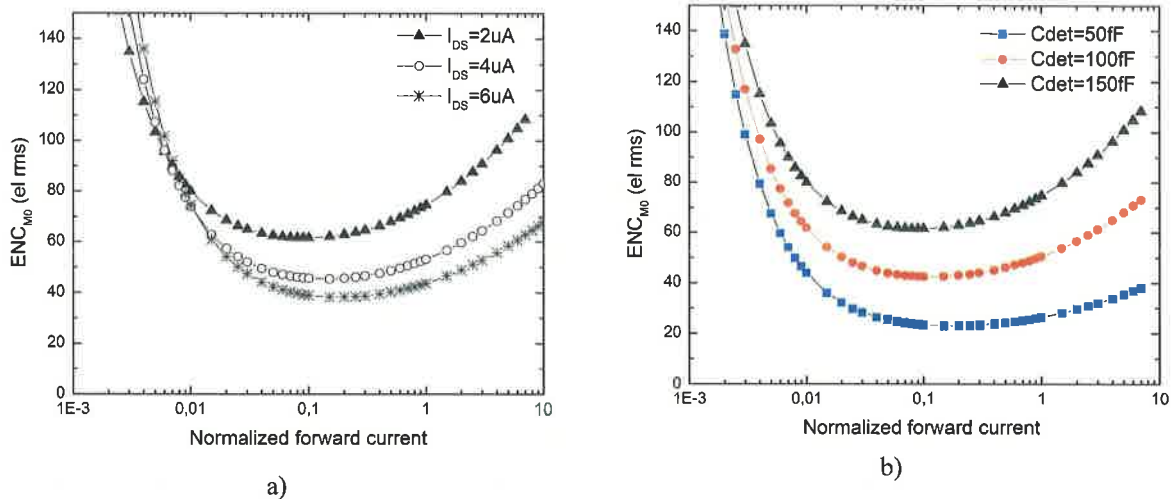
W standardowych rozwiązaniach, tego typu systemy pracują w trybie ładunkowym, co oznacza, że $\tau_f \gg \tau_{peak}$, ($\tau_f = C_f R_f$). Prowadzi to jednak do powstawania spiętrzeń impulsów już na wyjściu pierwszego stopnia (patrz Rys. 2.3.6 a) co jest bardziej istotne przy dużym wzmacnieniu tego stopnia (podyktowane niewielką amplitudą impulsów wejściowych i minimalizacją szumów pochodzących od kolejnych stopni). Autor zaproponował pracę elektroniki odczytu w trybie transimpedancyjnym, w którym stosunkowo niewielka rezystancja sprzężenia zwrotnego R_f powoduje szybkie rozładowanie impulsu na wyjściu CSA. Stałe czasowe zostały tak dobrane by $\tau_f \approx \tau_i = \tau_{peak}$ ($\tau_i = C_i R_i$). Dodatkowo, autor zdecydował się na wprowadzenie sprzężenia AC przed stopniem układu kształtującego by wyeliminować problem propagacji rozrzutu poziomów stałych do dalszych stopni toru, przy czym stała czasowa tego układu została dobrana tak by $\tau_d \gg \tau_{peak}$ ($\tau_d = C_d R_d$).

Przeprowadzone analizy symulacyjne obrazują różnice w sposobie kształtowania impulsów wejściowych (Rys. 2.3.6). Można tam dostrzec znaczącą przewagę trybu transimpedancyjnego nad ładunkowym w kontekście szybkiego kształtowania impulsów. Przewaga ta dotyczy znaczącej minimalizacji prawdopodobieństwa efektu spiętrzenia się impulsów na wyjściu CSA. Dodatkowo, dzięki spełnieniu wspomnianego uprzednio warunku stałych czasowych dla trybu transimpedancyjnego, wzmocnienia ładunkowe obu przypadków są jednakowe. Należy mieć jednak na uwadze, że przedstawiony tryb szybkiego kształtowania impulsów zrealizowany jest kosztem większych szumów napięciowych, źródłem których jest oparte na bloku Krumennachera sprzężenie zwrotne. W układzie wprowadzono jednak możliwość regulacji prądu w układzie Krummenachera tak by móc dostosować szybkość pracy układu i poziom jego szumów własnych do wymagań konkretnej aplikacji.



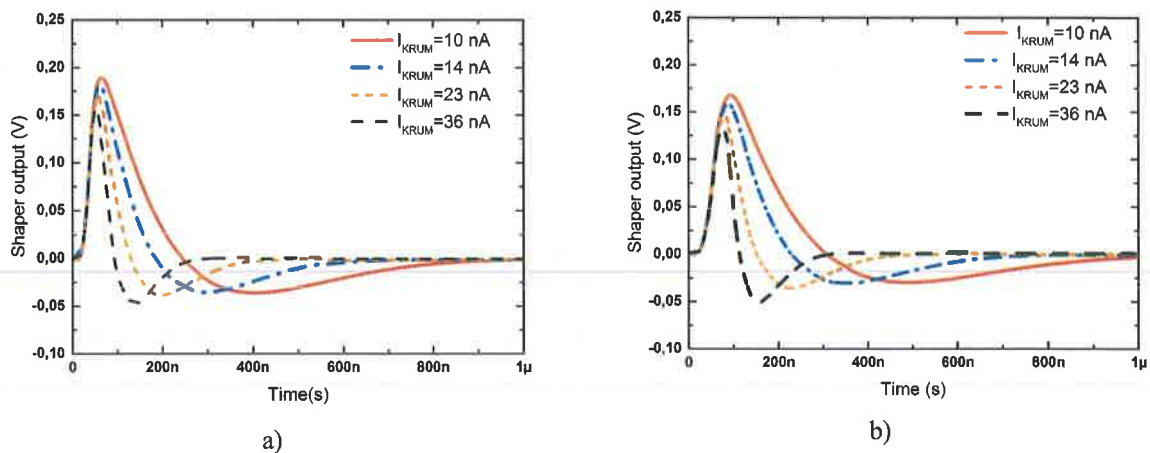
Rys. 2.3.6. Wyniki symulacji przebiegów czasowych na wyjściu wzmacniacza ładunkowego (przebieg górny) oraz układu kształtującego (przebieg dolny) dla trybu pracy toru pomiarowego: a) ładunkowego, b) transimpedancyjnego [H5].

Na kolejnym etapie projektu dokonano optymalizacji, w kontekście minimalnych szumów napięciowych, wymiarów tranzystora wejściowego układu przedwzmacniacza (tranzystor M0 na Rys. 2.3.4). W tym celu wykorzystano model EKV tranzystora, dzięki czemu możliwa była dokładna analiza szumowa układu w szerokim zakresie pracy tranzystora M0, tzn. zarówno przy pracy tego tranzystora w obszarze silnej, umiarkowanej i słabej inwersji. Rozważono różne wartości prądów polaryzujących ten tranzystor oraz różne pojemności detektora (Rys. 2.3.7). Przeprowadzone analizy wykazały, że w celu osiągnięcia minimalnych szumów termicznych tranzystora M0, tranzystor ten powinien pracować na granicy obszaru słabej i umiarkowanej inwersji ($i_f \approx 0.1$). Ostatecznie, wymiary kanału tranzystora M0 wynoszą $W/L = 20 \mu\text{m} / 0.15 \mu\text{m}$ a jego prąd I_{DS} może być regulowany w granicach $2 \mu\text{A} - 6 \mu\text{A}$.



Rys. 2.3.7. Analizy szumów ENC wzmacniacza ładunkowego dla zmian: a) prądu zasilającego tranzystor wejściowy MO, b) pojemności detektora [H5].

Zadaniem autora był również projekt masek wybranych bloków analogowych układu scalonego. Szczególnie istotną częścią tego etapu był stopień wejściowy, którego parametry czasowe kształtowania impulsów narzucały konieczność znaczącej minimalizacji struktur pasożytniczych. W szczególności mowa tu o pojemnościach i rezystancjach przewodów łączących na poziomie układu scalonego, minimalizacji przesłuchów czy też separacji czułych bloków analogowych od niepożądanych impulsów pochodzących od dyskryminatorów bądź cyfrowych bloków układu scalonego (układ scalony zajmuje powierzchnię 9.63 mm × 20.15 mm, przy czym wszystkie zasilania i sygnały sterujące doprowadzone są do niego tylko z jednej strony by umożliwić w przyszłości zarówno budowę wielko-powierzchniowych detektorów jak i minimalizować tzw. obszary martwe wynikające z konieczności połączenia układu scalonego ze światem zewnętrznym). W dalszej kolejności przeprowadzono analizy symulacyjne odpowiedzi czasowych toru pomiarowego dla różnych prądów zasilających blok Krummenachera zarówno na poziomie schematu jak i z uwzględnieniem elementów pasożytniczych zaprojektowanych masek układu (Rys. 2.3.8).



Rys. 2.3.8. Wyniki symulacji odpowiedzi układu kształtującego na zmianę prądu I_{KRUM} : a) schemat, b) schemat i elementy pasożytnicze [H5].

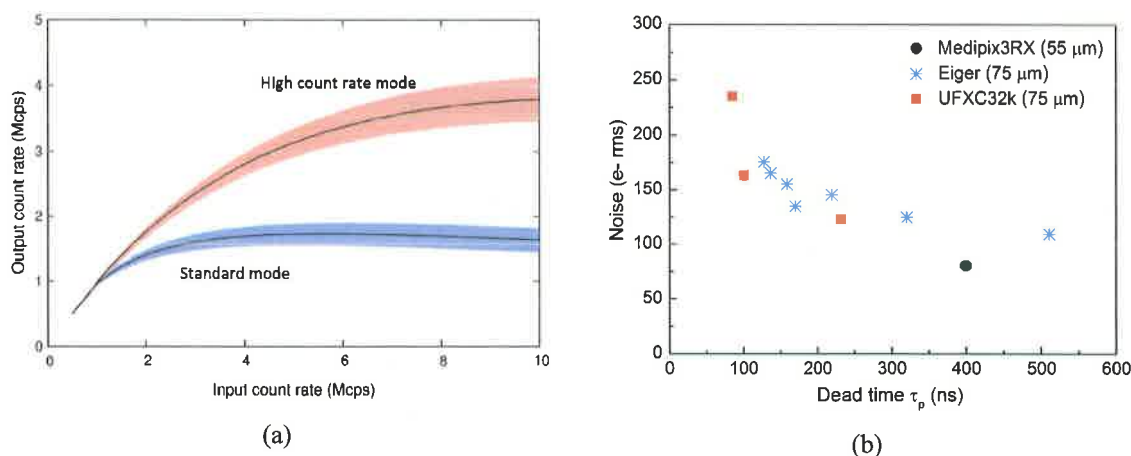
Szczegółowe pomiary szybkościowe układu mogły być zrealizowane wyłącznie z wykorzystaniem specjalizowanego generatora promieniowania X [H7]. W tym celu zastosowano generator zasilany napięciem 45 kV, o regulowanym prądzie lampy (w zakresie 20 mA – 190 mA). Weryfikacji poddano kilka trybów pracy układu UFXC32k (Tab. III):

- tryb standardowy (dla prądu $I_{KRUM} = 10$ nA),
- tryb szybkiego zliczania impulsów (dla prądu $I_{KRUM} = 36$ nA),
- ultra szybki tryb pracy (dla prądu $I_{KRUM} = 36$ nA oraz napięć zasilających skorygowanych o pasożytnicze spadki napięć na liniach doprowadzających zasilania).

Tab. III Zestawienie wyników symulacji oraz pomiarowych czasu kształtowania impulsów wejściowych oraz szumów wejściowych toru pomiarowego [H5].

	Schemat		Symulacja z uwzględnieniem struktur pasożytniczych		Pomiary	
	$I_{KRUM} = 10$ nA	$I_{KRUM} = 36$ nA	$I_{KRUM} = 10$ nA	$I_{KRUM} = 36$ nA	$I_{KRUM} = 10$ nA	$I_{KRUM} = 36$ nA
τ_p (ns)	134	66	178	89	232	101
ENC (el. rms)	71	84	81	104	123	163

Podczas pomiarów ekspozycji na promieniowanie X poddano około 1200 pikseli, a ze względu na rodzaj zastosowanej lampy rentgenowskiej (padające na detektor fotony miały energię 8 keV) poziom dyskryminacji impulsów wejściowych został ustawiony na 4 keV. Zwiększając prąd lampy, zwiększano natężenie padającego promieniowania dzięki czemu sporządzono wykresy liczby zliczonych impulsów na wyjściu układu scalonego w funkcji liczby fotonów padających na pojedynczy piksel (Rys. 2.3.9 a). Celem oszacowania czasu martwego toru elektroniki odczytu, rezultaty pomiarów zostały dopasowane do modelu paraliżującego licznika [15]. Dla wymienionych trybów pracy uzyskano czasy martwe na poziomie 232 ns, 101 ns i 85 ns, co, jak pokazuje Rys. 2.3.9 b), dowodzi, że zaprojektowany układ jest znacząco szybszy od uznanych na świecie takich rozwiązań jak Eiger czy Medipix. Warto również dodać, że obecnie najszybszym układem jest PILATUS3, który osiąga czas martwy na poziomie 67 ns. Jednakże, obszar pojedynczego piksela tego układu jest ponad 5.2 razy większy aniżeli w układzie UFXC32k. Oznacza to, że w przeliczeniu na mm² powierzchni detektor z układem UFXC32k może zarówno pracować przy dużo większej intensywności padających fotonów jak i charakteryzuje się znacząco lepszą rozdzielczością przestrzenną aniżeli układ PILATUS3.



Rys. 2.3.9. Wyniki pomiarów szybkości zliczania impulsów w pikselach dla dwóch trybów pracy a) oraz porównanie szybkości zliczania i szumów układu UFXC32k z innymi rozwiązaniami znanymi z literatury b) [H6].

W ramach realizowanego projektu badawczego należało również rozważyć kwestię rozrzutów głównych parametrów układu scalonego. Otóż, konieczność zwiększania rozdzielczości przestrzennej opisywanych systemów powoduje ciągłe zmniejszanie wymiarów pojedynczego kanału pomiarowego piksela. Skutkiem tego jest ryzyko zwiększenia się rozrzutów głównych parametrów układu co w konsekwencji może prowadzić do znaczącego zmniejszenia rozdzielczości energetycznej kamery promieniowania X. W standardowym ujęciu rozrzuty te mogą być korygowane za pomocą układów kalibracyjnych, co również oznacza potrzebę wydatkowania określonego obszaru i mocy układu scalonego. Co istotne, również i te bloki podlegają wymogowi minimalizacji zarówno powierzchni jak i mocy, co może prowadzić do utraty efektywnej zdolności korekcji.

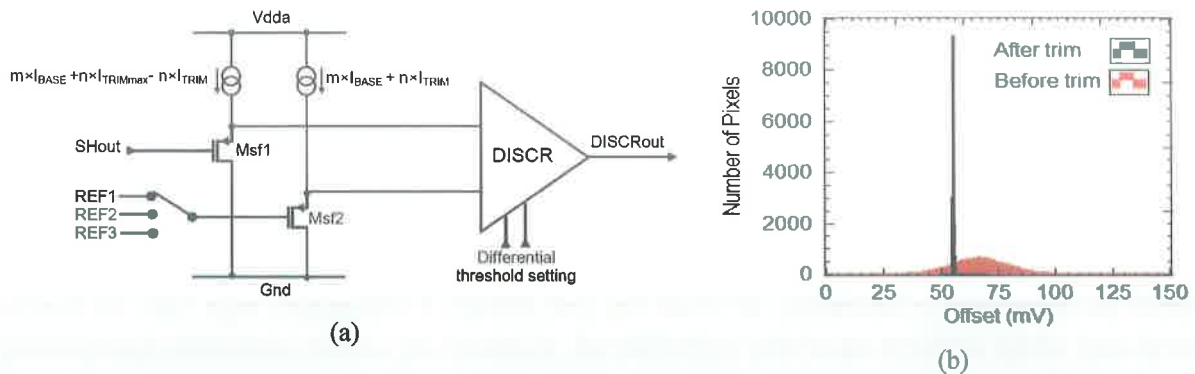
Z tego względu, autor podjął się opracowania metod umożliwiających zwiększenie efektywności bloków korekcyjnych budowanej kamery przy równoczesnym spełnieniu rygorystycznych wymagań związanych z mocą i powierzchnią zajmowaną przez te bloki. Prace autora związane były z precyzyjną korekcją poziomów napięć progowych dyskryminatorów ustalających poziom energii zliczanych fotonów padających na detektor.

W układzie UFXC32k zastosowano metodę ustawiania poziomów dyskryminacji polegającą na wykorzystaniu dwóch wtórników napięciowych o zmienianych przez użytkownika punktach pracy (Rys. 2.3.10 a). Realizowane jest to za pomocą:

- 7 bitowego przetwornika cyfrowo-analogowego odpowiadającego za zmianę prądu I_{TRIM} ,
- zmianę zakresu regulacji poprzez skokową modyfikację parametrów m i n ,
- modyfikację offsetu dyskryminatora za pośrednictwem trzech dodatkowych linii REF1, REF2, REF3.

Dzięki wspomnianym możliwościom korekcji w znaczący sposób zdołano zredukować rozrzut efektywnych poziomów dyskryminacji z wartości $\sigma = 12.1$ mV rms do $\sigma = 0.43$ mV rms (Rys. 2.3.10 b).

Mając na uwadze nominalne ustawienie wzmocnienia toru pomiarowego wynik ten odpowiada 8.5 el. rms (w przeliczeniu na wejście układu).

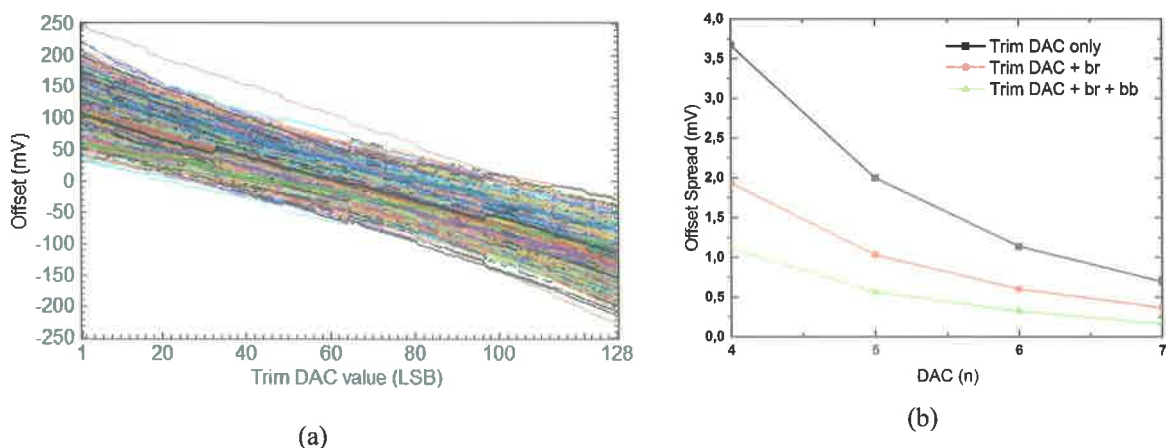


Rys. 2.3.10. a) Uproszczony schemat korekcji rozrzutu efektywnych progów dyskryminacji [H5] b) oraz histogramy rozrzutu efektywnych progów dyskryminacji (offsetów) przed i po korekcji [1].

Kluczem do uzyskania tak efektywnej korekcji progów dyskryminacji były przeprowadzone przez autora szczegółowe analizy Monte Carlo pierwszego prototypu układu UFXC przedstawione w pracy [H7]. Autor przeanalizował występujące w układzie rozrzuty progów napięciowych dyskryminatorów (Rys. 2.3.11 a) oraz zastosowaną metodę korekcji tych rozrzutów. Autor pokazał jak, przy narzuconych ostrych ograniczeniach na powierzchnię i moc rozpraszaną w pojedynczym pikselu, można skorygować rozrzut efektywnych progów dyskryminacji (Rys. 2.3.11 b) do wartości poniżej 10 el. rms (w przeliczeniu na wejście układu UFXC).

Zaproponowana metoda polega na:

- niezależnej zgrubej zmianie zakresu korekcji w każdym torze indywidualnie,
- niezależnej precyzyjnej zmianie zakresu korekcji w każdym torze indywidualnie,
- globalnej zmianie zakresu dzięki prądowi Itrim.



Rys. 2.3.11. Wyniki symulacji: a) poziomów dyskryminacji zastosowanych przetworników C/A, b) oraz wpływ metody korekcji na rozrzut offsetów napięciowych poziomu dyskryminacji [H7].

Pomiary efektywnego rozrzutu progów dyskryminacji (napięć niezrównoważenia) zrealizowane były na układzie UFXC32k zestawionym z pikselowym detektorem. W odniesieniu do korekcji poziomów dyskryminacji możliwe było zmniejszenie rozrzutu ustawianych napięć do poziomu 8.5 el. rms, co jest obecnie najlepszym spotykanym wynikiem wśród tej klasy układów (Rys. 2.3.9 b). Na uwagę zasługuje tutaj również fakt, że osiągnięty wynik uzyskano w układzie o jednym z mniejszych pól detektora ($75 \times 75 \mu\text{m}^2$), a zaproponowana metoda może być z powodzeniem stosowana w różnego typu dyskryminatorach [2, 3].

Również pomiary szybkościowe wykazały, że układ UFXC32k jest najszybszym tego typu układem. Dzięki zastosowanej architekturze oraz właściwemu rozplanowaniu masek toru pomiarowego układ może zliczać impulsy wejściowe na poziomie 2.2×10^8 fotonów/ mm^2s . Uzyskane wyniki zdecydowanie potwierdzają, że układ ten jest jednym z najlepszych tego typu na świecie biorąc pod uwagę zarówno parametry szybkościowe, szumowe czy rozrzut poziomów dyskryminacji (Tab. IV). Dodatkowo, układ UFXC32k zdobył uznanie na arenie międzynarodowej. Autor prezentował uzyskane wyniki na międzynarodowej konferencji BIOCAS2015 (Biomedical Circuits and Systems Conference, Atlanta, USA, October 22–24, 2015), gdzie prezentacja układu UFXC32k zdobyła trzecie miejsce przyznawane w kategorii najlepszego artykułu [4] (Best Paper Award). Dodatkowo, na Międzynarodowej Wystawie Wynalazczości Nowoczesnej Techniki i Wytwarzania Geneva Inventions w Genewie (Szwajcaria), która odbyła się w dniach 13-17 kwietnia 2016 r., praca pt. „Digital Camera for Fast and Precise X-ray Imaging” (projekt kamery zbudowanej w oparciu o układ UFXC32k), uzyskała złoty medal z wyróżnieniem [16, 17]. Co więcej, UFXC32k został pomyślnie zaadoptowany do wymagającego szybkiego kształtowania impulsów eksperymentu przeprowadzonego we współpracy z amerykańskimi naukowcami z Argonne National Laboratory (USA) [5].

TABELA IV
PORÓWNANIE UKŁADÓW WYTWORZONYCH W TECHNOLOGIACH SUBMIKRONOWYCH DEDYKOWANYCH DO TRYBU SPC [H6].

Chip [ref]	Medipix 3RX [6, 7, 8]	PIXIE III [9]	PILATUS3 [10]	XPAD3S [11]	PXD18k [12]	Eiger [13]	UFXC32k
Process	130 nm	160 nm	250 nm	250 nm	180 nm	250 nm	130 nm
Chip area [mm^2]	15.9×14.1	25×32	10.5×17.5	10.4×17.4	9.6×20	19.3×20	9.6×20.1
Pixel matrix	256×256	402×512	60×97	80×120	96×192	256×256	128×256
Pixel size [μm^2]	55×55	62×62	172×172	130×130	100×100	75×75	75×75
Power/pix. [μW]	9	–	15*	40	23	–	26
Offset spread [e^- rms rms]	37.5 ^{&}	30	–	57	42	20–30	8.5
ENC [e^- rms]	80	50	–	130	168	110 / 135 / 175	123 / 163 / 235
Dead time [ns]	400	–	67	–	172	510 / 170 / 128	232 / 101 / 85
10% dead time loss input rate # [photons $\text{mm}^{-2} \text{s}^{-1}$]	0.87×10^8	–	0.53×10^8	–	0.61×10^8	1.46×10^8	2.20×10^8
Double threshold	Yes	Yes	No	No	Yes	No	Yes
Counters per pixel	2 × 12 bit	2 × 15 bit	1 × 20 bit	1 × 12 bit	2 × 16 bit	1 × 12 bit	2 × 14 bit
TSV option	Yes	No	No	No	No	No	Yes
Frame rate max [kHz] (readout bits)	–	0.5	0.5	0.5	7.1 (4-bits)	~23 (4-bits)	23 (2-bit)

*static PWR consumption, &min. reported value – for details see [6, 7], #calculated using min. dead time and assuming $\text{NOUT}/\text{NIN} = 0.9$ – see formula (1).

- [1] P. Kmon, P. Maj, P. Grybos, R. Szczygieł, "An Effective Multilevel Offset Correction Technique for Single Photon Counting Pixel Detectors", IEEE Transactions on Nuclear Science, 2016, vol. 63, no. 2, s. 1194 – 1201.
- [2] P. Grybos, P. Maj, L. Ramello, K. Swientek "Measurements of Matching and High Count Rate Performance of Multichannel ASIC for Digital X-ray Imaging Systems", IEEE Trans. Nucl. Sci., vol. 54, no. 4, pp. 1207 – 1215, 2007.
- [3] R. Szczygieł, P. Grybos, P. Maj, "A Prototype Pixel Readout IC for High Count Rate X-ray Imaging Systems in 90 nm CMOS Technology", IEEE Trans. Nucl. Sci., vol. 57, no. 3, pp. 1664 – 1674, 2010.
- [4] P. Gryboś, P. Kmon, P. Maj, R. Szczygieł, "32k channels readout IC for single photon counting detectors with 75 μ pitch, ENC of 123 e⁻ rms, 9e⁻ rms offset spread and 2% rms gain spread", BioCAS 2015, IEEE Biomedical Circuits and Systems Conference, Atlanta, USA, October 22–24, 2015.
- [5] Zhang, Q., Dufresne, E.M., Grybos, P., Kmon, P., Maj, P., Narayanan, S., Deptuch, G.W., Szczygieł, R., Sandy, A., "Submillisecond X-ray Photon Correlation Spectroscopy from Pixel-Array-Detector with Fast Dual Gating and No Readout Deadtime", J. Synchrotron Rad., 2016, Vol. 23, pp. 679–684.
- [6] R. Ballabriga, J. Alozy, G. Blaj, M. Campbell, M. Fiederle, E. Frojdh, et al., "The Medipix3RX: a high resolution, zero dead-time pixel detector readout chip allowing spectroscopic imaging", 2013 JINST, 8, C022016, pp 1-15.
- [7] E. Frojdh, R. Ballabriga, M. Campbell, M. Fiederle, E. Hamann, T. Koenig, et al., "Count rate linearity and spectral response of the Medipix3RX chip coupled to a 300 μ m silicon sensor under high flux conditions", 2014 JINST, 9, C04028, pp. 1-8.
- [8] R. Ballabriga et al., "Review of hybrid pixel detector readout ASICs for spectroscopic X-ray imaging" J. Instrum., vol. 11, no. P01007, pp. 1–31, 2016.
- [9] R. Bellazini, A. Brez, G. Spandre, M. Minuti, M. Pinchera, P. Delogu, et al., "PIXIE III: a very large area photon-counting CMOS pixel ASIC for sharp X-ray spectral imaging", 2015 JINST 10, C01032, pp 1-8.
- [10] T. Loeliger, C. Bronnimann, T. Donath, M. Schneebeli, R. Schnyder, P. Trub, "The new PILATUS3 ASIC with instant retrigger capability", Proc. of Nuclear Science Symposium and Medical Imaging Conference (NSS/MIC), 2012, Anaheim, US, pp. 610–615.
- [11] P. Pangaud, S. Basolo, N. Boudet, J-F. Berar, B. Chantepie, J.-C. Clemens, et al., "XPAD3-S: A fast hybrid pixel readout chip for X-ray synchrotron facilities", NIM A, vol. 591, 2008, pp. 159-162.
- [12] P. Maj, P. Grybos, P. Maj, A. Tsukiyama, K. Matsushita, T. Taguchi, "18k Channels single photon counting readout circuit for hybrid pixel detector", NIM A, vol. 697, 2013, pp. 32-39.
- [13] R. Dinapoli, A. Bergamaschi, D. Greiffenberg, B. Henrich, R. Horisberger, I. Johnson, et al., "EIGER characterization results", NIM A, vol. 731, pp. 527–532, 2013.
- [14] R. Szczygieł, "Krummenacher feedback analysis for high-count-rate semiconductor pixel detector readout", MIXDES 2014, Mixed Design of Integrated Circuits and Systems, Lublin, Poland June 19–21, 2014.
- [15] G. F. Knoll, "Radiation Detection and Measurement", John Wiley & Sons, Inc., 2000, ISBN 978-81-265-2260-7.
- [16] <http://www.nauka.gov.pl/polska-nauka/polacy-tworcami-superszybkiej-kamery-rentgenowskiej.html>
- [17] <http://naukawpolsce.pap.pl/aktualnosci/news,409408,polacy-tworcami-superszybkiej-kamery-rentgenowskiej.html>

