

Gliwice, 2.04.2015

Prof. dr hab. inż. Dariusz Kania  
Politechnika Śląska  
Instytut Elektroniki  
ul. Akademicka 16  
44-100 Gliwice



## **Recenzja rozprawy doktorskiej mgr. inż. Artura Zawadzkiego**

dla Rady Wydziału Elektrotechniki, Automatyki, Informatyki i Inżynierii  
Biomedycznej Akademii Górniczo-Hutniczej im. Stanisława Staszica w Krakowie  
(podstawą opracowania recenzji jest uchwała Rady Wydziału Elektrotechniki, Automatyki, Informatyki i  
Inżynierii Biomedycznej z dnia 29 stycznia 2015r.)

**Tytuł rozprawy:** Rekonfigurowalny sterownik urządzenia ruchomego oparty na sprzężeniu wizyjnym wykorzystującym algorytm śledzenia obiektu

**Autora rozprawy:** mgr inż. Artur Zawadzki

**Promotor rozprawy:** dr hab. inż. Marek Gorgoń, prof. AGH

### **Aktualność, cel pracy**

W ostatnim czasie jesteśmy świadkami istotnego poszerzenia obszaru zastosowań struktur programowalnych. Ciągłe pojawiają się nowe pomysły ich wykorzystania. Wystarczy wspomnieć o możliwości sprzętowego wykonywania krytycznych czasowo obliczeń, na przykład nierozzerwalnie związanych z zagadnieniami elektromagnetyzmu obliczeniowego, czy też bioinformatyki. Najpopularniejsze od kilku lat struktury FPGA z dodatkowymi zasobami sprzętowymi, czy też programowymi (wirtualne komponenty), ostatnio „modniej” zwane programowalnymi systemami na „chipie” (pSoC - programmable System on Chip) stwarzają możliwość realizacji złożonych systemów sprzętowo-programowych we wnętrzu jednego układu. Nie bez znaczenia jest również możliwość szybkiej rekonfiguracji współczesnych układów, co wprowadza zupełnie nową funkcjonalność w obecnie konstruowanym sprzęcie elektronicznym.

Praca doktorska mgr. inż. Artura Zawadzkiego wpisuje się w nurt nowych, bardzo zaawansowanych zastosowań struktur FPGA. Dotyczy szeroko pojętej tematyki przetwarzania obrazów, w której wiodącą rolę pełnią jedne z najbardziej zaawansowanych technologicznie rekonfigurowalnych struktur. Swoim zakresem wymyka się jednak z wąsko rozumianej realizacji złożonych systemów cyfrowych w układach FPGA, gdyż dotyka również zagadnień wizyjnego sprzężenia zwrotnego, problemów sterowania nadążnego, czy nawet szeroko rozumianej mechatroniki. Istota nowatorskich pomysłów sprowadza się jednak do realizacji bardzo złożonego układu cyfrowego w postaci współbieżnie działającego sprzętu i oprogramowania.

Celem rozprawy było opracowanie zintegrowanego systemu wizyjnego umożliwiającego śledzenie obiektów za pomocą wizyjnego sprzężenia zwrotnego wpływającego na ustawienie kamery. Istota pracy sprowadzała się do zaprojektowania

rekonfigurowalnego sterownika wykorzystującego układ FPGA, umożliwiającego w czasie rzeczywistym wyznaczenie współrzędnych układu wykonawczego zintegrowanego z kamerą. Autor realizuje założony cel dekomponując projektowany system na szybko wykonujący obliczenia tor wizyjny i niewymagającą czasowo część konfiguracyjno-komunikacyjną, zrealizowaną z wykorzystaniem wirtualnego procesora Microblaze.

Uwzględniając powyższe, praca doktorska mgr. inż. Artura Zawadzkiego wpisuje się w bardzo aktualny nurt realizacji układów sterowania z wykorzystaniem najnowszych zdobyczy technologicznych oraz osiągnięć w obszarze nowatorskich koncepcji sprzętowo-programowej realizacji złożonych systemów cyfrowych.

### **Zawartość, charakter i ocena merytoryczna rozprawy**

Recenzowana rozprawa doktorska przedstawia proces projektowy, stanowiący oryginalne rozwiązanie problemu, polegające na konstrukcji "inteligentnej" kamery, wykrywającej ruch obiektów i zdolnej do jego śledzenia.

Rozprawa stanowi spójną tematycznie całość. Składa się z 7 rozdziałów wraz ze wstępem i podsumowaniem. Uzupełnieniem podstawowych treści rozprawy są 3 załączniki. Zasadniczą część rozprawy stanowią rozdziały 3, 4, 5 i 6, w których Autor przedstawia szczegółowe rozważania związane z podstawami teoretycznymi, sposobem realizacji sterownika i wynikami badań eksperymentalnych.

Po krótkim wstępie, zawierającym ogólne wprowadzenie w tematykę rozprawy, Autor w zwięzły sposób przedstawia tezę i główne cele pracy. Teza pracy, jak i główne cele precyzyjnie oddają istotę naukowych i inżynierskich problemów rozważanych w rozprawie.

W rozdziale 2 znalazły się informacje na temat rozwoju sprzętowych koncepcji realizacji "inteligentnych" kamer, ze szczególnym uwzględnieniem zastosowanych w nich algorytmów śledzenia obiektów. Całość rozważań, poparta szeregiem odwołań do literatury, ukierunkowana jest na przedstawione w dalszej części rozwiązanie postawionego celu. Zawartość rozdziału świadczy o bardzo gruntownej i precyzyjnej analizie materiałów źródłowych, co stanowi podstawę kolejnych rozdziałów pracy.

W rozdziale 3 Doktorant nakreślił szerokie spektrum zagadnień teoretycznych, poczynając od przedstawienia architektury układów FPGA, a kończąc na teoretycznych podstawach geometrycznych przekształceń obrazu ze szczególnym uwzględnieniem wybranych algorytmów jego analizy i przetwarzania. Autor koncentruje uwagę na zastosowanym w urządzeniu algorytmie śledzenia obiektu, który weryfikuje wykorzystując pakiet programowy Matlab. Istotną część prezentowanych w rozdziale 3 rozważań stanowią zagadnienia dynamiki ruchomej kamery i wnioski z eksperymentów potwierdzających możliwość istotnej poprawy parametrów dynamicznych urządzenia, poprzez sprzętową implementację algorytmów przetwarzania sygnałów w strukturze FPGA.

Rozdział 4 zawiera szczegóły konstrukcyjne zaprojektowanego i wykonanego urządzenia. Opis poszczególnych zagadnień przedstawiony jest na różnym poziomie szczegółowości, co w mojej opinii stanowi pewien mankament tej części pracy. Czytelnik znajduje przykładowo szereg subtelnych informacji na temat problemów tworzenia obwodu drukowanego zawierającego układy FPGA, a nie dowiaduje się jakie zostały użyte narzędzia do projektowania obwodów, stwarzające możliwość analizy integralności sygnałów. Nasuwa się pytanie na ile przedstawione w pracy informacje dotyczące projektowania obwodów drukowanych związane są z istotą przedstawionego w pracy problemu, a na ile dotyczą zagadnień o charakterze ogólnym, związanych z realizacją układu z wykorzystaniem struktury FPGA. Moim zdaniem Autor niepotrzebnie tak obszernie omówił problemy projektowania obwodów drukowanych, które są pośrednio związane z istotą pracy. Należy jednak podkreślić, że problem ten nie jest problemem trywialnym, a zawarte w tej części

pracy informację, podkreślają interdyscyplinarny charakter pracy i świadczą o gruntownej wiedzy inżynierskiej Autora.

W rozdziale 5 przedstawiono szczegóły realizacji układu sterownika w strukturze FPGA. Na szczególną uwagę zasługuje głęboko przemyślany sposób podziału zadań pomiędzy część sprzętową, a część programową, podkreślający świetne wyczucie inżynierskie Autora oraz szeroki wachlarz wykorzystanych technik realizacji układów w strukturach FPGA.

Dopelnieniem najważniejszych treści pracy jest rozdział 6, w którym zawarto wyniki implementacji sterownika w strukturze FPGA oraz przedstawiono przeprowadzone eksperymenty, pozwalające na określenie skuteczności i szybkości śledzenia. Doceniam zaprezentowaną w pracy próbę wielokryterialnej oceny uzyskanego rozwiązania, choć w pewnych obszarach budzi ona moje wątpliwości, na które zwróciłem uwagę w dalszej części recenzji, wskazując na pewne mankamenty i moje wątpliwości.

Główną część pracy kończy podsumowanie, w którym zawarto możliwe kierunki dalszych prac. Wykaz literatury, zawierający 152. pozycje, należy uznać za wyczerpujący.

W rozprawie zamieszczono również trzy załączniki, w których Autor zawarł schematy elektryczne części składowych sterownika, wydruki poszczególnych warstw obwodów drukowanych oraz szczegółowe informacje na temat protokołu komunikacji. Absolutnie nie przekonuje mnie sposób przedstawienia schematów elektrycznych, który jest bardzo daleki od formy przyjaznej dla człowieka. Schemat ideowy urządzenia jest niewątpliwie formą opisu projektu, który w dalszej części poddawany jest kolejnym etapom syntezy, wspomaganym przez różne narzędzia CAD. W mojej opinii dobrze narysowany schemat elektryczny powinien stanowić nie tylko dane wejściowe narzędzi CAD, ale przede wszystkim być czytelny dla człowieka, który patrząc na schemat domyśla się jak urządzenie zrealizowano, widzi wyodrębnione bloki urządzenia, połączenia pomiędzy nimi, dostrzega kierunek propagacji sygnałów itd. Zdaję sobie sprawę, że narysowanie czytelnego schematu ideowego dla tak złożonego projektu jest ogromnym wyzwaniem. Coraz częściej przemyślany schemat ideowy zastępują zupełnie nieczytelne substytuty, będące podobnie nieprzyjemne dla człowieka jak np. netlista. Nie widzę wielkiej różnicy pomiędzy schematami na stronach 139, 140 itd. a tabelką, w której znalazłoby się skojarzenie nazw wyprowadzeń układu FPGA z nazwami poszczególnych sygnałów. Podobnie nie przekonują mnie schematy zawarte np. na stronach 147, 153 itp.

Pomysł wykorzystania układów FPGA do realizacji sterownika kamery podążającej za obiektem uważam za ciekawą propozycję wykorzystania rekonfigurowalnych systemów programowalnych, potwierdzającą możliwość wykorzystania najnowszych zdobyczy technologicznych dostępnych w obszarze układów cyfrowych w realizacji zaawansowanych systemów przetwarzania obrazów. Doktorant udowodnił, konstruując rekonfigurowalny sterownik wykorzystujący układ FPGA, że możliwe jest zrealizowanie "inteligentnej" kamery pozwalającej na śledzenie ruchu obiektu w czasie rzeczywistym. Realizując zadanie wykazał się szeroką wiedzą, nie tylko teoretyczną, ale również wybitnymi, interdyscyplinarnymi zdolnościami inżynierskimi. Na szczególną uwagę zasługuje sposób realizacji toru wizyjnego, który cechuje, sprzętowo-równoległa metoda przetwarzania obrazów, potwierdzająca możliwość realizacji, działającego w czasie rzeczywistym, wizyjnego sprzężenia zwrotnego.

Uwzględniając powyższe, temat recenzowanej rozprawy doktorskiej mgr. inż. Artura Zawadzkiego uważam za interesujący i uzasadniony technicznie. Stopień złożoności, znaczenie naukowe i zakres zadania odpowiadają ustawowym i zwyczajowym wymogom stawianym rozprawie doktorskiej. Poziom merytoryczny pracy nie budzi najmniejszych zastrzeżeń.

Podsumowując ten fragment mojej recenzji stwierdzam, że cel pracy został osiągnięty. **Wyniki przedstawionych w pracy eksperymentów potwierdzają słuszność postawionej tezy i pozwalają stwierdzić, że została ona udowodniona.**

Rozprawa doktorska ma również swoje słabe strony i pewne niedociągnięcia, które podzieliłem na trzy grupy przedstawiając je w postaci wątpliwości i pytań, uwag dotyczących użytego słownictwa oraz uwag szczegółowych, związanych z drobnymi błędami natury edytorskiej. Na wstępie chciałbym podkreślić, że znaczna część moich uwag ma charakter dyskusyjny. W czasie publicznej obrony chciałbym poznać zdanie Doktoranta na wyspecyfikowane poniżej moje wątpliwości.

### **Wątpliwości i pytania**

1. Dyskusyjne jest porównanie poboru mocy opracowanego sterownika z jego realizacją w postaci systemu mikroprocesorowego. Zdaję sobie sprawę, że Autor stanął przed karkołomnym zadaniem porównania dwóch istotnie różnych implementacji, jednego, które sam skonstruował i drugiego, o którym niewiele wiedział. Wydaje mi się, że w tej sytuacji warto było raczej zwrócić uwagę na istotną pod względem poboru mocy przewagę opracowanego sterownika nad jego realizacją w postaci mikroprocesorowej, niż na siłę porównywać te dwie implementacje. Precyzyjne porównanie wymagałoby wyznaczenia poboru mocy w trakcie procesu śledzenia obiektu. Tylko tak wyznaczona energia może pokazać wyższość (pod względem poboru mocy) sprzętowej implementacji opracowanych algorytmów. Podobnie porównanie pomiarów z wynikami przeprowadzonych symulacji, z natury rzeczy obarczone jest nieprzewidywalnym błędem, chyba, że proces symulacji byłby realizowany przy analizie identycznych obrazów, ale to wymagałoby szeregu dodatkowych, bardzo pracochłonnych zabiegów. Uważam, że w kwestii poboru mocy znacznie cenniejsze byłoby, po zgrubnym oszacowaniu poboru mocy, pokazanie wyższości proponowanej realizacji sprzętowej nad mikroprocesorową, poprzez wskazanie możliwości dalszego ograniczenia poboru mocy, które mogłyby być efektem np. blokowania sygnału zegarowego lub ograniczenia częstotliwości zegarowej w wolniej działających blokach. Czy Autor widzi takie możliwości optymalizacji opracowanego sterownika?

2. Nie przekonuje mnie sposób porównania wydajności obliczeniowej rekonfigurowalnego systemu z systemem mikroprocesorowym (podrozdział 6.1.2). Zaproponowany sposób porównania polegający na liczeniu "operacji" realizowanych w układzie FPGA i "instrukcji" procesora jest moim zdaniem zbyt daleko idącym uproszczeniem. Język opisu sprzętu służy mimo wszystko do opisu struktury układu, a nie operacji, które na tej strukturze mają być wykonywane. Przecież wszystko zależy od tego jak przedstawione na rysunku 6.1 porównanie zostanie zrealizowane sprzętowo, a nie liczby operacji występujących w warunku logicznym. Autor pisząc na stronie 106, "że "instrukcja" oraz "operacja" .... nie są tożsame" zdaje sobie sprawę, że tego typu porównanie jest sprawą bardzo dyskusyjną, a mimo to, dwie strony dalej (strona 108), wyciąga wniosek, że "każda operacja użyta przez układ FPGA wymagałaby wykonania kilku instrukcji mikroprocesora". W mojej ocenie jedyne rzetelne porównanie mogłoby się sprowadzić do wyznaczeniu czasu reakcji układu na wymuszone zdarzenie, ale takiego porównania chyba Autor nie był w stanie przeprowadzić.

3. Dziwi mnie szereg rezystorów o wartości  $0\Omega$  na schemacie płyty bazowej zawartej na stronie 151.

## Uwagi dotyczące użytego języka, słownictwa

Praca napisana jest starannie. Niestety Autor bardzo często używa żargonowego słownictwa. Użyte sformułowania są na ogół zrozumiałe, ale uważam, że Autor powinien wykazać znacznie większą dbałość o użyte w pracy słownictwo.

Absolutnie nie mogę zaakceptować poniższych zwrotów:

str.18, l<sub>6</sub> - "asynchroniczne funkcje logiczne"

str.19, l<sup>12</sup> - "5-wejściowych funkcji logicznych z jednym lub dwoma wyjściami"; str.19, l<sup>14</sup> - "7-wejściowych funkcji logicznych",

str.19, l<sup>14</sup> - "złożonych funkcji" - na czym polega złożoność funkcji - można ją kojarzyć z dużą liczbą implikantów

Dalekie od precyzyjnego, czy nawet poprawnego języka technicznego są poniższe sformułowania:

str.18, l<sub>3</sub>, str.19, l<sup>6</sup> itd. - "rejestrów przesuwnych" - rejestr przesuwane informację, dlatego powinien się nazywać rejestrem przesuwającym; gdyby był przesuwany, nazywałby się rejestrem przesuwnym

str.19, l<sup>12</sup> - "wyprowadzeniami (pinami)"; str.20, l<sup>2</sup> - "Piny zgrupowane są ...."; str.50.l<sub>7</sub>; str. 58, l<sup>1,4,4</sup> itd.

str.32, l<sup>4</sup> - "Obrazy...przetwarzane przez algorytm...na układzie Spartan-3E z zegarem 100MHz"; str.37, l<sub>3</sub> - "...działania algorytmu"; str.61, l<sub>5</sub> - "...pracy algorytmu."

str.41, l<sup>1,2</sup> - "...zamodelowany komputerowo"; "Chęć zamodelowania..." itd.

str.51, l<sup>10</sup> - "...linie sygnalizacyjne podpięte pod diody LED..."

str.54, l<sup>3</sup> - "Sygnały sterujące Spartana 6"; str.54, l<sub>1</sub> - "podłączenie zasilania do Spartana 6"

str.54, l<sub>3</sub> - "...podłączono pod odrębne zasilanie..."

str.57, l<sup>16</sup> - "...linie te podłączono pod zworki..."

str.57, l<sup>17</sup> - "...wybranego zworkami trybu..."

str.59, l<sup>7</sup> - "...linia została podpięta do diody LED..."

str.63, l<sub>5</sub> - "...nie przekraczała taktowania 100MHz."

str.74, l<sup>10</sup> - "...mikroprocesor wykonujący kod z pamięci..."; str.84, l<sub>9</sub> - "...uruchomiono kod..."

str.76, l<sup>10</sup> - "...zaangażowania przynajmniej prostej logiki,..."

str.79, l<sup>2</sup> - Tytuł podrozdziału 5.1 jest niezręcznie sformułowany. Lepszym byłby tytuł: "Metody projektowania układów w strukturze FPGA"

str.79, l<sub>16</sub> - "Obecnie języki VHDL i Verilog są najbardziej rozpowszechnione w zastosowaniach do projektowania układów FPGA." - Prawdopodobnie chodzi o projektowanie układów cyfrowych realizowanych w strukturach FPGA.

str.79, l<sub>12</sub> - "...języków mikroprocesorów..."

str.81, l<sup>15</sup> - "...zmapowane elementy..."

str. 83, l<sup>18</sup> - "...powierzenie kontroli transmisji I<sup>2</sup>C kodowi programu..."

str.88, l<sup>7</sup> - "...wejściem taktującym kamerę."

str.88, l<sub>6</sub> - "...bloki podłączone pod szynę.... Blok MCS konsumuje niewielkie zasoby..."

str.89, l<sub>2</sub> - "...prób nad maksymalną..."

str.101, l<sub>11</sub> - "...jedna z diod podłączona jest pod sygnał..."

str.101, l<sup>1</sup> - "Maksymalny globalny zegar to 18,115 MHz."

str.112, l<sub>2</sub> - "Ruch kamery dla tych parametrów był jednak dość nerwowy." O ile mogę zaakceptować mówienie o "inteligentnej" kamerze, to nie do końca wiem jak wyobrazić sobie jej "nerwowość".

## Uwagi szczegółowe dotyczące niedociągnięć edytorskich

str.39, l<sup>13</sup> - jest "wysłane" powinno być "wysłanie"  
str.43, l<sub>2</sub> - jest "blki" powinno być "bloki"  
str.53, l<sub>4,7</sub> - jest "system" powinno być "systemem"  
str.60, l<sup>4</sup> - jest "układ" powinno być "układu"  
str.84, l<sup>16</sup> - jest "sterownie" powinno być "sterowanie" lub lepiej "ustawianie parametrów..."  
str.88, l<sup>6</sup> - jest "formującego" powinno być "formujący"  
str.105, l<sub>11</sub> - jest "pionowe" powinno być "pionowej"  
str.130, l<sup>16</sup> - jest "przetwarzeni" powinno być "przetwarzania"  
str.134, l<sub>15</sub>; str. 137, l<sup>2</sup> jest "Synchronization" powinno być " Synchronization"  
str.134, l<sub>8</sub> - jest "Outpu" powinno być " Output"  
Załącznik B - brak opisów poszczególnych warstw obwodów drukowanych

Chciałbym jeszcze raz podkreślić, że powyższe uwagi dotyczące użytego słownictwa oraz drobnych braków edytorskich, wyspecyfikowane z opiniodawczego obowiązku, absolutnie nie podważają zasadniczego dorobku Autora i nie obniżają mojej wysokiej oceny wartości merytorycznej rozprawy.

## Ocena końcowa rozprawy

Podsumowując recenzję pragnę podkreślić, że Autor wykazał się dogłębną wiedzą z zakresu zagadnień, które uczynił przedmiotem dociekań naukowych, przedstawił rozwiązanie nietrywialnego, użytecznego, aktualnego i ważnego technicznie problemu, które zweryfikował eksperymentalnie. Wykazał się przy tym wyjątkową inicjatywą twórczą i umiejętnością rozwiązywania różnorodnych, bardzo złożonych, interdyscyplinarnych problemów inżynierskich.

Uwzględniając powyższe uważam, że rozprawa doktorska mgr. inż. Artura Zawadzkiego spełnia wymagania stawiane rozprawom doktorskim w "Ustawie o stopniach naukowych i tytule naukowym oraz o stopniach i tytule w zakresie sztuki", zatem wnoszę o jej **dopuszczenie do publicznej obrony**.

