

7. Technika mikroprocesorowa – test

(ELIA_W11)

7.1. Wektor przerwań to:

- a) adres miejsca w pamięci programu, gdzie znajdują się adresy procedur obsługi przerwań lub ich pierwsze instrukcje
- b) obszar w pamięci programu zawierający kod programu wykonywany po wystąpieniu przerwania
- c) obszar pamięci zawierający adresy funkcji obsługi przerwań
- d) wektor adresów komórek pamięci zawierających adresy przerwań procesora

(ELIA_W11)

7.2. Architektura Harvardzka procesorów charakteryzuje się:

- a) brakiem rejestru licznika rozkazów
- b) uproszczonym sposobem adresowania pamięci danych
- c) występowaniem pomocniczego rejestru akumulatora: B
- d) rozdzielaniem pamięci procesora na dwa obszary: obszar kodu programu i obszar danych

(ELIA_W11)

7.3. Procesor typu *RISC* to procesor:

- a) nie wykonujący instrukcji arytmetycznych
- b) nie posiadający rozkazów warunkowych
- c) o zredukowanej liczbie rozkazów
- d) o zwiększonej liczbie rozkazów

(ELIA_W11)

7.4. Mikrokontroler w odróżnieniu od mikroprocesora:

- a) posiada porty I/O oraz układy peryferyjne
- b) posiada niewielką moc obliczeniową
- c) posiada zawsze pamięć programu typu *FLASH*
- d) posiada zawsze zegar czasu rzeczywistego

(ELIA_W09, ELIA_W11)

7.5. Technika *LUT* (*Look-up Table*):

- a) polega na używaniu jednolicie adresowanej tabeli danych zamiast wielu osobnych zmiennych
- b) polega na „zagłądaniu” do tabeli w celu pobrania adresu mającej się wykonać procedury (funkcji)
- c) polega na zbudowaniu wielowymiarowej tabeli danych w celu otrzymania ich spójnej struktury
- d) polega na zastąpieniu każdorazowego obliczania wartości wyrażenia pobraniem wcześniej przygotowanych wartości przechowywanych w tabeli

(ELIA_W09, ELIA_W11)

7.6. Procesor 16-bitowy ma

- a) 16-bitową szynę danych
- b) 16-bitową jednostkę arytmetyczno - logiczną
- c) 16-bitowy licznik programu
- d) 16-bitowy układ mnożący

(ELIA_W11)

7.7. Tablica wektorów przerwań służy do:

- a) przechowywania informacji o ostatnio zgłoszonych przerwaniach
- b) przechowywania informacji o zamaskowanych (nieaktywnych) przerwaniach
- c) przechowywania kodu inicjalizującego przerwania po włączeniu procesora
- d) przechowywania adresów procedur obsługi przerwań

(ELIA_W11)

7.8. Jednostka *ALU* odpowiada za:

- a) pobieranie i zapis danych z/do pamięci
- b) interpretację instrukcji
- c) operacje arytmetyczne
- d) obsługę stosu

(ELIA_W11)

7.9. W większości procesorów, jeżeli przy dodawaniu nastąpi przepełnienie rejestru (poprawnego wyniku nie można przedstawić w rejestrze), to:

- a) zostanie ustawiony odpowiedni bit w rejestrze statusu i zgłoszone przerwanie
- b) zostanie ustawiony odpowiedni bit w rejestrze statusu
- c) zostanie zgłoszone przerwanie
- d) nic się nie stanie

(ELIA_W11, ELIA_U07)

7.10. Dany jest 8-bitowy procesor, w którym dostępne są flagi statusu: C – przeniesienia (Carry) i Z – zero. Po wykonaniu operacji dodawania bez przeniesienia (ADD) dwóch liczb: 1000 0000 i 1100 0000 stan flag jest następujący:

- a) C=0, Z = 1
- b) C=1, Z = 0
- c) C=1, Z = 1
- d) C=0, Z = 0

(ELIA_W11, ELIA_U07)

7.11. Dany jest 8-bitowy procesor, w którym dostępne są flagi statusu: C – przeniesienia (Carry) i Z – zero. Po wykonaniu operacji dodawania bez przeniesienia (ADD) dwóch liczb: 0100 0000 i 1100 0000 stan flag jest następujący:

- a) C=0, Z = 1

- b) C=1, Z = 0
- c) C=1, Z = 1
- d) C=0, Z = 0

(ELIA_W11)

7.12. Układ *watchdog* zapewnia ciągłość pracy przez:

- a) niedopuszczenie do wykonania niedozwolonych operacji
- b) zerowanie procesora po wykonaniu niedozwolonej operacji
- c) restart procesora, gdy określony fragment programu nie jest wykonywany w zadanym przedziale czasu
- d) zgłoszenie przerwania w przypadku błędnej sumy kontrolnej pamięci

(ELIA_W07, ELIA_U07)

7.13. Maksymalna wartość dziesiętna 16-bitowej liczby w kodzie naturalnym binarnym wynosi:

- a) 32768
- b) 65535
- c) 65536
- d) 4294967295

(ELIA_W07, ELIA_U07)

7.14. Największa wartość dziesiętna 16-bitowej liczby w kodzie binarnym uzupełnienia do 2 (U2) wynosi:

- a) 32768
- b) 65536
- c) 32767
- d) 65653

(ELIA_W07, ELIA_U07)

7.15. Najmniejsza wartość dziesiętna 8-bitowej liczby w kodzie binarnym uzupełnienia do 2 (U2) wynosi:

- a) -1
- b) -127
- c) 0
- d) -128

(ELIA_W11)

7.16. Pamięć stosowa (stos) mikroprocesora służy przede wszystkim:

- a) jako pamięć robocza mikroprocesora
- b) do adresowania pamięci programu mikroprocesora
- c) do przechowywania adresów powrotnych przy wywołaniach podprogramów i procedur i/lub do przechowywania zmiennych lokalnych podprogramów
- d) do adresowania pamięci danych mikroprocesora

(ELIA_W11)

7.17. Architektura von Neumanna procesorów charakteryzuje się:

- a) brakiem sygnałów sterujących do sterowania pamięcią
- b) wspólnym obszarem adresowym pamięci programu i pamięci danych
- c) rozdzielonymi obszarami adresowymi pamięci programu i pamięci danych
- d) wspólnym obszarem adresowym pamięci danych i urządzeń wejścia/wyjścia

(ELIA_W11)

7.18. Licznik rozkazów mikroprocesora służy do:

- a) adresowania urządzeń wejścia/wyjścia mikroprocesora
- b) adresowania pamięci danych mikroprocesora
- c) adresowania pamięci programu mikroprocesora
- d) adresowania wszystkich trzech, wymienionych powyżej, obszarów adresowych

(ELIA_W11)

7.19. Kontroler przerwań służy przede wszystkim do:

- a) zwiększenia liczby przerwań sprzętowych mikroprocesora
- b) zmiany priorytetów przerwań mikroprocesora
- c) zliczania liczby resetów procesora
- d) blokowania jakichkolwiek przerwań lub resetów zewnętrznych procesora

(ELIA_W11), (ELIA_U07)

7.20. Mikroprocesor posiadający 20-bitową szynę adresową może zaadresować:

- a) 20 komórek pamięci zewnętrznej
- b) 20^2 komórek pamięci zewnętrznej
- c) $(2^{20} - 1)$ komórek pamięci zewnętrznej
- d) 2^{20} komórek pamięci zewnętrznej

(ELIA_W11), (ELIA_U07)

7.21. Jeżeli procesor taktowany jest częstotliwością 10MHz, a jego cykl maszynowy liczy 4 takty zegara to maksymalna szybkość wykonywania instrukcji asemblera przez ten procesor wynosi:

- a) 10 MIPS
- b) 4 MIPS
- c) 2.5 MIPS
- d) 1 MIPS

(ELIA_W11)

7.22. Przesłanie z potwierdzeniem (*handshaking*) polega na tym, że:

- a) przesłaniu informacji (danej) towarzyszy sygnał jej wpisu (do odbiornika)
- b) po odbiorze informacji (danej) odbiornik blokuje możliwość dalszego przesyłu danych przez nadajnik
- c) nadajnik i odbiornik są ze sobą zsynchronizowane częstotliwościowo
- d) przesłaniu informacji (danej) towarzyszy sygnał wpisu (do odbiornika); po odebraniu informacji odbiornik generuje sygnał potwierdzenia odbioru (do nadajnika)

(ELIA_W06)

7.23. Nazwa „makroassembler” oznacza, że w danym kompilatorze:

- a) istnieje możliwość kompilowania assemblerów różnych procesorów
- b) istnieje możliwość dołączania zawartości innych plików do kompilowanego
- c) istnieje możliwość tworzenia makropoleceń (makrorozkazów)
- d) w programie przeznaczonym do kompilacji istnieje możliwość tworzenia podprogramów

(ELIA_W09)

7.24. W mikroprocesorach wykonanych w technologii CMOS pobór prądu ze źródła zasilania zależy od częstotliwości taktowania procesora w sposób następujący:

- a) liniowo
- b) kwadratowo
- c) eksponencjalnie
- d) w ogóle nie zależy

(ELIA_W11, ELIA_U16)

7.25. W procesorze wywołanie podprogramu instrukcją (np. *CALL*) w programie assemblerowym powoduje

- a) zapamiętaniu adresu instrukcji występującej po instrukcji wywołania podprogramu i załadowanie licznika rozkazów (PC) adresem początku podprogramu
- b) odłożenie na stos aktualnej zawartości wskaźnika stosu (*SP*) i przeładowanie go adresem początku podprogramu
- c) fizyczne wklejenie ciała podprogramu w miejscu jego wywołania, na etapie kompilacji programu
- d) fizyczne wklejenie ciała podprogramu w miejscu jego wywołania, na etapie konsolidacji (linkowania) programu

(ELIA_W11, ELIA_U16)

7.26. W mikrokontrolerach 8051 lub AVR wywołanie instrukcji *RET* w programie assemblerowym powoduje

- a) zdjęcie z wierzchołka stosu jednego bajta i załadowanie go do akumulatora (A)
- b) zdjęcie z wierzchołka stosu jednego bajta i załadowanie go do rejestru wskaźnika stosu (*SP*)
- c) zdjęcie z wierzchołka stosu dwóch bajtów i załadowanie nimi licznika rozkazów (PC)
- d) usunięcie ciała podprogramu na etapie kompilacji

(*ELIA_W01, ELIA_U07*)

7.27. Liczba (-39) zapisana w kodzie U2 na 8 bitach ma postać

- a) 0010 0111
- b) 1101 1001
- c) 1010 0111
- d) 1001 1010

(*ELIA_W01, ELIA_U07*)

7.28. Liczba (-1) zapisana w kodzie U2 na 8 bitach ma postać

- a) 1000 0001
- b) 1000 0000
- c) 1111 1111
- d) 1111 1110

(*ELIA_W01, ELIA_U07*)

7.29. Liczba (+128) zapisana w kodzie U2 na 8 bitach ma postać

- a) 0000 0001
- b) 0111 1111
- c) 1111 1111
- d) nie da się przedstawić

(*ELIA_W11, ELIA_U07*)

7.30. Wartość 725 zapisana w kodzie *BCD* na 12 bitach to:

- a) 0010 1101 0101
- b) 1101 0010 1011
- c) 1000 1101 1010
- d) 0111 0010 0101

(*ELIA_W11, ELIA_U07*)

7.31. 12-to bitowa wartość w kodzie *BCD* (1001 0001 0111) to dziesiętnie:

- a) 653
- b) 917
- c) 719
- d) 817

(*ELIA_W11, ELIA_U07*)

7.32. 12-to bitowa wartość w kodzie *BCD* (1100 0101 0011) to dziesiętnie:

- a) 453
- b) 1253

- c) nie da się przedstawić
- d) 1453

(ELIA_W11)

7.33. Układ bezpośredniego dostępu do pamięci (*Direct Memory Access*) służy do:

- a) transmisji danych pomiędzy mikroprocesorem a pamięcią danych
- b) transmisji danych pomiędzy mikroprocesorem a pamięcią programu
- c) transmisji danych pomiędzy pamięcią danych a urządzeniem we/wy, po odłączeniu mikroprocesora od magistrali systemowej
- d) transmisji danych pomiędzy pamięcią danych a pamięcią programu, po odłączeniu mikroprocesora od magistrali systemowej

(ELIA_W11)

7.34. Standard transmisji I²C stworzono z myślą o:

- a) szeregową transmisję danych pomiędzy poszczególnymi układami scalonymi tego samego układu mikroprocesorowego (mikrokomputera)
- b) szeregową transmisję danych pomiędzy różnymi urządzeniami (np. mikrokomputerami)
- c) równoległą transmisję danych pomiędzy poszczególnymi układami scalonymi tego samego układu mikroprocesorowego (mikrokomputera)
- d) równoległą transmisję danych pomiędzy różnymi urządzeniami (np. mikrokomputerami)

(ELIA_W11, ELIA_U07)

7.35. Magistrala w standardzie I²C zapewnia transmisję:

- a) szeregową, synchroniczną, dwukierunkową (full duplex)
- b) szeregową, asynchroniczną, półdwukierunkową (half duplex)
- c) szeregową, asynchroniczną, dwukierunkową (full duplex)
- d) szeregową, synchroniczną, półdwukierunkową (half duplex)

(ELIA_W11)

7.36. Standard transmisji SPI stworzono z myślą o:

- a) szeregową transmisję danych pomiędzy różnymi urządzeniami (np. mikrokomputerami)
- b) szeregową transmisję danych pomiędzy poszczególnymi układami scalonymi tego samego układu mikroprocesorowego (mikrokomputera)
- c) równoległą transmisję danych pomiędzy poszczególnymi układami scalonymi tego samego układu mikroprocesorowego (mikrokomputera)
- d) równoległą transmisję danych pomiędzy różnymi urządzeniami (np. mikrokomputerami)

(ELIA_W11, ELIA_U07)

7.37. Magistrala w standardzie SPI zapewnia transmisję:

- a) szeregową, synchroniczną, dwukierunkową (full duplex)
- b) szeregową, asynchroniczną, półdwukierunkową (half duplex)

- c) szeregową, asynchroniczną, duplexową (full duplex)
- d) szeregową, synchroniczną, półduplexową (half duplex)

(ELIA_W11)

7.38. Standard transmisji RS232C stworzono z myślą o:

- a) szeregową transmisji danych pomiędzy poszczególnymi układami scalonymi tego samego układu mikroprocesorowego (mikrokomputera)
- b) szeregową transmisji danych pomiędzy różnymi urządzeniami (np. mikrokomputerami i urządzeniami peryferyjnymi)
- c) równoległą transmisji danych pomiędzy poszczególnymi układami scalonymi tego samego układu mikroprocesorowego (mikrokomputera)
- d) równoległą transmisji danych pomiędzy różnymi urządzeniami (np. mikrokomputerami)

(ELIA_W11, ELIA_U07)

7.39. Układ UART zapewnia transmisję:

- a) szeregową, synchroniczną, duplexową (full duplex)
- b) szeregową, asynchroniczną i synchroniczną, duplexową (full duplex)
- c) szeregową, asynchroniczną, półduplexową (half duplex) lub duplexową (full duplex)
- d) szeregową, synchroniczną, półduplexową (half duplex)

(ELIA_W11)

7.40. Wskaźnik stosu (*Stack Pointer*) w mikroprocesorze jest to:

- a) rejestr przechowujący adres wierzchołka stosu
- b) rejestr przechowujący cały stos
- c) rejestr przechowujący rozmiar stosu (w bajtach)
- d) rejestr przechowujący wartość ostatnio złożoną na stos

(ELIA_W09)

7.41. Elementami pamiętającymi w statycznej pamięci RAM są:

- a) pojemności
- b) bramki logiczne
- c) tranzystory
- d) przerzutniki

(ELIA_W06)

7.42. Stos jest obsługiwany zgodnie z regułą:

- a) FIFO
- b) LIFO
- c) sposób obsługi zależy od tego, czy stos jest układany w górę (w stronę narastających adresów), czy w dół
- d) wybór reguły obsługi zależy od typu procesora

(EL1A_W11)

7.43. Adresowanie pamięci i układów wejścia/wyjścia jest:

- a) rozdzielne (odrębne przestrzenie adresowe pamięci i układów we/wy)
- b) jednolite (wspólna przestrzeń adresowa pamięci i układów we/wy)
- c) zależne od typu procesora
- d) określane na etapie projektowania konkretnego systemu mikroprocesorowego

(EL1A_W11, EL1A_W06)

7.44. Bit parzystości słowa stanu pozwala określić:

- a) czy liczba zapisana w akumulatorze jest parzysta
- b) czy liczba jedynek w zapisie binarnym słowa zapisanego w akumulatorze jest parzysta
- c) czy wynik ostatnio wykonywanej przez ALU operacji jest parzysty
- d) czy liczba jedynek w zapisie binarnym wyniku operacji ostatnio wykonywanej przez ALU jest parzysta

(EL1A_W01)

7.45. Uzupełnieniem do 1 n-bitowej liczby całkowitej L nazywa się liczbę:

- a) $2^n - L$
- b) $2^n - 1 - L$
- c) $n^2 - L$
- d) $2^n + 1 - L$

(EL1A_W01, EL1A_U07)

7.46. W n-bitowym kodzie binarnym znak – uzupełnienie do 2 (ZU2), w celu wyznaczenia liczby przeciwnej do liczby całkowitej L należy

- a) zmienić wszystkie bity liczby L na przeciwne i następnie dodać 1
- b) zmienić wszystkie bity liczby L na przeciwne
- c) dodać 1 do liczby L i następnie zmienić wszystkie bity na przeciwne
- d) zmienić wszystkie bity liczby L i następnie odjąć 2

(EL1A_W01, EL1A_U07)

7.47. W 8-bitowym kodzie binarnym znak-moduł (ZM), liczba dziesiętna -15 ma postać:

- a) 11110000
- b) 00001111
- c) 1000 1111
- d) 1111 1110

(EL1A_W01, EL1A_U07)

7.48. W algebrze Boole'a fałszywa jest następująca tożsamość:

a) $a + (b \cdot c) = (a + b) \cdot (a + c)$

b) $a + a = a$

c) $a + a \cdot b = a$

d) $\overline{a + b} = \bar{a} + \bar{b}$

(EL1A_W01, EL1A_U07)

7.49. Wyrażenie boolowskie $(a + b) \cdot (a + \bar{b})$ jest tożsame z wyrażeniem:

a) $a + b$

b) \bar{a}

c) a

d) b

(EL1A_W01, EL1A_U07)

7.50. Wyrażenie boolowskie $a + (b \cdot c)$ jest tożsame z wyrażeniem:

a) $(a + b) \cdot (a + c)$

b) 1

c) a

d) z żadnym z powyższych

(EL1A_W01, EL1A_U07)

7.51. Wyrażenie boolowskie $1 \oplus a$ jest tożsame z wyrażeniem

a) $a \cdot \bar{a}$

b) $\bar{a} + a$

c) \bar{a}

d) $1 + a$

(EL1A_W01, EL1A_U07)

7.52. Wyrażenie boolowskie $a + b \cdot c$ jest tożsame z wyrażeniem

a) $\overline{a \cdot b + c}$

b) $\bar{a} \cdot \bar{b} \cdot \bar{c}$

c) $\bar{a} \cdot \bar{b} + \bar{c}$

d) $\overline{\overline{a \cdot b \cdot c}}$

(EL1A_W09)

7.53. Pamięć typu Flash jest pamięcią typu:

- a) RAM
- b) PROM
- c) EPROM
- d) EEPROM

(EL1A_W09)

7.54. Pamięć typu SRAM jest:

- a) statyczną pamięcią o dostępie swobodnym
- b) dynamiczną pamięcią o dostępie swobodnym
- c) pamięcią statyczną o dostępie LIFO
- d) pamięcią statyczną o dostępie FIFO

(EL1A_W11)

7.55. Układem peryferyjnym mikrokontrolera nie jest:

- a) czasomierz
- b) przetwornik analogowo-cyfrowy
- c) pamięć programu
- d) modulator PWM

(EL1A_W11, EL1A_U06)

7.56. System przerwań mikroprocesora pozwala na:

- a) sterowanie pracą jednostki arytmetyczno–logicznej (ALU) mikroprocesora
- b) wykonanie określonego kodu programu w wyniku wystąpienia zdarzenia zewnętrznego niezależnie (asynchronicznie) względem aktualnie wykonywanego programu
- c) wykonanie określonego kodu programu w wyniku wystąpienia zdarzenia zewnętrznego w ściśle określonych miejscach aktualnie wykonywanego programu
- d) adresowanie pamięci danych

(EL1A_W11)

7.57. Rejestr maski przerwań mikroprocesora służy do:

- a) ustawiania priorytetów przerwań
- b) ustawiania adresu początkowego procedury obsługi danego przerwania
- c) zezwalania (zabrania) zgłaszania przerwań z określonych źródeł
- d) programowego zgłaszania przerwania

(EL1A_W06, EL1A_U16)

7.58. Program ładujący (bootloader) odpowiada za:

- a) przygotowanie tablicy wektorów przerwań
- b) wczytywanie danych z zewnętrznego urządzenia z pominięciem procesora
- c) ładowanie danych do interfejsów zewnętrznych

d) ładowanie programu do pamięci po restarcie mikrokomputera

(ELIA_W06, ELIA_W11)

7.59. W adresowaniu bezpośrednim

- a) dana jest pobierana z komórki pamięci o adresie podanym w kodzie instrukcji
- b) dana jest podawana bezpośrednio w kodzie instrukcji
- c) dana jest pobierana z komórki pamięci o adresie zapisanym w rejestrze podanym w kodzie instrukcji
- d) dana jest pobierana z komórki pamięci o adresie zapisanym w innej komórce pamięci

(ELIA_W06, ELIA_W11)

7.60. W adresowaniu natychmiastowym:

- a) dana jest pobierana z komórki pamięci o adresie podanym w kodzie instrukcji
- b) dana jest podawana bezpośrednio w kodzie instrukcji
- c) dana jest pobierana z komórki pamięci o adresie zapisanym w rejestrze podanym w kodzie instrukcji
- d) dana jest pobierana z komórki pamięci o adresie zapisanym w innej komórce pamięci

(ELIA_W06, ELIA_W11)

7.61. W adresowaniu pośrednim:

- a) dana jest pobierana z komórki pamięci o adresie podanym w kodzie instrukcji
- b) dana jest podawana bezpośrednio w kodzie instrukcji
- c) dana jest pobierana z komórki pamięci o adresie zapisanym w rejestrze podanym w kodzie instrukcji
- d) dana jest pobierana z komórki pamięci o adresie zapisanym w innej komórce pamięci

(ELIA_W11, ELIA_U16)

7.62. Tryb porównania (compare) układu czasowo-licznikowego służy do:

- a) generacji impulsów o programowanym czasie trwania
- b) zliczania czasu trwania impulsu wejściowego
- c) taktowania jednostki arytmetycznej mikrokontrolera
- d) zliczania impulsów wejściowych

(ELIA_W11, ELIA_U16)

7.63. Tryb przechwytywania (capture) układu czasowo-licznikowego służy do:

- a) generacji impulsów o programowanym czasie trwania
- b) zliczania czasu trwania impulsu wejściowego
- c) taktowania jednostki arytmetycznej mikrokontrolera
- d) zliczania impulsów wejściowych

(ELIA_W06, ELIA_W11)

7.64. Jednocześnie zostały zgłoszone przerwania: niemaskowalne (NMI) oraz INT2 (włączone). Zostaną

obsłużone w kolejności:

- a) tylko NMI
- b) tylko INT2
- c) najpierw NMI, później INT2
- d) najpierw INT2, później NMI

(*ELIA_W06, ELIA_W01*)

7.65. Wynik mnożenia dwóch N-bitowych liczb całkowitych można umieścić bez utraty informacji (dokładności) w rejestrze o długości:

- a) $2N-1$
- b) $2N$
- c) $2N+1$
- d) 2^N

(*ELIA_W06, ELIA_W01*)

7.66. Pełny wynik dzielenia (iloraz i reszta) dwóch N-bitowych liczb całkowitych można umieścić bez utraty informacji (dokładności) w rejestrze o długości:

- a) $4N$
- b) $2N$
- c) $2N+1$
- d) 2^N

(*ELIA_W09, ELIA_W11*)

7.67. Bufory trójstanowe w układach mikroprocesorowych stosuje się:

- a) aby połączyć kilka urządzeń na wspólnej magistrali danych
- b) w celu połączenia elementów cyfrowych o różnych standardach napięciowych
- c) aby umożliwić rozróżnienie źródeł przerw
- d) w celu zwiększenia wydolności prądowej przyłączanego urządzenia

(*ELIA_W09, ELIA_U07*)

7.68. Jeżeli w przerzutniku typu D, wyjście zanegowane (\bar{Q}) jest połączone bezpośrednio z wejściem D, to:

- a) otrzymamy licznik modulo 2
- b) otrzymamy licznik modulo 3
- c) wyjście Q będzie zawsze w stanie wysokim (1), niezależnie od zmian sygnału na wejściu zegarowym
- d) wyjście Q będzie zawsze w stanie niskim (0), niezależnie od zmian sygnału na wejściu zegarowym

(*ELIA_W09, ELIA_U07*)

7.69. Jeżeli w przerzutniku typu JK, wejścia J i K są zawsze w stanie wysokim (1), to:

- a) wyjście Q będzie zawsze w stanie 1, niezależnie od zmian sygnału na wejściu zegarowym

- b) wyjście Q będzie zawsze w stanie 0, niezależnie od zmian sygnału na wejściu zegarowym
- c) otrzymamy licznik modulo 2
- d) otrzymamy licznik modulo 3

(ELIA_W09, ELIA_U07)

7.70. W celu zbudowania licznika modulo 100 zliczającego w naturalnym kodzie binarnym potrzeba:

- a) co najmniej 2 przerzutników
- b) co najmniej 3 przerzutników
- c) co najmniej 5 przerzutników
- d) co najmniej 7 przerzutników

(ELIA_W06)

7.71. Zapis w języku C : $a += \text{wyrażenie}$ oznacza:

- a) $a = \text{wyrażenie} + \text{wyrażenie}$
- b) $a = 0 + \text{wyrażenie}$
- c) $a = 1 + \text{wyrażenie}$
- d) $a = a + \text{wyrażenie}$

(ELIA_W06)

*7.72. Zakładając, że a jest typu `int`, a fun – zadeklarowaną funkcją pobierającą jeden argument typu `int`, dany jest fragment kodu:

```
while( (a == 0) && (a != 0) )
{
    fun( a );
}
```

W powyższym przykładzie funkcja `fun` zostanie:

- a) zostanie wywołana 1 raz
- b) zostanie wywołana w zależności od wartości zmiennej a
- c) nie zostanie wywołana ani razu
- d) zostanie wywołana nieskończenie wiele razy

(ELIA_W06)

*7.73. Zakładając, że a jest typu `int`, fun – funkcją nie pobierającą argumentu i nie zmieniającą wartości zmiennej a , dany jest fragment kodu:

```
do
{
    fun( );
    a++;
} while( (a > 0) && (a < 10) )
```

W powyższym przykładzie funkcja `fun` zostanie:

- a) zostanie wywołana 1 raz niezależnie od wartości początkowej zmiennej a
- b) zostanie wywołana co najmniej 1 raz, a liczba wywołań zależy od wartości początkowej zmiennej a
- c) nie zostanie wywołana ani razu
- d) zostanie wywołana nieskończenie wiele razy

(EL1A_W06)

7.74. W języku C instrukcjami pozwalającymi na budowę rozgałęzień w programie są:

- a) if-then, for
- b) if-then-else, while
- c) if-then, switch
- d) switch, do-while

(EL1A_W1, EL1A_U16)

*7.75. Interfejs typu JTAG:

- a) jest interfejsem cyfrowym do komunikacji mikrokontrolera z układami peryferyjnymi
- b) występuje jedynie w cyfrowych układach programowalnych PLD i FPGA
- c) jest przeznaczony do: ładowania, uruchamiania, debugowania programu procesora działającego w docelowym systemie
- d) służy do debugowania programu blokując część zasobów procesora

(EL1A_W1, EL1A_U16)

*7.76. Proces bootowania systemu:

- a) jest procesem składowania krytycznych danych podczas awaryjnego wyłączenia systemu mikroprocesorowego
- b) polega na ładowaniu z nośnika (często z pamięci) nieulotnego, programu do pamięci operacyjnej i rozpoczęcie jego działania
- c) jest tożsamy z procesem restartu procesora
- d) polega na przepisaniu danych z pamięci nieulotnej do pamięci o dostępie swobodnym podczas startu procesora

(EL1A_W01)

*7.77. 4-bitowy (bity B3-B0) kod binarny U2 można zapisać jako:

- a) $8*B3+4*B2+2*B1+1*B0$
- b) $-8*B3+4*B2+2*B1+1*B0$
- c) $-1*B3 * (4*B2+2*B1+1*B0)$
- d) $-8*B3-4*B2-2*B1-1*B0$

(EL1A_W01)

*7.78. Naturalny pozycyjny kod liczbowy o podstawie p to kod, w którym:

- a) waga n -tej pozycji w_n spełnia zależność $w_n=p^n$

- b) waga n-tej pozycji w_n spełnia zależność $w_n = p^2$
- c) poszczególne pozycje nie mają przypisanych stałych wag
- d) waga n-tej pozycji ma wartość stała nieokreśloną zależnością algebraiczną

(ELIA_W01)

*7.79 Refleksyjny kod liczbowy to:

- a) naturalny kod pozycyjny o podstawie 16
- b) inna nazwa kodu Johnsona
- c) kod niepozycyjny, w którym dwie sąsiednie liczby różnią się wartością jednej cyfry o ± 1
- d) kod pozycyjny, w którym dwie sąsiednie liczby różnią się wartością jednej cyfry o ± 1

(ELIA_W01)

*7.80. Kod Gray'a to:

- a) inna nazwa kodu 1 z n
- b) kod pozycyjny o wagach 2-4-2-1
- c) naturalny kod pozycyjny o podstawie 8
- d) binarny kod refleksyjny

(ELIA_W09, ELIA_U07)

*7.81. Tablicę prawdy przerzutnika JK przedstawia odpowiedź:

a.

J	K	Q(t+1)
0	0	0
0	1	Q(t)
1	0	not Q(t)
1	1	1

b.

J	K	Q(t+1)
0	0	Q(t)
0	1	0
1	0	1
1	1	not Q(t)

c.

J	K	Q(t+1)
0	0	Q(t)
0	1	1
1	0	0
1	1	not Q(t)

d.

J	K	Q(t+1)
0	0	not Q(t)
0	1	0
1	0	1
1	1	Q(t)

(ELIA_W09, ELIA_U07)

*7.82. Tablicę prawdy przerzutnika RS przedstawia odpowiedź (X – stan nieokreślony):

a.

R	S	Q(t+1)
0	0	0

b.

R	S	Q(t+1)
0	0	X

0	1	Q(t)
1	0	not Q(t)
1	1	1

0	1	0
1	0	1
1	1	not Q(t)

c.

R	S	Q(t+1)
0	0	Q(t)
0	1	1
1	0	0
1	1	not Q(t)

d.

R	S	Q(t+1)
0	0	Q(t)
0	1	1
1	0	0
1	1	X

(ELIA_W09, ELIA_U07)

*7.83. W układach kombinacyjnych hazard statyczny zera pojawia się, gdy:

- na wyjściu układu występuje chwilowa zmiana 0–1–0, podczas gdy wyjście nie powinno ulec zmianie
- na wyjściu układu występuje chwilowa zmiana 1–0–1, podczas gdy wyjście nie powinno ulec zmianie
- na wyjściu układu występuje sygnał 0, podczas gdy powinien 1
- na wyjściu układu występuje sygnał 1, podczas gdy powinien 0

(ELIA_W09, ELIA_U07)

*7.84. Hazard dynamiczny w układach kombinacyjnych może wystąpić gdy:

- sygnał wejściowy jest przesyłany do wyjścia trzema lub więcej drogami o różnych opóźnieniach,
- sygnał wejściowy jest przesyłany do wyjścia dwoma o różnych opóźnieniach
- sygnał wejściowy jest przesyłany do wyjścia jedną drogą
- w układzie są wykorzystane bramki Ex–OR

(ELIA_W09)

*7.85. W liczniku synchronicznym:

- wejścia zegarowe kolejnych przerzutników są połączone w wyjściami przerzutników poprzedzających je
- wejście(a) programujące przerzutników są połączone z wejściem zegarowym
- wyjście każdego przerzutnika jest połączone z jego wejściem zegarowym
- wejścia zegarowe poszczególnych przerzutników są połączone równolegle

(ELIA_W09)

*7.86. W liczniku asynchronicznym:

- wejście(a) programujące przerzutników są połączone z wejściem zegarowym,
- wyjście każdego przerzutnika jest połączone z jego wejściem zegarowym
- wejścia zegarowe kolejnych przerzutników kolejnych stopni licznika są połączone w wyjściami przerzutników poprzedzających je
- wejścia zegarowe poszczególnych przerzutników są połączone równolegle

(ELIA_W01, ELIA_U07)

*7.87. Zapis liczby $25\frac{5}{16}$ w kodzie uzupełnień do 2 (U2), w formacie 2-bajtowym, gdy starszy bajt reprezentuje część całkowitą, a młodszy – część ułamkową, wynosi:

- a) 00011001 01010000
- b) 00011001 00000101
- c) 00000101 00011001
- d) 1111101 01100000

(ELIA_W01, ELIA_U07)

7.88. Aby zrealizować dowolną funkcję logiczną korzystając z bramek logicznych wystarczy mieć do dyspozycji odpowiednią ilość:

- a) bramek AND
- b) bramek OR i Ex-OR
- c) bramek OR i AND
- d) bramek NOR

(ELIA_W01, ELIA_U07)

*7.89. Dana jest 8-bitowa liczba w naturalnym kodzie binarnym: 0110 1001. Liczba ta w kodzie Graya ma postać:

- a) 1110 1001
- b) 0101 1101
- c) 0110 1010
- d) 1001 1110

(ELIA_W01, ELIA_U07)

*7.90. Dana jest 8-bitowa liczba w kodzie Graya: 0110 1001. Liczba ta w naturalnym kodzie binarnym ma postać:

- a) 1110 1001
- b) 1001 0110
- c) 0110 1010
- d) 0100 1110

(ELIA_W11, ELIA_U07, ELIA_U16)

*7.91. Dany jest 8-bitowy procesor, w którym dostępne są flagi statusu: C – przeniesienia (Carry), V – przepełnienia (Overflow), Z – zero i N – minus (Negative). Po wykonaniu operacji dodawania bez przeniesienia (ADD) dwóch liczb: 1000 0000 i 1100 0000 stan flag jest następujący:

- a) C=1, V = 0, Z = 1, N = 0
- b) C=0, V = 1, Z = 1, N = 1
- c) C=0, V = 1, Z = 1, N = 1
- d) C=1, V = 1, Z = 0, N = 0

(ELIA_W11, ELIA_U07, ELIA_U16)

*7.92. Dany jest 8-bitowy procesor, w którym dostępne są flagi statusu: C – przeniesienia (Carry), V – przepełnienia (Overflow), Z – zero i N – minus (Negative). Po wykonaniu operacji dodawania bez przeniesienia (ADD) dwóch liczb: 0100 0000 i 1100 0000 stan flag jest następujący:

- a) C= 1, V = 1 , Z = 1, N = 0
- b) C= 0, V = 1, Z = 1, N = 1
- c) C= 1, V = 0, Z = 1, N = 0
- d) C= 1, V = 1, Z = 0, N = 0

(ELIA_W11, ELIA_U16)

*7.93. Jaki maksymalny czas można zmierzyć za pomocą mikrokontrolera wykorzystując układ czasowo-licznikowy z licznikiem 16-bitowym bez programowej obsługi przepełnienia, jeżeli na wejście zegarowe licznika jest podany sygnał o częstotliwości 500 kHz. Wynik zaokrąglić do pełnych milisekund.

- a) 500 ms
- b) 131 ms
- c) 65 ms
- d) 1311 ms